

Реалізація законів регулювання в UNITY PRO

5. Огляд блоків сімейства Controller.

5.1 Загальне представлення сімейства Controller (бібліотека Control Lib).

Бібліотека UNITY нараховує велику кількість блоків для реалізації стандартних законів регулювання. Частина з них присутні у бібліотеці для сумісності з проектами, які конвертуються з середовищ CONCEPT та PL7. Це такі сімейства блоків:

- CLC_INT бібліотеки Base Lib (PID_INT, PWM_INT, SERVO_INT);
- CLC бібліотеки Obsolete Lib (PI1, PID1, PIDP1 та інші);
- CLC PRO бібліотеки Obsolete Lib (PI, PID, PID_P, PIP, PPI, PWM та інші).

Наведені сімейства блоків не рекомендується використовувати у новостворюваних проектах UNITY PRO. Для реалізації алгоритмів регулювання пропонується використовувати бібліотеку Control Lib зокрема блоки сімейств Controller, Output Processing, Setpoint Management. Сімейство Controller включає такі блоки:

- PI_V – реалізовує ПІ закон регулювання;
- PIDFF – реалізовує ПІД закон регулювання;
- AUTOTUNE – для автонастройки PI_V та PIDFF;
- SAMPLETM – для періодичного виклику алгоритмів регулювання;
- STEP2 – двохпозиційний регулятор;
- STEP3 – трьохпозиційний регулятор;

Серед блоків сімейства Output Processing можна виділити такі основні блоки:

- PWM1 – реалізовує ШІМ-алгоритм (широтно-імпульсна модуляція) для управління дискретними виконавчими механізмами по аналоговому сигналу та може бути використаний разом з PI_V або PIDFF;
- SERVO – реалізовує ШІМ алгоритм з двома дискретними виходами для управління виконавчими механізмами з прямим і зворотнім ходом (МЕК,МЕО) та може бути використаний разом з PI_V або PIDFF;

Блоки сімейства Setpoint Management призначені для забезпечення алгоритмів регулювання можливістю управління завданням. Зокрема функціональний блок SP_SEL призначений для можливості переключення завдання з віддаленого на локальний при зв'язаному регулюванні.

Всі блоки бібліотеки Control Lib, алгоритм яких передбачає використання часових інтервалів (наприклад для інтегрування або диференціювання), розраховують ці інтервали як різницю між плинним та попереднім часом виклику блоку. Враховуючи значне використання ресурсів контролера даними блоками, для оптимізації роботи програми контролера рекомендується викликати їх періодично, зсунутими у часі відносно контурів, в яких вони використовуються. Так, наприклад, при наявності 10-ти контурів регулювання, можна викликати зв'язані в контурі блоки з періодичністю 100 мс, але зсунуті один відносно одного на один цикл.

Тобто через кожні 50 мс, протягом 10 циклів будуть оброблені всі контури. Періодичний виклик зі зсувом по часу можна забезпечити функціональним блоком SAMPLETM.

Функціональний блок SAMPLETM

Всі блоки бібліотеки Control Lib, алгоритм яких передбачає використання часових інтервалів (наприклад для інтегрування або диференціювання),

розраховують ці інтервали як різницю між плинним та попереднім часом виклику блоку. Це значить, що їх можна викликати аперіодично. Однак алгоритми регулювання потребують значні часові ресурси, що займає значну частину часу Задачі(*Task*), в якій вони викликаються. З іншого боку, більшість задач регулювання не потребують частоті обробки, а отже їх контури можуть оброблятися рідше, ніж кожний цикл. Таким чином для оптимізації роботи програми контролера рекомендується обробляти контури періодично, і зсунутими у часі відносно один одного.

Так, наприклад, при наявності 10-ти контурів регулювання, можна викликати зв'язані в контурі блоки з періодичністю 100 мс, але зсунуті один відносно одного на один цикл. Тобто через кожні 100 мс, протягом 10 циклів будуть оброблені всі контури. Періодичний виклик зі зсувом по часу можна забезпечити функціональним блоком *SAMPLETM*.

Функціональний блок *SAMPLETM* з періодичністю, яка визначається вхідним параметром *INTERVAL*, на один цикл Задачі виставляє в значення *TRUE* вихід *Q*. Вхідний параметр *DELSCANS* визначає зміщення в циклах запуску внутрішнього таймеру блоку відносно першого циклу контролера (після холодного старту).

На рис.5.1 показаний приклад використання 2-х екземплярів *SAMPLETM*, виходи *Q* яких з періодичністю однієї секунди будуть виставлятися на один цикл в *TRUE*. Включення цих виходів буде зміщене на один цикл один відносно одного.

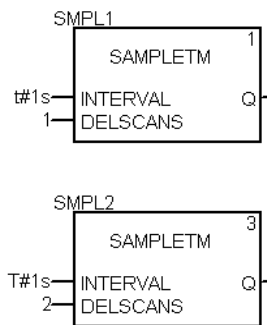


Рисунок 5.1– Використання 2-х екземплярів *SAMPLETM* зі зсувом на один цикл відносно

5.2. ПІ регулятор *PI_V*

Функціональний блок *PI_V* реалізовує ПІ алгоритм регулювання (5.1).

$$OUT = k_p \cdot \left(1 + \frac{1}{t_i \cdot p} \right) \cdot DEV \quad (5.1)$$

Функціональна схема ПІ-регулятора зображена на рис.5.2. Параметри *PI_V* наведені в таблиці табл.5.1. Як видно з рис.5.2, в алгоритмі спочатку розраховується розузгодження ($DEV = PV - SP$), яке пройшовши через блок нечутливості (з зоною *dband*), використовується для розрахунку інтегральної складової (налаштовується *t_i*) та пропорційної складової (налаштовується *k_p*). Задане значення *SP* обмежується по мінімуму (*pv_inf*) та по максимуму (*pv_sup*). Якщо необхідно управляти ВМ в зворотному напрямку (команда *rev_dir=TRUE*), розраховане значення інвертується (змінює знак).

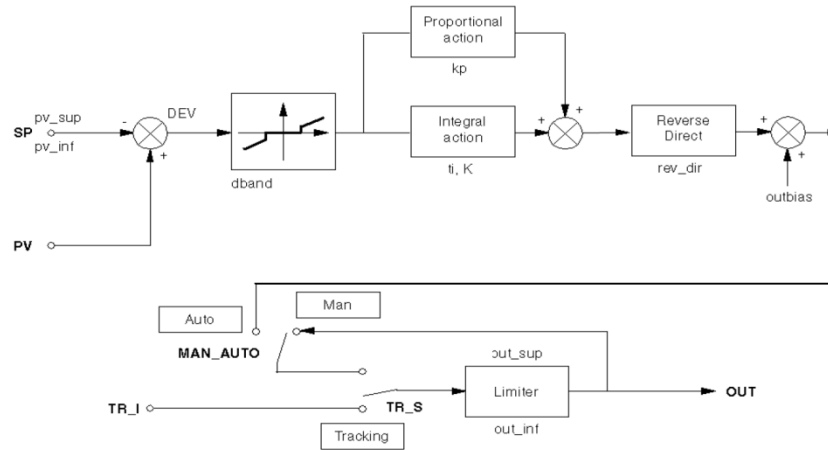


Рисунок 5.2– Функціональна схема ПІ-регулятора PI_V.

У автоматичному режимі ($MAN_AUTO=TRUE$) розраховане значення, пройшовши через блоки *Tracking* та *Limiter* подається на вихід *OUT*. В ручному режимі ($MAN_AUTO=FALSE$) вихід *PI_V* регулюється ззовні функціонального блока.

Режим *Tracking* (слідкування) використовується для прямого регулювання *OUT* зовнішнім алгоритмом. У нормальному режимі *TR_S* повинен бути *FALSE*, тобто *Tracking* вимкнений.

Параметрами *out_inf* та *out_sup* налаштовуються обмеження відповідно по мінімуму та максимуму вихідної величини (при $en_rcpy=TRUE$ обмеження не діють).

Функціональний блок *PI_V* може працювати в режим ПІ та П регулятора. Виставивши параметр $ti=0s$, блок *PI_V* переключиться в режим П-регулювання. У режимі ПІ регулювання блок розраховує вихід *OUT* по інкрементальному розрахунку, а в П режимі регулювання – по абсолютному.

У П режимі регулювання (режим абсолютного розрахунку) вихідне значення розраховується за формулою:

$$OUT = kp \cdot DEV + outbias \quad (5.2)$$

Параметр *outbias* потрібен для того, щоб в П режимі регулятора задати зміщення початкової точки (при нульовому розузгодженні). Тобто, в залежності від знака розузгодження, вихід на виконавчий механізм буде зміщуватися в меншу або більшу сторону відносно *outbias*. Значення цього параметру як правило близький до 50%.

Всі команди, плинні, задані та вихідні значення доступні як параметри функціонального блока. Налаштування алгоритму проводиться через структурний параметр *PARAM* типу *Para_PI_V*, поля якого описані в таб.5.1.

На рис.5.3 показаний приклад використання функціонального блока *PI_V* для регулювання температури в контурі з умовною назвою *TIC1*. Для періодичного виклику ПІ-регулятора використовується функціональний блок типу *SAMPLETM*.

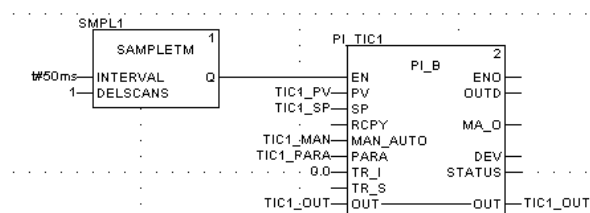
Настройка регулятора проводиться через структурну змінну *TIC1_PARA*, яка попередньо створюється на базі типу *Para_PI_V*.

Таблиця 5.1 Параметри функціонального блока *PI_V*.

Вхідні параметри		
<i>PV</i>	<i>REAL</i>	значення вимірювальної величини (плинне значення)
<i>SP</i>	<i>REAL</i>	задане значення (уставка)
<i>RCPY</i>	<i>REAL</i>	копія значення регульованого виходу як база для інкрементального розрахунку (наприклад стан виконавчого механізму)
<i>MAN_AUTO</i>	<i>BOOL</i>	Режим роботи ПІ-регулятора: 1 : Автоматичний режим 0 : Ручний режим
<i>PARA</i>	<i>Para_PI_B</i>	Параметри регулятора (див. таб.6.4)
<i>TR_I</i>	<i>REAL</i>	Вхід слідкування/ініціалізації (<i>Tracking</i>)
<i>TR_S</i>	<i>BOOL</i>	Команда на включення режиму слідкування/ініціалізації (1: Включити вхід <i>TR_I</i>)
Вхідні/вихідні параметри		
<i>OUT</i>	<i>REAL</i>	абсолютне значення виходу регулятора (в ручному режимі може змінюватися з зовні <i>PI_B</i>)
Вихідні параметри		
<i>OUTD</i>	<i>REAL</i>	інкрементальне значення виходу регулятора (див. праграф 6.2.5)
<i>MA_O</i>	<i>BOOL</i>	Поточний режим виконання регулятора 1: Автоматичний режим 0: інший режим (ручний або режим слідкування)
<i>DEV</i>	<i>REAL</i>	Значення розузгодження (<i>PV - SP</i>)
<i>STATUS</i>	<i>WORD</i>	Слово статусу (використовується для контролю за помилками виконання <i>PI_B</i>)

Таблиця 5.2. Опис структурного типу *Para_PI_B*

<i>id</i>	<i>UINT</i>	Використовується для алгоритму автопідстройки (<i>AUTOTUNING</i>)
<i>pv_inf</i>	<i>REAL</i>	обмеження по мінімуму вхідної величини завдання
<i>pv_sup</i>	<i>REAL</i>	обмеження по максимуму вхідної величини завдання
<i>out_inf</i>	<i>REAL</i>	обмеження по мінімуму вихідної величини блоку
<i>out_sup</i>	<i>REAL</i>	обмеження по максимуму вихідної величини блоку
<i>rev_dir</i>	<i>BOOL</i>	0: пряма робота регулятора (<i>SP-PV</i>) 1: зворотна робота регулятора (<i>PV-SP</i>)
<i>en_rcpy</i>	<i>BOOL</i>	1: використати вхід <i>RCPY</i>
<i>kp</i>	<i>REAL</i>	Коефіцієнт пропорційності
<i>ti</i>	<i>TIME</i>	Час інтегрування
<i>dband</i>	<i>REAL</i>	Зона нечутливості
<i>outbias</i>	<i>REAL</i>	зміщення виходу регулятора в ПІ-режимі функціонування (при $ti=0s$)



Name	Type	Value	Comment
TIC1_MAN	BOOL		режим руч/авт для контуру TIC1
TIC1_PARA	Para_PI_B		Парметри настройки контуру TIC1 (стабілізація температури)
id	UINT		ідентифікатор (службовий, не заповнюється)
pv_inf	REAL	0.0	обмеження по мінімуму вхідної величини
pv_sup	REAL	100.0	обмеження по максимуму вхідної величини
out_inf	REAL	0.0	обмеження по мінімуму вихідної величини
out_sup	REAL	100.0	обмеження по максимуму вихідної величини
rev_dir	BOOL	false	робота в прямому/зворотному режимі
en_rcpy	BOOL	false	вкл/відкл RCPY
kp	REAL	1.0	коефіцієнт пропорційності
ti	TIME	t#5s	час інтегрування
dband	REAL	0.1	зона нечутливості
outbias	REAL	50.0	зміщення для П-режиму (при ti=0s)
TIC1_OUT	REAL		вихід на ВМ подачі пари
TIC1_FV	REAL		значення вимірювальної величини температури
TIC1_SP	REAL		задане значення температури для контуру TIC1

Рисунок 5.3– Приклад використання функціонального блоку *PI_B*: зверху – фрагмент програми, знизу – опис змінних в редакторі Data Editor .

5.3 ПІД регулятор PIDFF

Функціональний блок *PIDFF* реалізовує ПІД алгоритм регулювання та має ряд додаткових функцій. Функціональна схема регулятора наведена на рис.5.4. Параметри *PID_FF* наведені в таблиці табл.5.3, приклад виклику на рис.5.5. Нижче наведемо особливості регулятора.

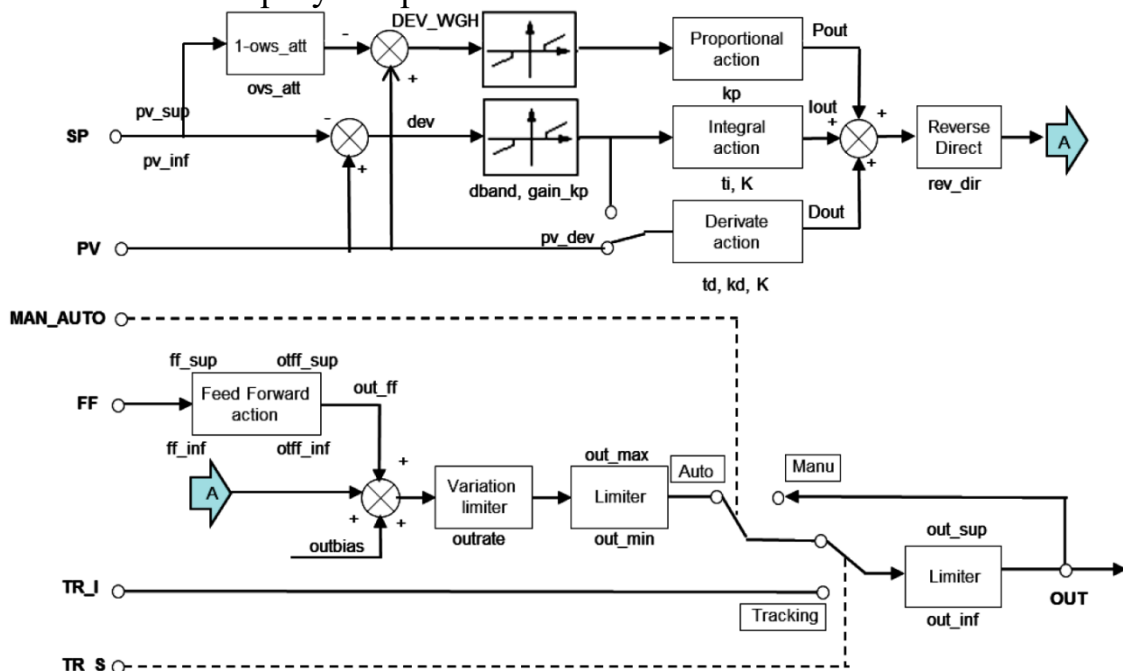


Рисунок 5.4– Функціональна схема ПІД-регулятора PIDFF.

$$OUT = kp \cdot \left(1 + \frac{1}{ti \cdot p} + \frac{td \cdot p}{1 + \left(\frac{td}{kd}\right) \cdot p} \right) \cdot dev \quad (5.3)$$

Розрахунок виходу регулятора з паралельною (*parallel*) структурою наведений в (4.4) .

$$OUT = \left(kp + \alpha \cdot \frac{1}{ti \cdot p} + \alpha \cdot \frac{td \cdot p}{1 + \left(\frac{td}{kd} \right) \cdot p} \right) \cdot dev \quad (5.4)$$

У формулах (5.3) та (5.4) kp - коефіцієнт пропорційності, ti - час інтегрування, td - час диференціювання, kd - коефіцієнт диференціювання, $dev = (PV - SP)$ - розузгодження, α - коефіцієнт масштабування, який розраховується за формулою

$$\alpha = \frac{out_sup - out_inf}{pv_sup - pv_inf} \quad (5.5)$$

Формули (5.3) та (5.4) справедливі тільки для певних режимів роботи *PIDFF*.

У змішаній структурі ($mix_par = FALSE$) коефіцієнти підсилення K інтегральної та диференційної складової (рис.5.4) будуть рівними коефіцієнту пропорційності $K=kp$. У паралельній структурі ($mix_par = TRUE$) коефіцієнти підсилення розраховуються за формулою

$$K = \alpha = \frac{out_sup - out_inf}{pv_sup - pv_inf} \quad (5.6)$$

При включеній інтегральній складовій $ti > 0$, вхід для пропорційної складової розраховується за формулою:

$$DEV_WGH = (PV - (1 - ovs_att) \cdot SP) \quad (5.7)$$

де ovs_att –ваговий коефіцієнт (від 0 до 1), який призначений для запобігання перегулювання при зміні завдання.

При $ovs_att=0$, розузгодження для пропорційної складової рахується за класичними формулами (5.3) або (5.4). При $ovs_att=1$ зміна завдання ніяк не впливає на розрахунок пропорційної складової, оскільки на вхід її подається тільки вимірне значення. Тобто в цьому режимі розузгодження використовується тільки в інтегральній та диференційній (при $pv_dev=TRUE$) складових. Значення в діапазоні 0-1 вказує наскільки пропорційна складова регулятора буде чутливою до зміни завдання.

Регулятор має диференційну складову (*Derivate action*) яка може працювати як по розузгодженню (при $pv_dev=TRUE$) так і по плинному значенню (при $pv_dev=FALSE$). Аналогічно до попередньої настройки, режим роботи $pv_dev=FALSE$, виключає реакцію диференційної складової на зміну завдання. Слід також звернути увагу, що інтегральна складова в формулах (5.3) та (5.4) включає додатковий фільтр 1-го порядку, який налаштовується параметром kd .

На відміну від *PI_B*, блоки нечутливості для dev та DEV_WGH окрім зони нечутливості ($dband$) мають настройку $gain_kp$, яка вказує на коефіцієнт підсилення(ослаблення) розузгодження, коли його значення знаходиться в цій зоні. При $gain_kp=0$ блок нечутливості працює аналогічно як в *PI_B*. Статичні характеристики блоку при інших значеннях $gain_kp$ показані на рис.5.5.

Ланка упередження (*Feed Forward*) дає можливість включити в контур управління сигнал упередження по збуренню, тим самим покращити динамічні характеристики процесу регулювання. Сигнал упередження масштабується відповідно до формули:

$$out_ff = \frac{(FF - ff_inf) \cdot (otff_sup - otff_inf)}{(ff_sup - ff_inf)} + otff_inf \quad (5.8)$$

Формули 5.3 та 5.4 наведені в спрощеному вигляді для розуміння суті роботи ПД регулятора. Функціональний блок *PIDFF* може працювати в режим ПД/ПІ або П/ПД регулятора, що впливає на особливості розрахунків.

Приклад виклику екземпляру *PIDFF* показаний на рис.5.6.

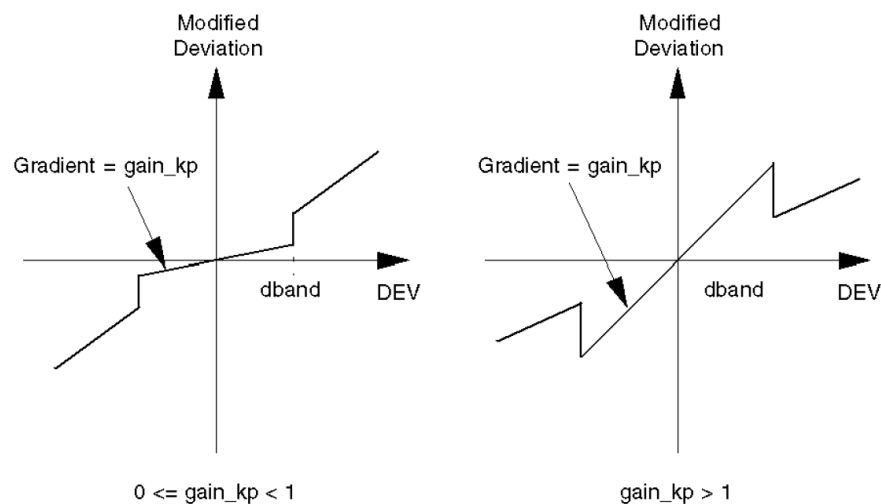


Рисунок 5.5– Налаштування зони нечутливості.

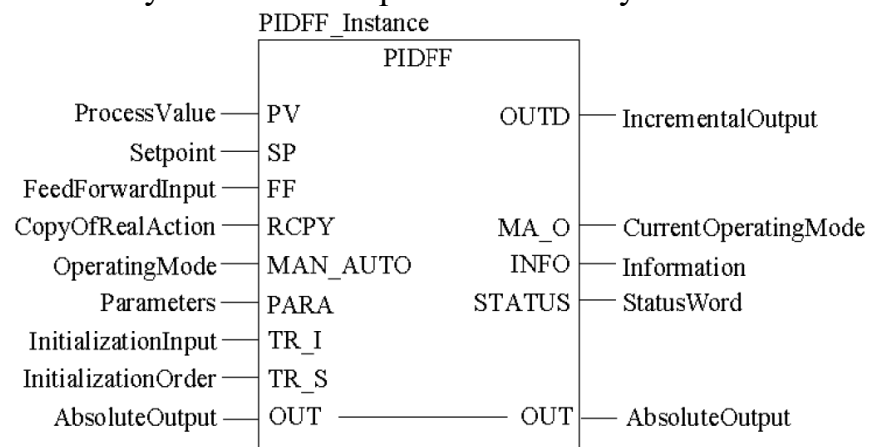


Рисунок 5.6– Приклад виклику екземпляру "PIDFF_Instance" типу PIDFF в секції на мові FBD.

Таблиця 5.3 Параметри функціонального блока *PIDFF*.

Вхідні параметри		
<i>PV</i>	<i>REAL</i>	значення вимірювальної величини (плинне значення)
<i>SP</i>	<i>REAL</i>	задане значення (уставка)
<i>FF</i>	<i>REAL</i>	сигнал упередження
<i>RCPY</i>	<i>REAL</i>	копія значення регульованого виходу як база для інкрементального розрахунку (наприклад стан виконавчого механізму)
<i>MAN_AUTO</i>	<i>BOOL</i>	Режим роботи регулятора: 1 : Автоматичний режим 0 : Ручний режим
<i>PARA</i>	<i>Para_PIDFF</i>	Параметри регулятора (див. таб.6.6)
<i>TR_I</i>	<i>REAL</i>	Вхід слідування/ініціалізації
<i>TR_S</i>	<i>BOOL</i>	Команда на включення режиму слідування/ініціалізації (1: Включити вхід <i>TR_I</i>)
Вхідні/вихідні параметри		
<i>OUT</i>	<i>REAL</i>	абсолютне значення виходу регулятора
Вихідні параметри		
<i>OUTD</i>	<i>REAL</i>	інкрементальне значення виходу регулятора (див. праграф 6.2.5)
<i>MA_O</i>	<i>BOOL</i>	Поточний режим виконання регулятора 1: Автоматичний режим 0: інший режим (ручний або режим слідування)
<i>INFO</i>	<i>Info_PIDFF</i>	інформація про стан роботи <i>PIDFF</i> (див. таб.6.7)
<i>STATUS</i>	<i>WORD</i>	Слово статусу (використовується для контролю за помилками виконання <i>PIDFF</i>)

Таблиця 5.4. Опис структурного типу *Para_PIDFF*.

<i>id</i>	<i>UINT</i>	Використовується для алгоритму автопідстройки (<i>AUTOTUNING</i>)
<i>pv_inf</i>	<i>REAL</i>	обмеження по мінімуму вхідної величини завдання
<i>pv_sup</i>	<i>REAL</i>	обмеження по максимуму вхідної величини завдання
<i>out_inf</i>	<i>REAL</i>	обмеження по мінімуму вихідної величини блоку
<i>out_sup</i>	<i>REAL</i>	обмеження по максимуму вихідної величини блоку
<i>rev_dir</i>	<i>BOOL</i>	0: пряма робота регулятора (<i>SP-PV</i>) 1: зворотна робота регулятора (<i>PV-SP</i>)
<i>mix_par</i>	<i>BOOL</i>	1: регулятор з паралельною структурою 0: регулятор зі змішаною структурою
<i>aw_type</i>	<i>BOOL</i>	1: активація безударного режиму антинасичення
<i>en_rcpy</i>	<i>BOOL</i>	1: використати вхід <i>RCPY</i>
<i>kp</i>	<i>REAL</i>	Коефіцієнт пропорційності
<i>ti</i>	<i>TIME</i>	Час інтегрування
<i>td</i>	<i>TIME</i>	Час диференціювання
<i>kd</i>	<i>REAL</i>	Коефіцієнт фільтрації диференційної складової
<i>kd</i>	<i>REAL</i>	Коефіцієнт фільтрації диференційної складової
<i>pv_dev</i>	<i>BOOL</i>	Режим розрахунку диференційної складової: 1: по розузгодженню (<i>dev</i>) 0: по плинному значенню (<i>PV</i>)
<i>bump</i>	<i>BOOL</i>	1: відсутність безударності при переході в автоматичний режим 0: активація безударності переходу в автоматичний режим
<i>dband</i>	<i>REAL</i>	Зона нечутливості
<i>gain_kp</i>	<i>REAL</i>	коефіцієнт підсилення(послаблення) розузгодження в зоні нечутливості
<i>ovs_att</i>	<i>REAL</i>	значення вагового коефіцієнта (від 0 до 1), що призначений для запобігання перерегулювання при зміні завдання
<i>outbias</i>	<i>REAL</i>	зміщення виходу регулятора в ППД-режимі функціонування (при $ti=0s$)
<i>out_min</i>	<i>REAL</i>	нижня межа для виходу регулятора
<i>out_max</i>	<i>REAL</i>	верхня межа для виходу регулятора
<i>outrate</i>	<i>REAL</i>	обмеження по швидкості зміни на виході одиниць/сек (≥ 0)
<i>ff_inf</i>	<i>REAL</i>	нижня межа значення <i>FF</i>
<i>ff_sup</i>	<i>REAL</i>	верхня межа значення <i>FF</i>
<i>otff_inf</i>	<i>REAL</i>	нижня межа значення <i>out_ff</i>
<i>otff_sup</i>	<i>REAL</i>	верхня межа значення <i>out_ff</i>

Таблиця 5.5. Опис структурного типу *Info_PIDFF*.

<i>dev</i>	<i>REAL</i>	розузгодження (<i>PV-SP</i>)
<i>out_ff</i>	<i>REAL</i>	значення упередження

5.4 Двохпозиційний регулятор *STEP2*

Функціональний блок *STEP2* реалізує 2-х позиційний закон регулювання з заданими порогоми відхилення. Функціональна схема регулятора показана на рис.5.7, графік залежності виходу від входів – на рис.5.8, приклад виклику - на рис.5.9.

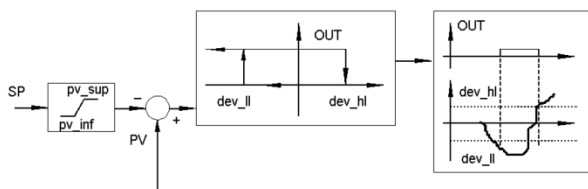


Рисунок 5.7– Функціональна схема 2-х позиційного регулятора *STEP2*

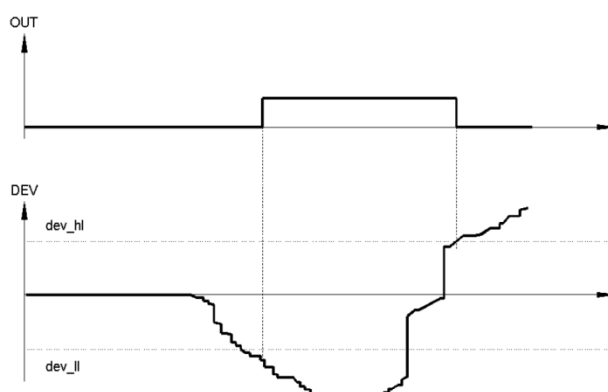


Рисунок 5.8– Графік залежності виходу *OUT* від розузгодження *DEV*

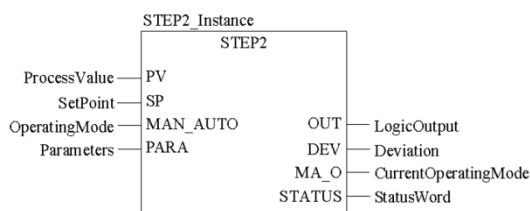


Рисунок 5.9– Приклад використання функціонального блоку *STEP2*

Таблиця 5.6 Параметри функціонального блоку *STEP2*.

Вхідні параметри		
<i>PV</i>	<i>REAL</i>	значення вимірювальної величини (плинне значення)
<i>SP</i>	<i>REAL</i>	задане значення (уставка)
<i>MAN_AUTO</i>	<i>BOOL</i>	Режим роботи регулятора: 1 : Автоматичний режим 0 : Режим зупинки
<i>PARA</i>	<i>Para_STEP2</i>	Параметри регулятора (див. таб.6.9)
Вихідні параметри		
<i>OUT</i>	<i>BOOL</i>	значення виходу регулятора
<i>MA_O</i>	<i>BOOL</i>	Поточний режим виконання регулятора 1: Автоматичний режим 0: Режим зупинки
<i>DEV</i>	<i>REAL</i>	Значення розузгодження (<i>PV</i> - <i>SP</i>)
<i>STATUS</i>	<i>WORD</i>	Слово статусу

Таблиця 5.7. Опис структурного типу *Para_STEP2*.

<i>dev_ll</i>	<i>REAL</i>	нижній поріг відхилення від заданої величини (≥ 0)
<i>dev_hl</i>	<i>REAL</i>	верхній поріг відхилення від заданої величини (≤ 0)
<i>pv_inf</i>	<i>REAL</i>	обмеження по мінімуму вхідної величини завдання
<i>pv_sup</i>	<i>REAL</i>	обмеження по максимуму вхідної величини завдання