

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут

Кафедра Мікроелектронних та електронних інформаційних систем

«ЗАТВЕРДЖУЮ»

Ректор ЗНУ

_____ М.О. Фролов

« ____ » _____ 2021 р.

Пакет

ректорської контрольної роботи

з дисципліни _____ «Цифрова схемотехніка» _____

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Укладач:

«Затверджено»

Верьовкін Леонід Леонідович

Розглянуто на засіданні кафедри

Рішенням вченої ради

_____ МЕЕІС _____

_____ ІННІ _____

протокол №__ від _____

протокол __ від _____

Завідувач кафедри МЕЕІС

Директор ІННІ

_____ ФЕЕІТ _____

_____ Т.В. Критська _____

_____ Н.Г. Метеленко _____

Запоріжжя, 2021 р.

АНОТАЦІЯ
до ректорської контрольної роботи з дисципліни
«Цифрова схемотехніка»

Комплексну контрольну роботу підготовлено у відповідності до робочої програми з дисципліни «Цифрова схемотехніка», яка є складовою державного стандарту освіти.

Виконання роботи передбачає розуміння студентами принципів розрахунку і побудови комбінаційних та послідовнісних вузлів цифрової схемотехніки.

Завдання викладені у 30 білетах, які мають досить рівнозначну складність, термін виконання яких складає дві академічних години.

Кожен білет містить чотири теоретичних письмових питання, які передбачають перевірку знання студентами основних положень програми дисципліни викладених в шести модулях, використання алгебри логіки при побудові електронних схем, розрахунок та застосування приладів комбінаційного та послідовнісного типів.

При виконанні роботи передбачається користування довідниками.

Оцінювання результатів виконання ККР здійснюється за 100-бальною шкалою, з подальшим переведенням балів у чотирьохбальну систему.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 1

1. Двійкова система числення.
2. Функціональні параметри логічних елементів.
3. Принцип побудови та функціонування одноразрядного суматора.
4. Бістабільна комірка.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 2

1. Шістнадцятирична система числення.
2. Статичні параметри логічних елементів.
3. Схеми напівсуматорів на елементарній логіці.
4. RS – тригери.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 3

1. Десяткова система числення.
2. Динамічні параметри логічних елементів.
3. Схема чотирьохрозрядного паралельного суматора.
4. Синхронні RS – тригери.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 4

1. Чотирьохрозрядний код Грея.
2. Інтегральні параметри логічних елементів.
3. Схема порівняння двохрозрядних кодів.
4. RS – тригери S – типу.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 5

1. Складання чисел в двійковій системі числення.
2. Логічний інвертор на біполярному транзисторі.
3. Схема порівняння багаторозрядних чисел.
4. RS – тригери R – типу.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 6

1. Віднімання чисел в двійковій системі числення.
2. Зменшення тривалості перехідних процесів в логічному інверторі на біполярному транзисторі.
3. Схема контролю парності (непарності).
4. RS – тригери Е – типу.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 7

1. Множення чисел в двійковій системі числення.
2. Логічний інвертор на МДН транзисторі.
3. Контроль парності в n-провідній лінії зв'язку.
4. D – тригери (тригери затримки).

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 8

1. Ділення чисел в двійковій системі числення.
2. Логічний інвертор на комплементарних МОН транзисторах.
3. Схема мажоритарного елемента.
4. Тактовий DV – тригер.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 9

1. Представлення інформації фізичними сигналами.
2. Транзисторна логіка з безпосередніми зв'язками (ТЛБЗ).
3. Принцип мажоритарного резервування.
4. Тригер Т – типу (рахунковий тригер).

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 10

1. Логічні вирази та функції логічних змінних.
2. Елемент АБО-НІ діодно транзисторной логіки (ДТЛ).
3. Цифрова схема включення і виключення з декількох місць
4. JK – тригери.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № ___ від «___» _____ 2021 р.

Завідувач кафедри _____ Т.В. Критська

Варіант 11

1. Логічна операція булевої алгебри «НІ».
2. Елемент І-НІ діодно транзисторной логіки (ДТЛ).
3. Порогова логічна схема.
4. Паралельні регістри (регістри пам'яті).

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 12

1. Логічна операція булевої алгебри «АБО».
2. Схема транзисторно транзисторної логіки (ТТЛ) з простим інвертором.
3. Лінійна структура дешифратора.
4. Послідовні регістри (регістри зсуву).

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 13

1. Логічна операція булевої алгебри «І».
2. Схема транзисторно транзисторної логіки (ТТЛ) із складним інвертором.
3. Пірамідальна структура дешифратора.
4. Чотирьохрозрядний універсальний регістр зсуву К155ІР1.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 14

1. Логічна операція булевої алгебри «АБО – НІ».
2. Схема і режими виміру параметра $U_{вих}^0$ в транзисторно транзисторній логіці (ТТЛ).
3. Матрична структура дешифратора.
4. Реверсивні регістри зсуву.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 15

1. Логічна операція булевої алгебри «І – НІ».
2. Схема і режими виміру параметра $U_{вих}^1$ в транзисторно транзисторній логіці (ТТЛ).
3. Принцип побудови інтегрального демультіплектора.
4. Паралельно – послідовний регістр.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 16

1. Логічна операція булевої алгебри «Виключаюче АБО».
2. Схема і режими виміру параметра $U_{\text{спож.}}$ в транзисторно транзисторній логіці (ТТЛ).
3. Принцип побудови інтегрального мультиплексора.
4. Послідовно – паралельний регістр.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 17

1. Логічна операція булевої алгебри «Виключаюче АБО – НІ».
2. Передавальна характеристика інвертуючого елемента транзисторно транзисторної логіки (умови достатньої заводозахищеності).
3. Принцип побудови інтегрального шифратора.
4. Лічильник з послідовним входом и паралельним виходом на D-тригерах.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 18

1. Аксиоми булевої алгебри.
2. Схема транзисторно транзисторної логіки здіодами Шотки (ТТЛШ).
3. Принцип побудови пріоритетного інтегрального шифратора.
4. Лічильник з послідовним входом и паралельним виходом на RS-тригерах.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 19

1. Закони булевої алгебри.
2. Елементи транзисторно транзисторної логіки (ТТЛ) з трьома вихідними станами.
3. Перетворювач двійково-десятькового коду в двійковий код
4. Лічильник з послідовним входом и паралельним виходом на JK-тригерах.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 20

1. Повний набір функцій двох аргументів.
2. Елементи емітерно-зв'язаної логіки (ЕЗЛ).
3. Перетворювач двійкового коду в двійково-десятковий код.
4. Кільцевий лічильник з регістра зсуву.

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут

РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

 153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 21

1. Використання аксіом і законів для спрощення логічних функцій.
2. Елементи інтегральної інжекційної логіки (I^2L).
3. Перетворювач двійкового коду в код Грея.
4. Оперативні запам'ятовуючі пристрої.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 22

1. Представлення логічних функцій у формі мінтермів.
2. Розширення логічних можливостей елементів інтегральної інжекційної логіки (I^2L).
3. Перетворювач двійкового коду в код управління сегментними індикаторами.
4. Статичний елемент пам'яті на однотипних МОН транзисторах.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № ___ від «___» _____ 2021 р.

Завідувач кафедри _____ Т.В. Критська

Варіант 23

1. Представлення логічних функцій у формі макстермів.
2. Топологія логічного елемента інтегральної інжекційної логіки (І²Л).
3. Перетворювач двійкового коду в додатковий код.
4. Синтез частково визначеного комбінаційного цифрового автомата.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 24

1. Розрахунковий метод мінімізації логічних функцій.
2. Логічні елементи на МОН-транзисторах.
3. Перетворювач двійкового коду в код з надлишком 3.
4. Графічне представлення автомата Мура.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 25

1. Метод мінімізуючих карт
2. Логічні елементи «Монтажне І» на біполярних транзисторах.
3. Перетворювач двійкового коду в код Айкена.
4. Графічне представлення автомата Мілі.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № ___ від «___» _____ 2021 р.

Завідувач кафедри _____ Т.В. Критська

Варіант 26

1. Запис структурної формули в універсальному базисі І-НІ.
2. Логічні елементи «Монтажне І» на біполярних транзисторах.
3. Перетворювач двійкового коду в код з надлишком чотири.
4. Табличний спосіб завдання автомата Мілі.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 27

1. Запис структурної формули в універсальному базисі АБО-НІ.
2. Логічні елементи АБО-НІ на комплементарних МОН транзисторах.
3. Схему напівсуматора на елементах «Виключаюче АБО»
4. Табличний спосіб завдання автомата Мура.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 28

1. Запис структурної формули в універсальному базисі І – АБО – НІ.
2. Узгодження логічних елементів ТТЛ з логічними елементами КМОН.
3. Використання перетворювачів кодів в схемах розпізнавання образів.
4. Динамічний елемент пам'яті на одноступінних МОН транзисторах.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА»**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № ___ від «___» _____ 2021 р.

Завідувач кафедри _____ Т.В. Критська

Варіант 29

1. Запис структурної формули в універсальному базисі НІ – «Монтажне І».
2. Логічні елементи на ключах МОН з динамічним навантаженням.
3. Діаграма функціонування мультиплексора “4 в 1”.
4. Статична комірка пам’яті на біполярних транзисторах.

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут**

**РЕКТОРСЬКА КОНТРОЛЬНА РОБОТА
З ДИСЦИПЛІНИ « ЦИФРОВА СХЕМОТЕХНІКА »**

Галузь знань: 15 Автоматизація та приладобудування
(шифр та назва)

Спеціальність:

153 Мікро- та наносистемна техніка
(шифр та назва)

Розглянуто на засіданні кафедри МЕЕІС

Пр. № від « » 2021 р.

Завідувач кафедри Т.В. Критська

Варіант 30

1. Запис структурної формули в універсальному базисі АБО – НІ – «Монтажне АБО».
2. Логічні елементи І-НІ на комплементарних МОН транзисторах.
3. Збільшення розрядності дешифраторів та демультимплексорів.
4. Постійні запам'ятовуючі пристрої.

Критерії оцінки виконання завдань ректорської контрольної роботи

Оцінки за виконання РКР виставляються за 100 бальною шкалою, відповідно до таблиці 1.

Таблиця 1

Відповідність рейтингових оцінок за окремі завдання РКР у балах оцінкам за національною шкалою

За шкалою ECTS	За шкалою університету	За національною шкалою	
A	90 – 100 (відмінно)	5 (відмінно)	Відмінне виконання роботи з малою кількістю незначних помилок
B	85 – 89 (дуже добре)	4 (добре)	Виконання вище середнього рівня з кількома помилками
C	75 – 84 (добре)		В загальному вірне виконання, але з багатьма помилками
D	70 – 74 (задовільно)	3 (задовільно)	Прийнятне виконання, але з багатьма помилками
E	60 – 69 (достатньо)		Виконання задовольняє мінімальним критеріям
FX	35 – 59 (незадовільно – з можливістю повторного складання)	2 (незадовільно)	Виконання не задовольняє навіть мінімальним критеріям
F	1 – 34 (незадовільно – з обов'язковим повторним курсом)		Виконання відсутнє

Приклад виконання РКР

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКА ДЕРЖАВНА ІНЖЕНЕРНА АКАДЕМІЯ**

Кафедра Мікроелектронних інформаційних систем

Ректорська контрольна робота

Варіант № 30

з дисципліни _____ «Цифрова схемотехніка» _____
(назва дисципліни)

студента групи _____
(абревіатура групи та номер)

(прізвище, ім'я, по батькові)

(дата написання РКР)

(особистий підпис студента)

Питання контрольного завдання

1. Запис структурної формули в універсальному базисі АБО – НІ – «Монтажне АБО».
2. Логічні елементи І-НІ на комплементарних МОН транзисторах.
3. Збільшення розрядності дешифраторів та демультимплексорів.
4. Постійні запам'ятовуючі пристрої.

Оцінка	Викладач	
	Прізвище	Підпис

1. Запис структурної формули в універсальному базисі АБО – НІ – «Монтажне АБО».

Запис в базисі АБО – НІ – «Монтажне АБО» здійснюється в три етапи.

а) Логічна формула, мінімізована в основному базисі, представляється у мінімальній диз'юнктивній нормальній формі (МДНФ).

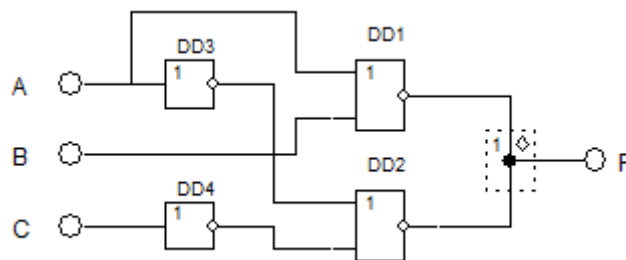
б) Виконується подвійна інверсія кожного кон'юнктивного члена отриманої МДНФ функції.

в) Перетворюючи ці члени по теоремі де-Моргана, отримуємо задану функцію у вигляді диз'юнкції інверсій диз'юнктивних членів.

Загальна диз'юнкція виконується монтажним об'єднанням виходів елементів АБО-НІ, що реалізують інверсії диз'юнктивних членів.

$$F = \overline{\overline{AB}} + \overline{\overline{AC}} = \overline{\overline{AB}} + \overline{\overline{AC}} = \overline{(A + B)} + \overline{(A + C)}$$

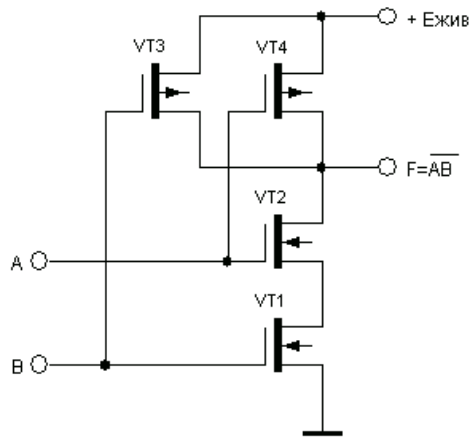
Схемна реалізація функції:



2. Логічні елементи І-НІ на комплементарних МОН транзисторах.

Комплементарний ключ складається з двох МОН-транзисторів з каналами різного типу провідності, входи яких сполучені паралельно, а виходи послідовно. При напрузі на затворах більше порогової, для транзистора з каналом певного типу, відповідний транзистор відкритий, а інший закритий. При напрузі протилежної полярності, відкритий і закритий транзистори міняються місцями.

Схема логічного елемента КМОН, що виконує функцію І-НІ представлена на рисунку.



Транзистори VT3 і VT4 мають канал р-типу і відкриті при напрузі на затворах, близьких до нуля. Транзистори VT1 і VT2 мають канал n-типу і відкриті при напрузі на затворах, більших порогового значення.

Таблиця функціонування логічного елемента І-НІ

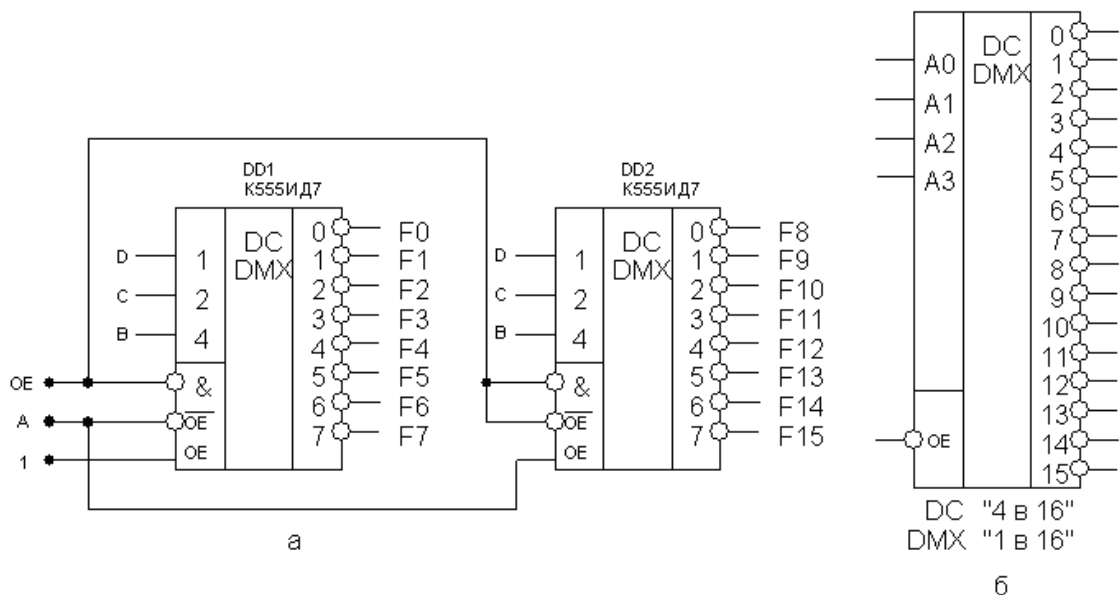
A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

Якщо відкриті транзистори VT1 і VT2, відповідно закриті VT3 і VT4, на виході буде встановлений сигнал U^0 . В усі других випадках на виході буде встановлений сигнал U^1 .

3. Збільшення розрядності дешифраторів та демультимплексорів.

На рисунку показано з'єднання двох дешифраторів "3 в 8" для отримання одного дешифратора "4 в 16", або двох демультимплексорів "1 в 8" для отримання одного "1 в 16".

При пасивному значенні $OE = 1$ на всіх виходах F_i буде "1", незалежно від значень вхідних сигналів. Якщо $OE = 0$ (активний рівень), то який з дешифраторів працює, залежить лише від сигналу A



Таблиця функціонування схеми збільшення розрядів

DEC № виходу	Входи				Виходи																
	A	B	C	D	F0	F1	F2	F3	F4	F5	F6	F7	F8	F9	F10	F11	F12	F13	F14	F15	
0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	
1		0	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
2		0	1	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
3		0	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1
4		1	0	0	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1
5		1	0	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1
6		1	1	0	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1
7		1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1
8	1	0	0	0	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	
9		0	0	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	
10		0	1	0	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	
11		0	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	
12		1	0	0	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	
13		1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	
14		1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	
15		1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	

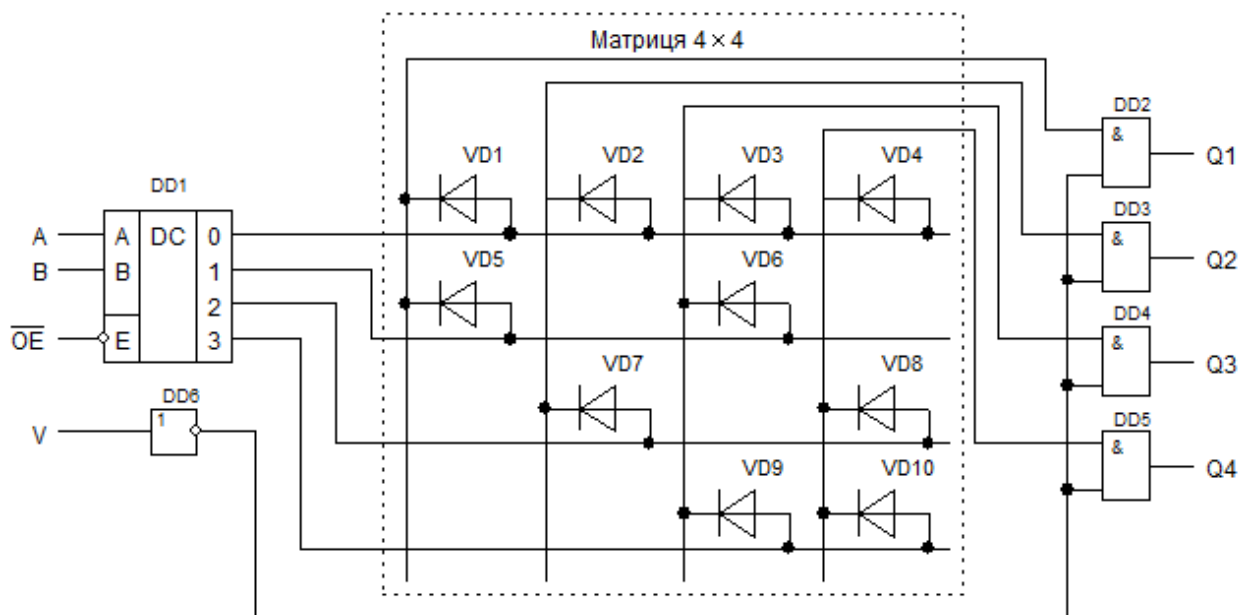
Якщо $A = 0$, то на всіх вирішуючих входах DD1 будуть активні рівні, а на прямому дозволяючому вході OE дешифратора DD2 сигнал A, рівний нулю, переведе всі виходи в стан 1, тобто працездатним буде DD1.

Коли $A = 1$, навпаки працездатним стає дешифратор DD2, тому що для прямого входу дешифратора цей сигнал дозволяє його виходи. Комбінації сигналів A і BCD утворюють послідовність двійкового коду 0000 ... 0111 (0 ... 7) для дешифратора DD1 і послідовність 1000 ... 1111 (8 ... 15) для DD2. Тому нумерація виходів F_i , дешифратора "4 в 16" є наскрізною від 0 до 15.

4. Постійні запам'ятовуючі пристрої.

Запис інформації в ПЗП виконується або один раз і назавжди, або є спеціальною, рідко використовуваною операцією. Тому ПЗП допускають лише прочитування занесеної до них інформації. У постійному запам'ятовуючому пристрої, за кожною n-розрядною адресою записано одне задалегідь встановлене m-розрядне слово. Таким чином, ПЗП є комбінаційною схемою, що перетворює код адреси в код слова.

Запам'ятовуюча матриця ПЗП представляє собою систему взаємно перпендикулярних шин, в пересіченнях яких або стоїть (логічна «1»), або відсутній (логічний «0») елемент, що зв'язує між собою відповідні горизонтальну і вертикальну шини. Вибірка слів виконується так само, як і в ОЗП, за допомогою дешифратора.



При використанні МДН-транзисторів запис інформації здійснюється металізацією затворів на етапі останньої фотолітографії. Металізація затворів виконується лише в тих транзисторах, які повинні передавати «1» на розрядну шину. В останніх транзисторах затвори не будуть приєднані до адресних шин і ці транзистори не діятимуть.

Репрограмуємі постійні запам'ятовуючі пристрої (РПЗП) дозволяють час від часу міняти записану інформацію і зберігати її невизначено довго при відключеному живленні.

ВІДОМІСТЬ № ____
результатів виконання студентами
ректорської контрольної роботи

з дисципліни _____ «Цифрова схемотехніка» _____

Дата проведення РКР _____.

Екзаменатор _____ Верьовкін Л.Л. _____

№ п/п	Прізвище, ініціали студентів	Оцінка за підсумкову атестацію	Оцінка за виконання РКР під час самоаналізу	Підпис екзаменатора
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				
13				
14				
15				

Всього студентів у групі _____ Середній бал _____

Не з'явилося на РКР _____ (____ %) Абсолютна успішність _____

Всього писали РКР _____ (____ %) _____ (____ %)

Якість навчання _____ (____ %)

З них отримали:

Відмінно _____ (____ %)

Добре _____ (____ %)

Задовільно _____ (____ %)

Незадовільно _____ (____ %)

Екзаменатор _____ Декан факультету _____

« _____ » _____ 2021 р.

РЕЦЕНЗІЯ
на пакет ректорських контрольних робіт
з дисципліни «Цифрова схемотехніка»
спеціальність 153 «Мікро- та наносистемна техніка»

Завдання, викладені в ректорських контрольних роботах (РКР) повністю відповідають тематиці та змісту навчальної робочої програми дисципліни «Цифрова схемотехніка». Кожна робота містить завдання, що відносяться до різних розділів дисципліни.

Подання матеріалу РКР в повній мірі охоплюють основні закономірності синтезу схем комбінаційного типу та побудови послідовнісних пристроїв.

РКР складені у відповідності до вимог, що пред'являються до подібного типу контрольних завдань і дозволяють об'єктивно оцінити залишкові знання студентів.

Завідувач випускової кафедри _____

« ____ » _____ 2021 р.