

Спеціальність “Мікро- та наносистемна техніка”

Дисципліна “Цифрова схемотехніка”

КАТЕГОРІЯ 1

1. Функція «Виключаюче АБО»

1. $F = A + B$
2. $F = \overline{AB} + \overline{AB}$
3. $F = \overline{AB} + \overline{AB}$
- +4. $F = \overline{AB} + \overline{AB}$
5. $F = (A+B)(A+B)$
6. $F = \overline{AB} + \overline{AB}$

2. Закон дистрибутивності

- +1. $A+(BC) = (A+B)(A+C)$
2. $(A+B)(\overline{A+B}) = \overline{A+B}$
- +3. $\overline{A+B+C} = \overline{A} \cdot \overline{B} \cdot \overline{C}$
4. $A+B+C = \overline{A+B+C}$
5. $A+B+C = (A+B)+C$
6. $ABC = A(BC)$

3. Яке двійково-десятькове представлення чисел відповідає числу 25

1. 0110 1011 1110
2. 1101 1011 1010
- +3. 0000 0001 1001
4. 0000 0001 0101
5. 0100 1000 1100

6. 0010 0101 0000

4. Теорема ДеМоргана

1. $A(B+C) = \overline{AB+AC}$
 2. $\overline{AB} + \overline{AB} = A \oplus B$
 - +3. $\overline{A+B+C} = \overline{A} \cdot \overline{B} \cdot \overline{C}$
 4. $\overline{ABC} = \overline{A+B+C}$
 5. $\overline{A+B+C} = \overline{A+B+C}$
 6. $\overline{A \cdot B \cdot C} = \overline{ABC}$
5. Чому дорівнює логічне рівняння $F = BCD + \overline{BCD}$
1. 0
 2. BD
 3. CD
 4. BC
 - +5. 1
 6. $B \oplus D$

6. Чому дорівнює логічне рівняння $F = A(A+B)$

1. 0
2. \overline{AB}
3. \overline{B}
4. 1
- +5. A
6. $1+B$

КАТЕГОРІЯ 2

1. Який істотний недолік мають логічні ІМС, що використовують логіку типу ДТЛ або ТТЛ.

1. підвищені габарити
2. підвищена вага
- +3. підвищене енергоспоживання
4. низька швидкодія
5. велика кількість елементів
6. низька перешкодозахищеність

2. Для чого застосовуються діоди в схемах ДТЛ, виконуючих функції “І”, “АБО”.

1. для збільшення швидкодії
2. для установки порогу спрацьовування
- +3. для розв'язки джерел вхідних сигналів
4. для зниження споживаної потужності
5. для зниження впливу перешкод
6. для зсуву напруги

3. Яка функціональна мікросхема дозволяє виконати перетворення паралельного цифрового коду в послідовний.

1. шифратор
2. дешифратор
3. схема порівняння кодів
4. перетворювач рівня
- +5. мультиплексор
6. регістр

4. Яка з мікросхем призначена для запису і зберігання паралельного цифрового коду.

1. шифратор
2. схема логічного підсумовування
3. схема порівняння цифрових кодів,
4. реверсивний лічильник
- +5. тактований регістр
6. демультимплексор

КАТЕГОРІЯ 3

1. Рівняння функціонування JK-тригера

$$1. Q^{n+1} = JK + \overline{Q^n}$$

$$2. Q^{n+1} = J\overline{K} + j\overline{Q^n}$$

$$+3. Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n$$

$$4. Q^{n+1} + Q^n = J + K$$

$$5. Q^{n+1} = \overline{JK} + \overline{Q^n}$$

$$6. Q^{n+1} = JQ^n + \overline{K}\overline{Q^n}$$

2. Для RS -тригера

1. заборонена одночасна подача двох 0 на входи S і R
- +2. заборонена одночасна подача двох 1 на входи S і R
3. заборонена подача інверсної 1 на вхід R
4. заборонена подача інверсного 0 на вхід S
5. дозволена одночасна подача двох 1 на входи S і R
6. немає правильної відповіді

3. Рівняння функціонування T-тригера

$$1. Q^{n+1} = TQ^n + \overline{Q^n}$$

$$+2. Q^{n+1} = T\overline{Q^n} + \overline{T}Q^n$$

$$3. Q^{n+1} = TQ^n + \overline{Q^n}$$

$$4. Q^{n+1} = TQ^n + \overline{T}\overline{Q^n}$$

$$5. Q^{n+1} = T + Q^n$$

$$6. Q^{n+1} = (T + Q^n)(\overline{T} + \overline{Q^n})$$

4. Модуль рахунку m-розрядного лічильника.

$$+1. K_{max} \leq 2^m$$

$$2. K_{max} \geq 2^{m+1}$$

$$3. K_{max} \leq 2m + 1$$

$$4. K_{max} = 2m$$

$$5. K_{max} \leq \frac{2}{2^m + 1}$$

$$6. K_{max} \leq \frac{2^m + 1}{2}$$

КАТЕГОРІЯ 5

1. Яку функцію виконує мультиплексор.

- +1. підключає один з N інформаційних входів до одного виходу
2. підсилює вхідні сигнали в N каналах
3. перетворює послідовний код в паралельний
4. комплексно знижує вплив перешкод
5. комутує інформаційні входи між собою
6. зберігає інформацію

2. Яку функцію виконує демультиплексор

1. комутує N вихідних сигналів
2. перетворює паралельний код в послідовний
- +3. комутує вхідний сигнал з одним із N виходів
4. знижує вплив імпульсних перешкод
5. перетворює логічні значення вхідного сигналу
6. дозволяє визначити код вхідного сигналу

3. Яке число розрядів n адресного коду, повинен мати мультиплексор, що управляє 16-тьма вихідними лініями.

1. 16
- +2. 4
3. 8
4. 3
5. 5

4. Рівняння функціонування мультиплексора 4 в 1

1. $F = a_1 a_0 \overline{X_0} + \overline{a_1 a_0} X_1 + a_1 a_0 \overline{X_2} + a_1 a_0 X_3$
2. $F = a_1 a_0 X_1 + \overline{a_1 a_0} X_1 + a_1 a_0 X_2 + a_1 a_0 \overline{X_3}$
3. $F = \overline{a_1 a_0} + \overline{a_1 a_0} + a_1 a_0 + a_1 a_0$
4. $F = (\overline{a_1 a_0} + \overline{a_1 a_0} + a_1 a_0 + a_1 a_0)(X_1 + X_2 + X_3 + X_4)$
5. $F = (\overline{a_1 a_0} + \overline{a_1 a_0} + a_1 a_0 + a_1 a_0) X_1 X_2 X_3 X_4$
- +6. $F = a_1 a_0 \overline{X_0} + \overline{a_1 a_0} X_1 + a_1 a_0 \overline{X_2} + a_1 a_0 X_3$

5. Приоритетний шифратор

1. комутує інформацію з N входів на один вихід
2. допускає подачу лише одного активного сигналу
- +3. виробляє на виході двійковий номер старшого запиту
4. приоритетно змінює вхідну інформацію на інверсну
5. по одиночному сигналу на виході визначає код вхідного числа
6. перетворює двійковий код в додатковий

6. Мажоритарний елемент може мати

1. $N = 2k$ (де $k = 1, 2, 3 \dots$) входів
2. $N = 2^k$ (де $k = 1, 2, 3 \dots$) входів
3. $N = 2^{k+1}$ (де $k = 1, 2, 3 \dots$) входів
4. $N = 2\sqrt{k+1}$ (де $k = 1, 2, 3 \dots$) входів
- +5. $N = 2k + 1$ (де $k = 1, 2, 3 \dots$) входів
6. $N = \frac{k+1}{2}$ (де $k = 1, 2, 3 \dots$) входів