

*Міністерство освіти і науки України
Запорізький національний університет
Інженерний навчально-науковий інститут ім. Ю.М. Потєбні
Кафедра: Електроніки, інформаційних систем та програмного
забезпечення*

Лабораторна робота №11

з дисципліни Цифрова схемотехніка

Дослідження схем цифрових запам'ятовуючих пристроїв

Студента (ки) _____ курсу, групи _____

(прізвище та ініціали)

(Піжпис)

Викладач _____

(оцінка, дата, підпис)

м. Запоріжжя – 2024 рік

Метою виконання роботи є ознайомлення з принципами побудови різних схем цифрових запам'ятовуючих пристроїв.

Запам'ятовуючі пристрої (ЗП) цифрової схемотехніки можна розрізнити по функціональних ознаках.

Надоперативні запам'ятовуючі пристрої (НОЗП) – здійснюють зчитування і запис інформації (регістрова пам'ять).

Оперативні запам'ятовуючі пристрої (ОЗП) – здійснюють зчитування і запис інформації.

Постійні запам'ятовуючі пристрої (ПЗП) – здійснюють лише зчитування інформації.

Перепрограмовувані постійні запам'ятовуючі пристрої (ППЗП) – здійснюють лише зчитування інформації постійно і запис рідко.

Найважливіші параметри запам'ятовуючих пристроїв.

1) Інформаційна ємність – максимально можливий об'єм інформації, що зберігається. Параметр, що характеризує міру інтеграції елементів на кристалі. Виражається в бітах або словах в байтах. Біт зберігається запам'ятовуючим елементом (ЗЕ), а слово – запам'ятовуюча комірка (ЗК), тобто групою ЗЕ, до якої можливо лише одночасне звернення.

2) Питома потужність – загальна потужність, яка споживається в режимі зберігання, віднесена до одного біта інформації.

3) Швидкодія – час запису, зчитування і тривалості циклів запису/зчитування.

4) Питома вартість одного біта інформації – загальна вартість кристала, поділена на інформаційну ємність.

Запис інформації в постійні запам'ятовуючі пристрої виконується або один раз і назавжди, або є спеціальною, рідко використовуваною операцією. Тому ПЗП допускають лише прочитування занесеної до них інформації. У постійному запам'ятовуючому пристрої, за кожною n-разрядною адресою записано одне заздалегідь встановлене m-розрядне слово. Таким чином, ПЗП є комбінаційною схемою, що перетворює код адреси в код слова.

Запам'ятовуюча матриця ПЗП представляє собою систему взаємно перпендикулярних шин, в пересіченнях яких або стоїть (логічна «1»), або відсутній (логічний «0») елемент, що зв'язує між собою відповідні горизонтальну і вертикальну шини. Вибірка слів виконується за допомогою дешифратора.

При створенні ОЗП малої ємності (наприклад НОЗП), застосовується організація пам'яті у вигляді окремих регістрів. Типовий приклад тригерного ОЗП – регістр з паралельним прийомом і паралельною видачею інформації.

При збільшенні ємності ОЗП виникає проблема доступу до кожного елемента пам'яті при обмеженому числі виводів корпусу. Це завдання вирішується за допомогою адресної організації ЗП з використанням дешифратора коду адреси. Тому ОЗП складається з двох основних частин – накопичувача і схем управління. Накопичувач – це основна частина ОЗП, де зберігаються дані. Схеми управління призначені для введення і виведення цих даних. У них входять дешифратори, підсилювачі, регістри, різного роду ключі, комутатори і інші схеми загального призначення.

Схема надоперативного запам'ятовуючого пристрою на 4 біта інформації (рис. 11.1) на основі 4-розрядного паралельного регістра, побудована на D-тригерах DD5...DD8.

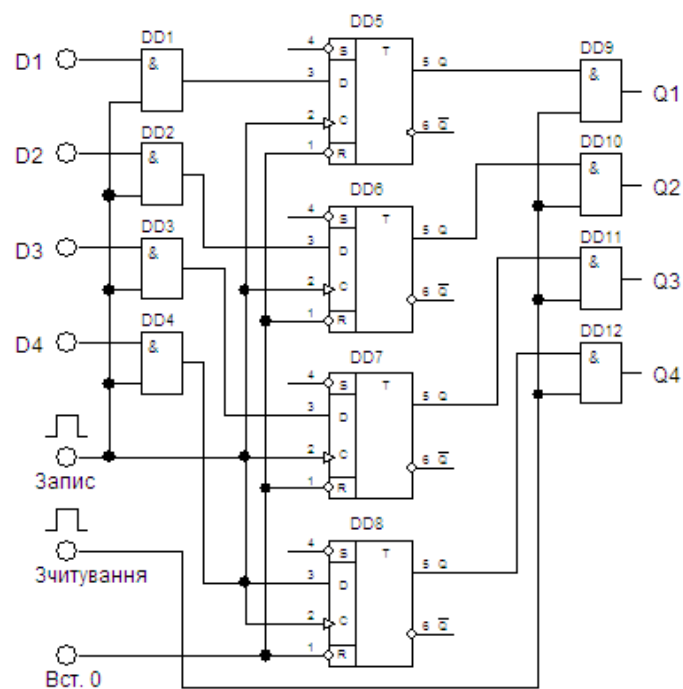


Рисунок 11.1 – Функціональна схема НОЗУ на 4 біта інформації

Елементи DD1...DD4 утворюють коло управління записом, а елементи DD9...DD12 – коло управління зчитуванням. Перед записом інформації всі тригери регістра встановлюють в стан «0» шляхом подачі імпульсу «1» на їх R – входи. Записувана інформація подається на входи DD1...DD4. Для запису інформації подається імпульс «Запис», що відкриває вхідні елементи «I». Код вхідного числа записується в регістр. Після закінчення імпульсу «Запис» елементи DD1...DD4 закриваються, а інформація, записана в регістр, зберігається, не дивлячись на те, що вхідна інформація може змінюватися. Для прочитування інформації подають сигнал «1» на вхід «Зчитування». По цьому сигналу на вихідні шини регістра на час дії сигналу передається код числа, записаний в регістр. По закінченню операції зчитування вихідні ключі закриваються, а інформація, записана в регістр, зберігається. Тобто, можливе багатократне зчитування інформації.

11.1 Послідовність і порядок проведення роботи

Робота виконується віртуально на стенді в програмному забезпеченні Electronics Workbench.

1. На терміналі програмного забезпечення Electronics Workbench формується схема постійного запам'ятовуючого пристрою на 16 біт інформації (рис. 11.2). Інформаційну прошивку виконати згідно з завданням викладача.

2. Для забезпечення дослідження функціонування ПЗП на 16 біт інформації необхідні:

- джерело живлення постійного струму;
- схема ПЗП на 16 біт інформації;
- панель відображення інформації;
- прилади контролю функціонування.

3. На терміналі програмного забезпечення Electronics Workbench формується схема ОЗП на 16 біт інформації (рис. 11.3).

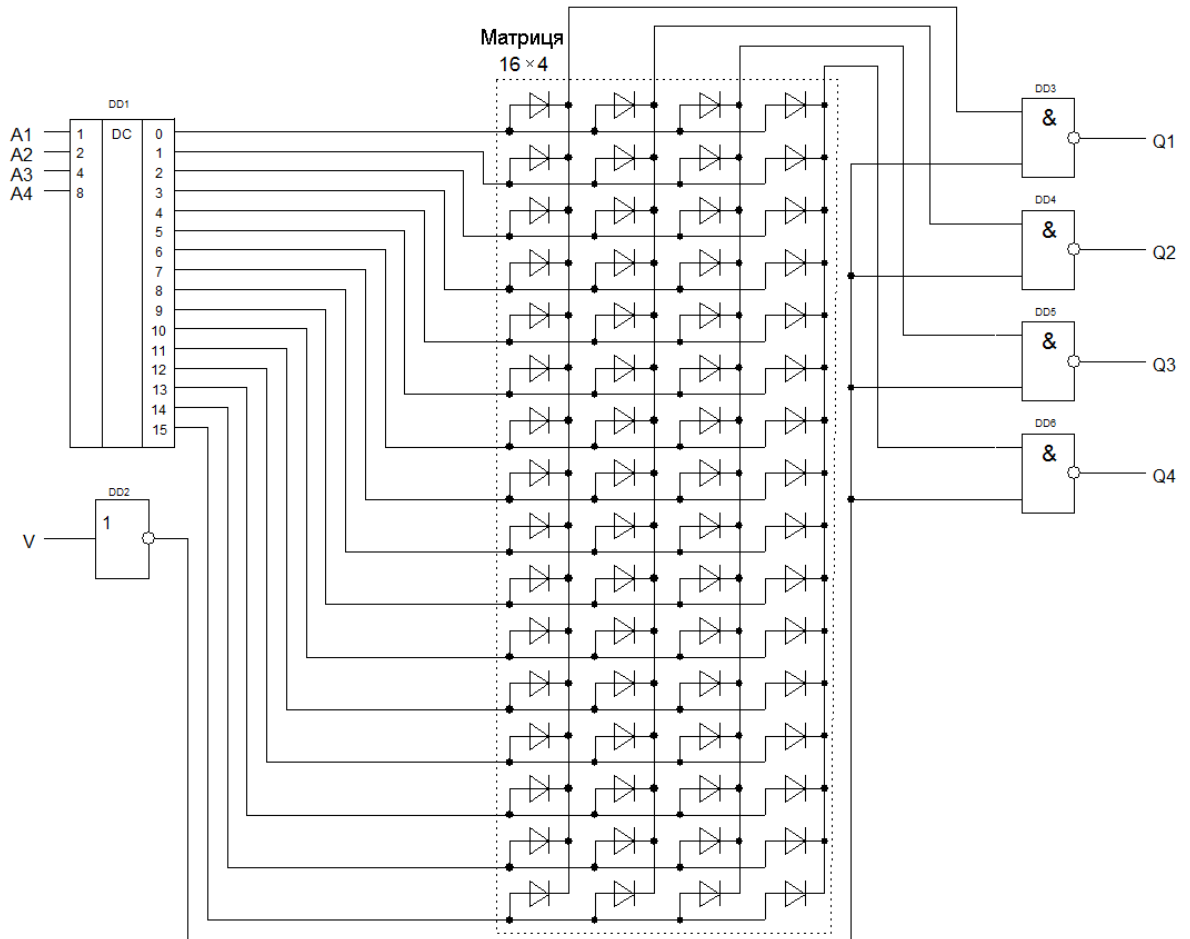


Рисунок 11.2 - Функціональна схема ПЗП на 16 біт інформації

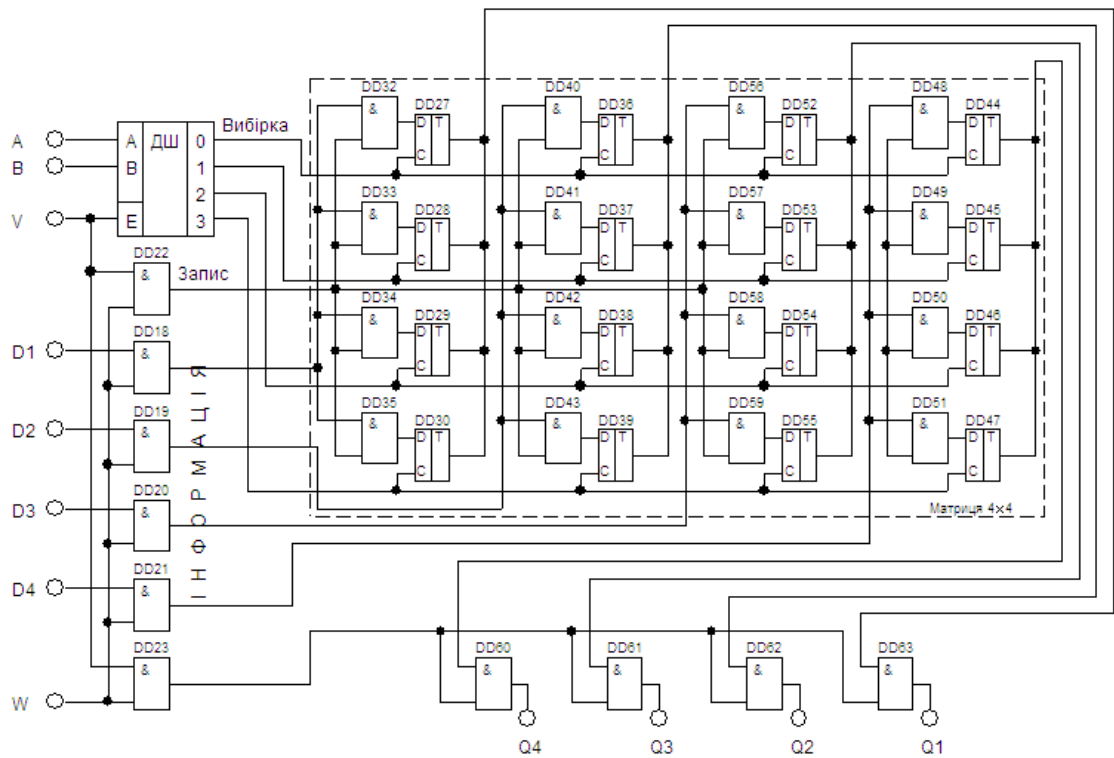


Рисунок 11.3 - Схема ОЗП на 16 біт інформації

Контрольні питання

1. Пояснити принцип функціонування ПЗП.
2. Пояснити принцип функціонування ОЗП.
3. Пояснити функціонування статичних елементів пам'яті.
4. Пояснити функціонування динамічних елементів пам'яті.

Література

1. Верьовкін Л. Л., Світанько М. В., Кісельов Є. М., Хрипко С. Л. Цифрова схемотехніка: підручник. Запоріжжя : ЗДІА, 2016. 214 с. ISBN 978-617-685-023-6.
2. Рябенський В. М., Жуйков В. Я., Гулий В. Д.. Цифрова схемотехніка: навчальний посібник. Львів : "Новий Світ-2000", 2019. 736 с. ISBN 978-966-418-067-9.