

УДК 621.38 (075)

Міністерство освіти і науки України
Інженерний навчально-науковий інститут ім. Ю. М. Потебні
Запорізького національного університету

Л. Л. Верьовкін

ЕЛЕКТРОННІ ПРИСТРОЇ ПОБУТОВОЇ ЕЛЕКТРОНІКИ

Методичні рекомендації до практичних занять
для здобувачів вищої освіти першого бакалаврського рівня
за спеціальністю 153 «Мікро- та наносистемна техніка» освітньо-професійної
програми «Мікро- та наносистемна техніка»

Міністерство освіти і науки України
Інженерний навчально-науковий інститут ім. Ю. М. Потєбні
Запорізького національного університету

Л. Л. Верьовкін

ЕЛЕКТРОННІ ПРИСТРОЇ ПОБУТОВОЇ ЕЛЕКТРОНІКИ

Методичні рекомендації до практичних занять
для здобувачів вищої освіти першого бакалаврського рівня
за спеціальністю 153 «Мікро- та наносистемна техніка» освітньо-професійної
програми «Мікро- та наносистемна техніка»

Затверджено
вченою радою ЗНУ
Протокол №
від

Запоріжжя
2023

Верьовкін Л.Л. Електронні пристрої побутової електроніки: Методичні рекомендації до практичних занять для здобувачів вищої освіти бакалавра спеціальності «Мікро- та наносистемна техніка» освітньо-професійної програми «Мікро- та наносистемна техніка». Запоріжжя : ЗНУ, 2023. 49 с.

Методичні рекомендації до практичних занять з дисципліни «Електронні пристрої побутової електроніки» розроблено для студентів денної та заочної форм навчання спеціальності «Мікро- та наносистемна техніка». Запропоновані завдання призначені для освоєння теоретичного матеріалу, опанування навичок вирішення практичних задач та вирішення контрольної роботи.

Рецензент

Т.В. Критська, доктор технічних наук, професор кафедри електронних систем

Відповідальний за випуск

С.Л. Хрипко, доктор технічних наук, професор, завідувач кафедри мікроелектронних інформаційних систем.

Зміст

Вступ	4
Зміст самостійної роботи	5
1 Використання математичних моделей для вирішення завдань мікро- та наносистемної техніки	
Питання для закріплення вивченого матеріалу та самоконтролю	6
Практичні завдання	6
2 Розв'язання завдань за допомогою математичного апарату моделювання компонентів	7
Питання для закріплення вивченого матеріалу та самоконтролю	10
Практичні завдання	10
3 Технологічне моделювання інтегрованих елементів мікро- та наносистем.....	11
Питання для закріплення вивченого матеріалу та самоконтролю	15
Практичні завдання	15
4 Математичне моделювання профілю розподілу домішок при дифузії та іонному заглибленні.....	16
Питання для закріплення вивченого матеріалу та самоконтролю	20
Практичні завдання	20
5 Електричні моделі підсилювачів низької частоти, операційних підсилювачів, складених транзисторів	22
Питання для закріплення вивченого матеріалу та самоконтролю	25
Практичні завдання	25
6 Електричні моделі ТЛНЗ, ДТЛ, ТТЛ, ЕЗЛ, І ² Л, МОПТЛ, КМОПТЛ	26
Питання для закріплення вивченого матеріалу та самоконтролю	29
Практичні завдання	29
7 Структурне моделювання цифрових електронних схем	29
Питання для закріплення вивченого матеріалу та самоконтролю	31
Практичні завдання	31
8 Структурне проектування цифрових схем у заданому елементному базісі	31
Питання для закріплення вивченого матеріалу та самоконтролю	34
Практичні завдання	34
9 Схемне проектування цифрових пристроїв на МОН та КМОН транзисторних логіках	35
Питання для закріплення вивченого матеріалу та самоконтролю	40
Практичні завдання	40
10 Схемне проектування цифрових пристроїв на біполярних транзисторних логіках.....	40
Питання для закріплення вивченого матеріалу та самоконтролю	47
Практичні завдання	47
11 Питання для повторення та актуалізації знань	47
ЛІТЕРАТУРА	49

Вступ

Метою викладання навчальної дисципліни «Електронні пристрої побутової електроніки» є: засвоєння студентами основних концептуальних положень щодо моделювання в науці і техніці, зокрема, до математичного моделювання в електроніці.

Основними **завданнями** вивчення дисципліни «Електронні пристрої побутової електроніки» є: засвоєння основ математичного моделювання; засвоєння методів побудови фізичних і математичних моделей технологічних процесів електронної техніки та електронних схем і їх компонентів; знання топологічних особливостей формування структур розрахованих моделей, вміння практично застосовувати схемотехнічне проектування електронних схем.

У результаті вивчення навчальної дисципліни студент повинен

знати:

- основні принципи побудови моделей компонентів електронних схем;
- основні принципи побудови моделей технологічних процесів впровадження домішок в напівпровідникову пластину;
- основні принципи побудови структурних та електричних схем.

вміти:

- правильно та раціонально будувати схемотехнічні, фізико-топологічні та технологічні моделі електронних приладів.

Мікро- та наносистемна техніка є базовою галуззю народного господарства з широким використанням засобів автоматизації на основі сучасної техніки. Вихід на рівень нанотехнологій призвів до докорінної зміни фізики процесів, при цьому класичні закони, як виявилось, не працюють на цьому рівні.

Проектування в електроніці зводиться до вирішення групи задач синтезу і задач аналізу. При цьому під структурним синтезом розуміють створення (інтуїтивне або формалізоване) якогось варіанта схеми, не обов'язково остаточного. В процесі проектування синтез як задача може виконуватися багато разів, чергуючись з вирішенням задач аналізу. До задач аналізу входить вивчення властивостей схеми за заданою в результаті синтезу її структури, характеру вхідних компонентів і їх параметрів.

Методи аналізу і розрахунку електронних схем постійно розвиваються та удосконалюються.

Стрімко ускладнюється сам предмет аналізу за рахунок якісного переродження елементної бази, виникнення нових принципів побудови пристроїв підсилення, обробки електричних сигналів, перетворення електричної енергії, впровадження нових дискретно-імпульсних режимів роботи електронних схем перетворення інформації та електричної енергії.

Якісний стрибок відбувається в технічних засобах аналізу і розрахунку електронних схем, які можуть проводити не тільки числові розрахунки, але й вирішувати складні логічні задачі.

Підвищуються вимоги до точності, масштабності і глибини аналізу та розрахунку електронних схем, оскільки сучасна технологія виробництва унемож-

ливаює їх експериментальне доведення, а вимоги до технічних і метрологічних параметрів електронних пристроїв постійно підвищуються.

Методичні рекомендації містять індивідуальні контрольні завдання з курсу «Електронні пристрої побутової електроніки» та приклади розв'язання завдань кожної теми. Для підготовки до лекцій, практичних занять та самостійного засвоєння матеріалу студенти можуть використати теоретичні відомості з курсу та приклади вирішення задач.

Зміст самостійної роботи

1 Використання математичних моделей для вирішення завдань мікро- та наносистемної техніки

Метою вивчення теми є засвоєння вимог до математичних моделей, класифікацій моделей, роділення моделей за параметрами та взаємодія між ними.

Ключові терміни та поняття: математична модель, формальна модель, фізична модель, електрична модель, фізико-топологічна модель, технологічна модель.

План самостійного опрацювання теми.

1. Засвоїти етапи проектування мікро-та наносистем.
2. Засвоїти методику розрахунку електричних характеристик.
3. Засвоїти використання математичних моделей для параметричної оптимізації.

Методичні вказівки до вивчення питань та виконання завдань.

Виходячи із завдань проектування, математична модель повинна відповідати наступним вимогам:

- відображати з необхідною точністю характеристики приладу в широкому діапазоні напруги, струмів і температур;
- мати відповідність між електричною напругою і фізичними процесами, що протікають в приладі;
- включити деякі апроксимації і наближення;
- бути придатною до роботи на ЕОМ.

Математичні моделі діляться на формальні та фізичні. А фізичні на електричні, технологічні та фізико-топологічні.

Формальні моделі використовуються для апроксимації характеристик приладу, якщо фізика їх роботи відома недостатньо або коли потрібно виконати якісний розрахунок. Тут невідомі компоненти апроксимації визначаються із зовнішніх елементарних вимірів.

Фізичні моделі відображає процеси що протікають у напівпровідниковому приладі. Рівняння фізичної моделі виводиться на підставі теорії роботи приладу. Основною характеристикою є параметри електричних величин.

Відмінністю фізико-топологічної моделі є наявність розмірів, фізичних параметрів та параметрів електричних величин

Параметри технологічної моделі контролюються спеціальними приладами контролю технічних процесів. Результатом являються вхідні величини електричних і фізико-топологічних моделей.

Фізико-топологічна моделей значно складніше за електричну модель.

Наприклад: електрична модель р-п-переходу

$$I = I_0 \left(\exp \frac{U}{m\phi_T} - 1 \right), \quad (1.1)$$

де $\phi = \frac{kT}{q}$, а фізико-топологічна модель р-п-переходу

$$I = \frac{b}{(b+1)^2} \frac{\phi_r A \rho_b^2}{L_d \rho_i^2} \left(e^{\frac{U_{p-n}}{\phi_r}} - 1 \right) + \frac{qmdA}{\tau_n + \tau_p} \left(e^{\frac{U}{2\phi_r}} - 1 \right), \quad (1.2)$$

де $U = U_{p-n} + IR_v$; $R_d = \frac{\rho_b W_b}{A}$; $l = \frac{\mu_n}{\mu_p}$.

(1.2) точніше, ніж (1.1) описує характеристику р-п переходу. Основною ознакою, що характеризує цю модель як фізико-топологічну є те, що вона містить геометричні параметри.

Фізико-топологічні моделі використовується, як для розрахунку дискретних, так і інтегрованих приладів.

Математичні моделі можна розділити на статичні і динамічні. Статичні моделі відображають статичний стан елементу при незмінній зовнішній напрузі, що управляє, і не враховують його часові характеристики. Динамічні моделі додатково відображають перехідні процеси, що відбуваються в елементі, при зміні в часі управляючих сигналів. Динамічні моделі підрозділяються на низькочастотні і високочастотні.

Питання для закріплення вивченого матеріалу та самоконтролю.

1. Поняття - математична модель.
2. Вимоги до математичних моделей.
3. Формальні моделі.
4. Фізична модель.
5. Електрична модель.
6. Технологічна модель.
7. Фізико-топологічна модель.

Практичні завдання.

1. До структурного моделювання відноситься:
 - а) технічне завдання;
 - б) схемний синтез;
 - в) структурний аналіз;
 - г) розрахунок електричних параметрів;
 - д) параметрична оптимізація.
2. До схемного моделювання відносять:

- а) розрахунок параметрів елемента;
 - б) структурний аналіз;
 - в) схемний синтез;
 - г) розрахунок електричних параметрів;
 - д) параметрична оптимізація.
3. До конструкторсько-топологічного моделювання відносять:
- а) розробка топології;
 - б) схемний аналіз;
 - в) розробка конструкції;
 - г) структурний синтез;
 - д) виготовлення дослідного зразка.
4. Математична модель:
- а) закінчений функціональний вузол, всі елементи і між елементні з'єднання якого виконуються в єдиному технологічному процесі в єдиний період часу;
 - б) послідовність технологічних операцій обробки напівпровідникових пластин;
 - в) система рівнянь, що дозволяє визначити з необхідною точністю необхідні характеристики компонентів в різних умовах роботи;
 - г) тригонометричне рівняння;
 - д) геометрична фігура.
5. Математичні моделі компонентів діляться на:
- а) формальні;
 - б) фізико-топологічні;
 - в) хімічні;
 - г) алгебраїчні;
 - д) електричні.
6. У формальній математичній моделі
- а) початковими є електричні параметри компонентів, що визначаються із зовнішніх електричних вимірів компонентів;
 - б) невідомі компоненти вибраної апроксимуючої функції визначаються із зовнішніх вимірів характеристик приладу;
 - в) рівняння моделі виводиться на підставі моделі роботи приладу;
 - г) вихідними параметрами є геометричні розміри областей компонентів і фізичні характеристики напівпровідників;
 - д) початковими є параметри технологічних режимів, які вимірюються контрольною технологічною апаратурою.

2 Розв'язання завдань за допомогою математичного апарату моделювання компонентів

Метою вивчення теми є засвоєння використання математичного апарату та граничних умов при розрахунках напівпровідникових приладів і компонентів інтегральних мікросхем.

Ключові терміни та поняття: концентрація електронів і дірок, електричний потенціал, вектор спрямованості, генерація та рекомбінація електронів і дірок, струм зміщення.

План самостійного опрацювання теми.

1. Засвоїти моделювання мікро- та наносистем за допомогою програмного застосування Electronics Workbench.

2. Засвоїти принципи розрахунку електричних характеристик діодів.

3. Засвоїти принципи розрахунку електричних характеристик транзисторів.

4. Засвоїти використання системи основних рівнянь для розв'язання задач по заданим граничним умовам.

Методичні вказівки до вивчення питань та виконання завдань.

Розрахунок компонентів інтегральних мікросхем приладів полягає у виборі параметрів напівпровідникового матеріалу з необхідними електрофізичними властивостями, параметрів профілю домішки, геометричних розмірів і конфігурації дифузійних областей і омичних контактів, які забезпечують потрібні в технічному завданні електричні характеристики.

Завдання розрахунку може бути успішно вирішене за наявності моделі, що зв'язує вихідні електричні характеристики приладу з параметрами його фізичної структури.

Для загального тривимірного випадку система основних рівнянь у векторній формі записується наступним чином:

$$\frac{\partial n}{\partial t} = \left(\frac{1}{q} \right) \Delta i_n + g_n - r_n \quad (2.1)$$

$$i_n = q \left(\mu_n n E + D \Delta n \right) \quad (2.2)$$

$$\frac{\partial p}{\partial t} = \left(\frac{1}{a} \right) \Delta i_p + q_p - r_p \quad (2.3)$$

$$i_p = q \left(\mu_p p E - D_p \Delta p \right) \quad (2.4)$$

$$i = i_n + i_p + i_{zm} \quad (2.5)$$

$$i_{zm} = -\xi_0 \xi_n \left(\frac{\partial}{\partial t} \right) \Delta \varphi \quad (2.6)$$

$$\Delta^2 \varphi = \Delta E - \left(\frac{q}{\xi_n \xi_0} \right) \left(N_g - n - N_a \right) \quad (2.7)$$

де n , p – концентрація електронів і дірок; φ – електростатичний потенціал; E – вектор спрямованості; q_n , q_p – швидкість генерації; r_n , r_p – швидкість рекомбінації.

(2.1), (2.3) – рівняння безперервності для електронів і дірок. Зв'язують величину зміни концентрації носіїв з зміною щільність струму.

(2.2), (2.4) – рівняння для щільності електронів і дірок.

(2.7) – рівняння Пуассона. Встановлює зв'язок між зміною електричного поля і зарядом.

Система рівнянь (2.1) – (2.7) будучи досить загальною справедлива для макроскопічних процесів. Вона не враховує впливу магнітного поля і неоднорі-

дностей напівпровідникового матеріалу. Приведені рівняння справедливі при аналізі процесів в напівпровідникових приладах з розмірами дифузійних областей не менш сотих частин мікрона, градієнтами концентрації легуючих домішок не більше 10^{24} см^{-4} (для Ge і Si), при щільності струму через р-n-переходи не більше 10^6 А/см^2 і на частотах, що не перевищують 10^{12} Гц. Ці порушення навряд чи можуть бути порушені в реальних приладах, тому на рівняннях (2.1) – (2.7) базуються всі роботи по розрахунках напівпровідникових приладів і компонентів інтегральних мікросхем.

У загальному вигляді граничні умови, необхідні для вирішення системи рівнянь (2.1) – (2.7), формулюються наступним чином.

1) На вільній поверхні напівпровідникової структури нормальна складова електронного і діркового струмів визначається процесами поверхневої генерації (рекомбінації). Якщо поверхня не стикається з іншим напівпровідником, то струми через неї дорівнюють нулю, отже, потоки електронів і дірок до поверхні мають дорівнювати числу рекомбінуючих носіїв, тобто перевищенню швидкостей рекомбінації над генерацією.

$$\left(\frac{1}{q}\right) i_{\theta} = r_s - g_s, \quad (2.8)$$

де θ – нормаль до поверхні.

Нормальна складова електричного поля (за відсутності в даній поверхні зовнішніх джерел поля) дорівнює нулю

$$E_{\theta} = -\frac{\partial \varphi}{\partial \theta} = 0, \quad (2.9)$$

2) Якщо напівпровідник контактує з діелектриком, через який на напівпровідник впливає зовнішнє поле (МДН-структура), то граничне значення поля визначається переходом вектора \vec{E} через кордон двох середовищ.

$$\xi_n \xi_0 E_{\theta n} - \xi_g \xi_0 E_{\theta d} = -Q_{\text{пов}}, \quad (2.10)$$

де $Q_{\text{пов}}$ – щільність на одиницю поверхні розряду на кордоні розділу напівпровідник-діелектрик.

3) На поверхні напівпровідника, що контактує з металом (контакт метал-напівпровідник або бар'єр Шотки), має місце термодинамічна рівновага і сумарний заряд дорівнює нулю.

$$np = n_i^2 \quad (2.11)$$

$$\rho = q(p + N_d - n - N_a) = 0 \quad (2.12)$$

4) Струм через виводи приладу визначається інтегралом

$$I = \int_A j(x, y, z) dA, \quad (2.13)$$

де A – площа омичного контакту; dA – елемент площі; $j(x, y, z)$ – щільність струму.

Рівняння (2.1) – (2.7) з граничними умовами (2.8) – (2.13) описують статичні і перехідні характеристики приладу в режимі малого і великого сигналів.

Питання для закріплення вивченого матеріалу та самоконтролю.

1. Рівняння безперервності для електронів і дірок.
2. Рівняння для щільності струмів електронів і дірок.
3. Рівняння Пуасона.
4. Граничні умови необхідні для вирішення системи основних рівнянь.

Практичні завдання.

1. Дрейфово-дифузійне рівняння:

а) $j_n = q_n \mu_n E + q D_n \nabla n$;

б) $\frac{\partial n}{\partial t} = \frac{1}{q} \operatorname{div} \bar{j}_n + G \tau - \frac{n - n_0}{\tau_n}$;

в) $\nabla \bar{E} = \frac{\rho}{\varepsilon \varepsilon_0}$;

г) $j_p = q_p \mu_p D_p \nabla p$;

д) $\frac{\partial p}{\partial t} = \frac{1}{q} \operatorname{div} j_p + G \tau + \frac{p - p_0}{\tau_p}$.

2. Рівняння безперервності:

а) $j_n = q \left(\frac{D_n n_n}{L_n} + \frac{D_p p_p}{L_p} \right) \times \left(\exp \frac{qU}{kT} - 1 \right)$;

б) $\frac{\partial n}{\partial t} = \frac{1}{q} \operatorname{div} \bar{j}_n + G \tau - \frac{n - n_0}{\tau_n}$;

в) $I = I_0 \left(\exp \frac{qU}{kT} - 1 \right)$;

г) $\frac{\partial p}{\partial t} = \frac{1}{q} \operatorname{div} j_p + G \tau + \frac{p - p_0}{\tau_p}$;

д) $\Delta p = \beta \tau_p \alpha_p$;

3. Рівняння Пуасона:

а) $\nabla^2 \varphi = \frac{q}{\varepsilon_n \varepsilon_0} (p + N_d - n - N_a)$;

б) $\Delta p = \beta \tau_p \alpha_p$;

в) $\frac{\partial p}{\partial t} = \frac{-\nabla j_p}{q} + g_p - r_n$;

г) $\sigma_0 = q \mu_p N_r / \omega$;

д) $\Delta \varphi_n = \varphi_n - \varphi_{n0}$.

4. Гранична умова, необхідна для вирішення системи рівнянь, безперервності, що складається з рівнянь, рівняння Пуассона і дрейфово-дифузійних рівнянь:

$$\text{а) } I = \int_A j(x, y, z) dA;$$

$$\text{б) } q(p + N_o - n - N_a) = 0;$$

$$\text{в) } \frac{\partial N}{\partial t} = D \frac{\partial^2 N}{\partial x^2};$$

$$\text{г) } N(x) = \frac{\Phi}{\sqrt{2\pi\Delta R_p}};$$

$$\text{д) } q(p - N_o + n + N_a) = 0.$$

3 Технологічне моделювання інтегрованих елементів мікро- та наносистем

Метою вивчення теми є засвоєння принципів розрахунку електрофізичних параметрів заданої технологічної моделі та методів введення домішки в структуру напівпровідника.

Ключові терміни та поняття: технологія дифузії, закон Фіка, коефіцієнт дифузії, домішка, додатковий інтеграл вірогідності, функція нормального розподілу (гаусіан), тверда розчинність, іонна доза, розкид, проекція пробігу.

План самостійного опрацювання теми.

1. Засвоїти математичний апарат технології введення домішки.
2. Засвоїти особливості моделювання розподілу домішки при дифузії з обмеженого і необмеженого джерел.
3. Засвоїти моделювання розподілу домішки при іонній імплантації.

Методичні вказівки до вивчення питань та виконання завдань.

Одним з найбільш використовуваних методів вибіркового введення домішок в монокристал напівпровідника є дифузійний метод (або метод дифузії в твердій фазі), розроблений у 1956 році, який дозволяє досягати високої точності розподілу домішки.

Метод дифузії полягає в тому, що домішка контактує з поверхнею монокристала напівпровідника. Потім монокристал розігрівається, унаслідок чого атоми домішки проникають всередину монокристала і заміщають атоми напівпровідника, "вбиті" зі своїх місць унаслідок теплової взаємодії [1, 2].

При вивченні процесу дифузії у виробництві напівпровідникових приладів і інтегральних мікросхем слід розрізняти методи дифузії:

- дифузія по вакансіях (дифузія заміщення);
- дифузія впровадження (дифузія по міжвузлю).

Процес дифузії домішки в напівпровідникових кристалах описується двома законами Фіка.

Перший закон Фіка показує, що процес дифузії домішок в монокристалах напівпровідника, який має кубічну кристалічну решітку, носить ізотропний характер і записується у вигляді рівняння:

$$I = -D\nabla N \quad (3.1)$$

де I – щільність струму атомів домішки, вимірювана числом атомів, що проходять через одиничний майданчик за одиницю часу; D – коефіцієнт дифузії; ∇ – градієнтний оператор; N – концентрація атомів, що дифундують в одиниці об'єму.

Таким чином, перший закон Фіка свідчить, що щільність струму атомів домішки, які дифундують углиб монокристала напівпровідника, пропорційна градієнту концентрації. При цьому коефіцієнтом пропорційності є коефіцієнт дифузії, В практичних розрахунках параметрів дифузійних шарів зазвичай користуються одновимірними моделями. У цьому випадку перший закон Фіка набуває вигляду:

$$I = -D \frac{\partial N}{\partial x} \quad (3.2)$$

Другий закон Фіка характеризується швидкістю зміни концентрації домішки в часі. Закон свідчить, що швидкість зміни концентрації пропорційна другій похідній від цієї концентрації домішки по відстані і для одновимірного випадку записується таким чином:

$$\frac{\partial N(x, t)}{\partial t} = D \frac{\partial^2 N}{\partial x^2} \quad (3.3)$$

Рівняння закону Фіка (3.3) є вельми зручним для розрахунку параметрів дифузійних шарів. Розв'язання цього рівняння за певних граничних умов дає вираження концентрації домішки як функції двох змінних – часу дифузії і відстані від поверхні пластин монокристала напівпровідника.

Особливу увагу слід приділити коефіцієнту дифузії D , що входить як коефіцієнт пропорційності в перше і друге рівняння Фіка.

Коефіцієнт дифузії пов'язаний з температурою процесу залежністю:

$$D(T) = D_0 \exp\left(-\frac{\Delta E}{RT}\right), \quad (3.4)$$

де T – температура в Кельвінах; D_0 і R постійні; ΔE – енергія активації для дифузії домішки в кристалі, що являється величиною постійною для даного типу кристала і даної домішки.

Логарифмуючи (3.4), отримаємо:

$$\ln D(T) = \left(\frac{1}{T}\right) \left(-\frac{\Delta E}{R}\right) + \ln D_0 \quad (3.5)$$

Звідси видно, що залежність

$$\ln D(T) = f\left(\frac{1}{T}\right)$$

має лінійний характер з коефіцієнтом пропорційності:

$$-\frac{\Delta E}{R}$$

Дана залежність представляє великий практичний інтерес, оскільки дозволяє легко визначити коефіцієнти дифузії для домішок, що дифундують по вакансіях, залежно від температури. Графіки вказаної залежності для найважливіших домішок в кремнії представлені на рисунку 3.1.

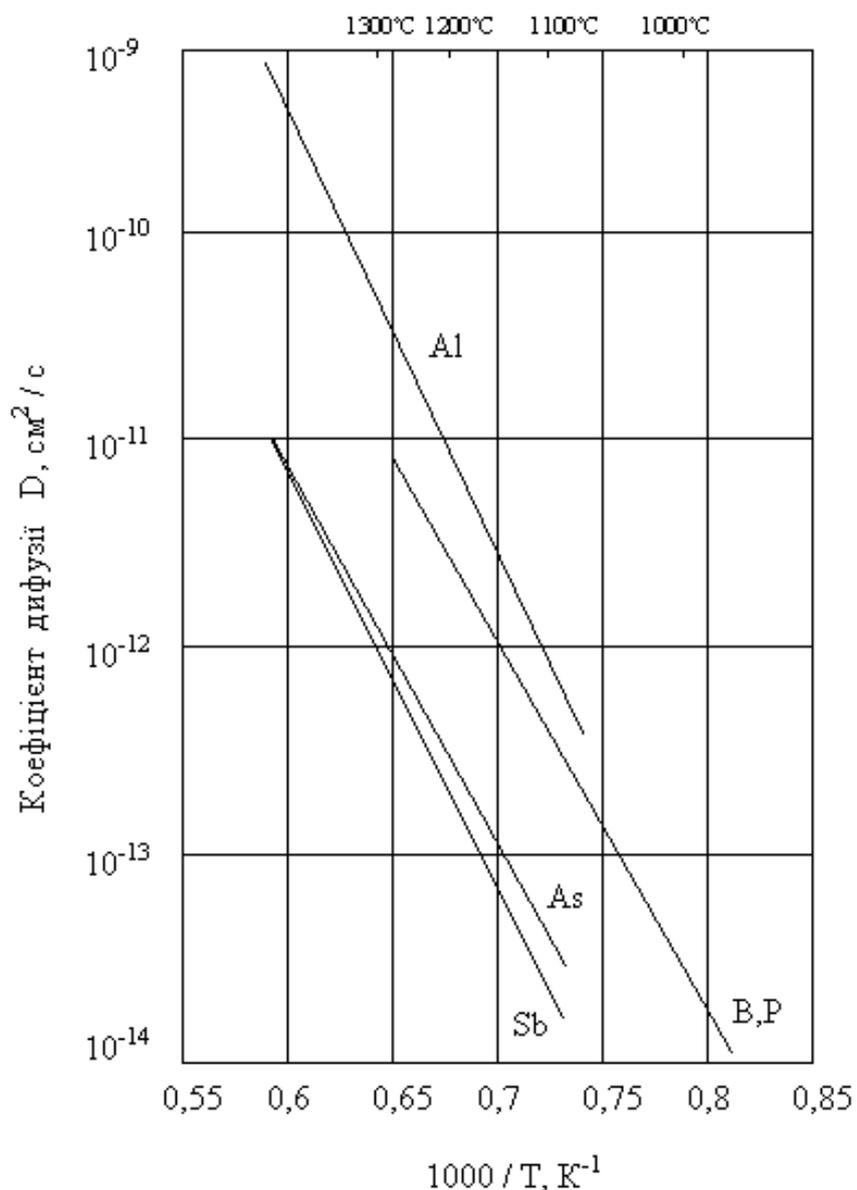


Рисунок 3.1 – Залежність коефіцієнта дифузії для домішок, що дифундують по вакансіях, від величини, зворотної температурі

У напівпровідниковому виробництві зазвичай застосовують різні методи дифузії, проте всі вони можуть бути розділені на два класи. У першому випадку поверхнева концентрація атомів домішки зменшується в ході процесу дифузії

(обмежене джерело), а в другому - поверхнева концентрація залишається постійною протягом всього часу проведення операції (необмежене джерело) [1,2]. При цьому розв'язання другого закону Фіка будуть різними.

Іонна імплантація є введенням в напівпровідникову підкладку заряджених атомних частинок, що мають певну енергію, з метою зміни електричних, металургійних і хімічних властивостей підкладки. Даний метод легування є альтернативним дифузії і зазвичай застосовується в тих випадках, коли бажана концентрація домішки має бути отримана менш ніж в 1 мкм від поверхні [1, 2]. Слід розуміти, що іонна імплантація і дифузія не виключають одна одну, а доповнюють, оскільки перша дозволяє з великою точністю контролювати концентрацію домішок на відстанях $\sim 0,05$ мкм від поверхні, а друга – на відстанях ~ 25 мкм.

У процесах іонного впровадження зазвичай використовують іони з енергією в діапазоні 10÷400 кеВ. Іонний пучок, який можна виміряти точно, лежить в діапазоні від 10 мкА до 2 мА. Кількість іонів на одиницю площі називається іонною дозою Φ , яку варіюють зазвичай від 10^{11} до 10^{16} іон/см². Іонна доза пов'язана із струмом пучка, площею його перетину і часом опромінення формулою:

$$\Phi = \frac{tI}{qA} \quad (3.6)$$

де t – час опромінення; I – струм пучка; q – заряд іона, для одновалентних іонів $q = 1,6 \cdot 10^{-19}$ Кл; A – площа перетину пучка.

При вивченні процесу іонної імплантації слід звернути увагу на ефект каналування, який має місце при опроміненні монокристалічної мішені. Каналування прагнуть уникати, оскільки в цьому випадку розподіл домішки чутливий за багатьма чинникам і погано регулюється. Якщо ефект каналування зведений до мінімуму, то зіткнення між іонами домішки і ядрами атомів можна вважати майже випадковими. Через це остаточний розподіл упроваджених іонів майже нормальний – розподіл Гаусса. Відомо, що розподіл Гауса характеризується математичним очікуванням, яке називається тут пробігом, і середньоквадратичним відхиленням, яке називається в даному випадку розкидом ΔR_p .

Пробіг іона R - це довжина шляху, пройденого іоном в матеріалі мішені до зупинки. Через зіткнення іон рухається, строго кажучи, не по прямій. Оскільки ми маємо справу з одновимірним завданням, то нас цікавить довжина проекції шляху іона на напрям падаючого пучка. Ця довжина і називається проекцією пробігу R_p . У більшості випадків напрям падіння пучка перпендикулярний поверхні пластини. Проекція пробігу в цьому випадку відповідає глибині, на яку проник упроваджений іон. Для великої кількості упроваджених іонів R_p відповідає максимуму щільності розподілу.

Іонне впровадження дає можливість більш незалежного регулювання концентрації домішки і її профілю. Профіль залежить від прискорюючої напруги (енергії пучка), а концентрація – від іонної дози.

Питання для закріплення вивченого матеріалу та самоконтролю

1. Провести аналіз математичного застосування першого закону Фіка.
2. Вивести другий закон Фіка.
3. Проаналізувати моделювання залежності коефіцієнту дифузії від температури.
4. Проаналізувати використання рішення другого закону Фіка в залежності від початкових умов.
5. Визначити принципи технології іонного заглиблення.

Практичні завдання.

1. Перший закон Фіка:

а) $j = -D \nabla N$;

б) $\frac{\partial N}{\partial t} = D \frac{\partial^2 N}{\partial x^2}$;

в) $N(x,t) = \frac{\partial}{\sqrt{\pi D t}} \exp\left(-\frac{x^2}{2 D t}\right)$;

г) $j = -D \frac{\partial N}{\partial x}$;

д) $j_n = q_n \mu_n E + q D_n \nabla n$.

2. Другий закон Фіка:

а) $j = -D \nabla N$;

б) $\frac{\partial N}{\partial t} = D \frac{\partial^2 N}{\partial x^2}$;

в) $j = -D \frac{\partial N}{\partial x}$;

г) $N(x,t) = \frac{\partial}{\sqrt{\pi D t}} \exp\left(-\frac{x^2}{2 D t}\right)$;

д) $j_n = q_n \mu_n E + q D_n \nabla n$.

3. Вирішення рівняння другого закону Фіка дає знаходження:

а) сили струму;

б) напруги;

в) концентрації;

г) щільності струму;

д) температури.

4. $\ln D = \left(\frac{1}{T}\right)\left(-\frac{\Delta H}{R}\right) + \ln D_0$ має назву:

а) додатковий інтеграл вірогідності;

б) перший закон Фіка;

в) другий закон Фіка;

г) коефіцієнт дифузії;

д) метод відкритої труби.

5. Граничні умови додаткового інтегралу вірогідності:

а) на вільній поверхні напівпровідникової структури нормальна складова електронного і діркового струмів визначається процесами поверхневої генерації і рекомбінації;

б) на поверхні напівпровідника, який має контакт з металом існує термодинамічна рівновага і сумарний заряд = 0;

в) дифузія не може істотно змінювати кількість домішок на поверхні кристала;

г) атоми домішки розчинені в ґратці кремнію до початку дифузії;

д) на початку дифузії ненульова концентрація домішки існує лише в нескінченно тонкому приповерхневому шарі кремнію.

6. За граничних умов додаткового інтегралу вірогідності рівняння Фіка матиме вигляд:

$$а) \frac{\partial N}{\partial t} = D \frac{\partial^2 N}{\partial x^2};$$

$$б) N(x, t) = N_0 \left(1 - \operatorname{erf} \frac{x}{2\sqrt{Dt}}\right);$$

$$в) j = -D \frac{\partial N}{\partial x};$$

$$г) \ln D = D \frac{\partial^2 N}{\partial x^2} dx;$$

$$д) N(x, t) = N_0 \left(1 - \operatorname{erf} \frac{2x}{\sqrt{Dt}}\right).$$

7. В разі слабого легування для методу закритої труби виконуються умови:

а) атоми домішки розчинені в ґратці кремнію до початку дифузії;

б) дифузія не може істотно змінювати кількість домішок на поверхні кристала;

в) атоми домішки лежать в дуже тонкому приповерхневому шарі;

г) на поверхні напівпровідника, який має контакт з металом існує термодинамічна рівновага і сумарний заряд = 0;

д) на початку дифузії ненульова концентрація домішки існує лише в нескінченно тонкому приповерхневому шарі кремнію.

4 Математичне моделювання профілю розподілу домішок при дифузії та іонному заглибленні

Метою вивчення теми є засвоєння методів побудови математичної моделі розподілу домішки в структурі кремнію по розрахованих параметрах.

Ключові терміни та поняття:

План самостійного опрацювання теми.

Методичні вказівки до вивчення питань та виконання завдань.

У випадку слабого легування поверхнева концентрація атомів домішки зменшується в ході процесу дифузії (обмежене джерело). При таких умовах розподіл домішки прісходить згідно з нормальним законом.

Вирішенням рівняння (3.3) буде функція Гауса:

$$N(x,t) = \frac{Q}{\sqrt{\pi Dt}} \exp\left(-\frac{x^2}{4Dt}\right) \quad (4.1)$$

де Q – кількість атомів домішки, нанесених на поверхню пластин перед початком дифузії (атом/см²).

У випадку сильного легування поверхнева концентрація залишається постійною протягом всього часу проведення операції (необмежене джерело). При таких умовах розподіл домішки присходить згідно з додатковим інтегралом вірогідності.

Вирішенням рівняння (1.3) є erfc-функція:

$$N(x,t) = N_0 \operatorname{erfc}\left(\frac{x}{2\sqrt{Dt}}\right) \quad (4.2)$$

де N_0 – поверхнева концентрація атомів домішок, що дифундують. erfc-функція добре вивчена в математичній статистиці (табл 4.1).

Таблиця 4.1 – Значення функції додаткового інтеграла вірогідності

Z	erfc Z	Z	erfc Z	Z	erfc Z
0		1,00	0,15730	2,00	0,00468
0,10	1,00000	1,10	0,11980	2,10	0,00298
0,20	0,88754	1,20	0,08969	2,20	0,00186
0,30	0,77730	1,30	0,06599	2,30	0,00114
0,40	0,67137	1,40	0,04772	2,40	0,000689
0,50	0,57161	1,50	0,03390	2,50	0,000407
0,60	0,47950	1,60	0,02365	2,60	0,000236
0,70	0,39614	1,70	0,01621	2,70	0,000134
0,80	0,32220	1,80	0,01091	2,80	0,000075
0,90	0,25790	1,90	0,00721	2,90	0,000041
				3,00	0,000022

При розрахунках зручно користуватися графіками, приведеними на рисунку 4.1, проте при цьому декілька зменшується точність обчислень.

Поверхнева концентрація атомів домішки не може бути необмежено великою: вона має поверхневу межу і характеризується твердою розчинністю. Тверда розчинність – це найвища концентрація елемента, яка може бути досягнута в твердому розчині за даною температурою. На рисунку 4.2 приведені залежності твердої розчинності деяких дифузантив в кремнії від температури.

Процеси ізольуючої і емітерної дифузії при виготовленні інтегральних мікросхем приблизно підкоряються розподілу по додатковому інтегралу вірогідності. Для базової дифузії прийнято вважати, що вона підкоряється нормальному закону.

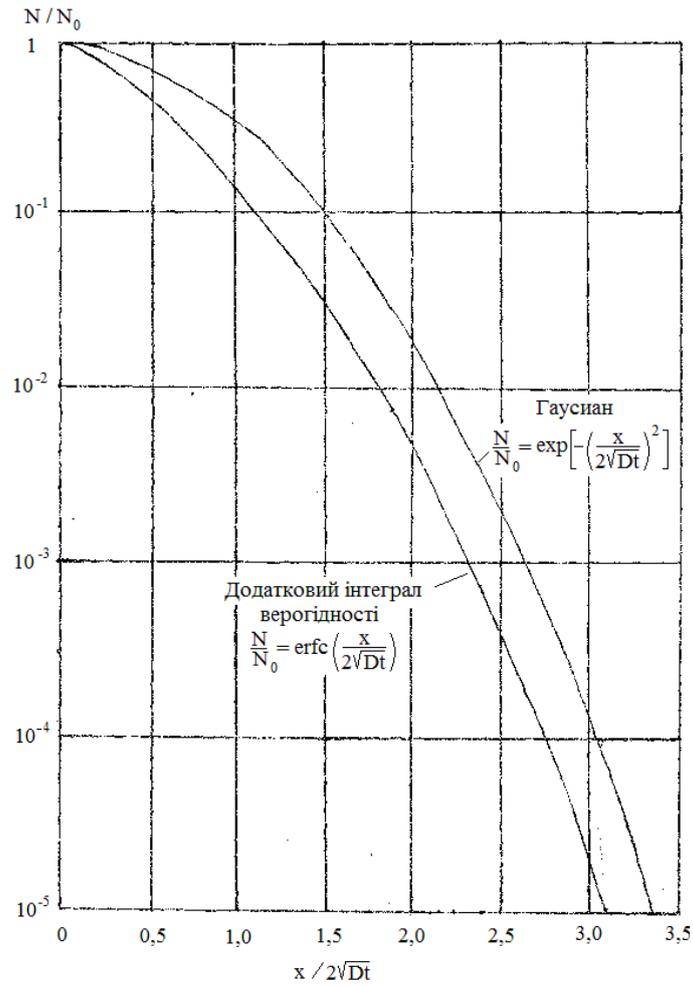


Рисунок 4.1 - Додатковий інтеграл вірогідності і функція нормального розподілу (гаусіан)

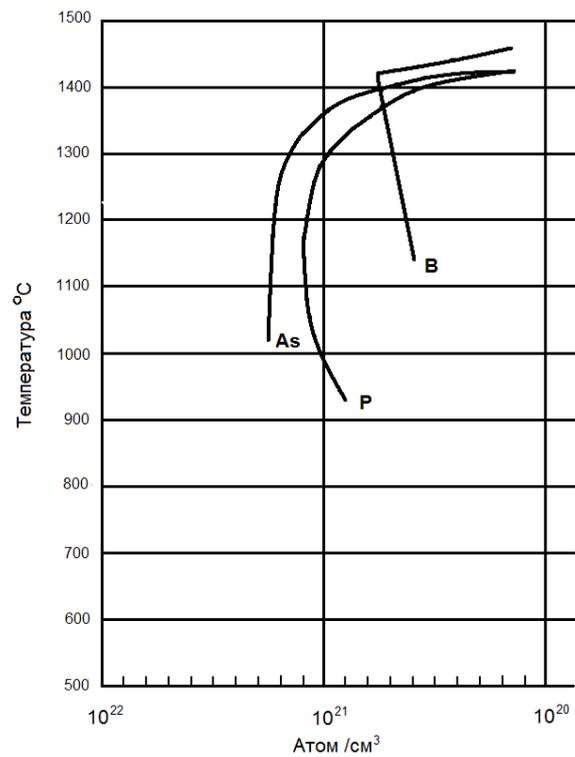


Рисунок 4.2 – Тверда розчинність деяких домішок в кремнії

При іонній імплантації розподіл упроваджених іонів майже нормальний, і їх концентрація може бути обчислена за формулою Гауса:

$$N(x) = \frac{\Phi}{\sqrt{2\pi}\Delta R_p} \exp\left[-\frac{1}{2}\left(\frac{x - R_p}{\Delta R_p}\right)^2\right] \quad (4.3)$$

де ΔR_p – розкид; R_p – проекція пробігу; x – глибина входження іона в матеріал.

На рисунку 4.3 представлено отримані Лі і Майєром зведення про проекцію пробігу в розкиді іонів бору, фосфору і миш'яку в кремнії.

Слід зазначити, що формула (4.3) є наближеною і дає лише загальну характеристику моделі розподілу домішки при іонній імплантації.

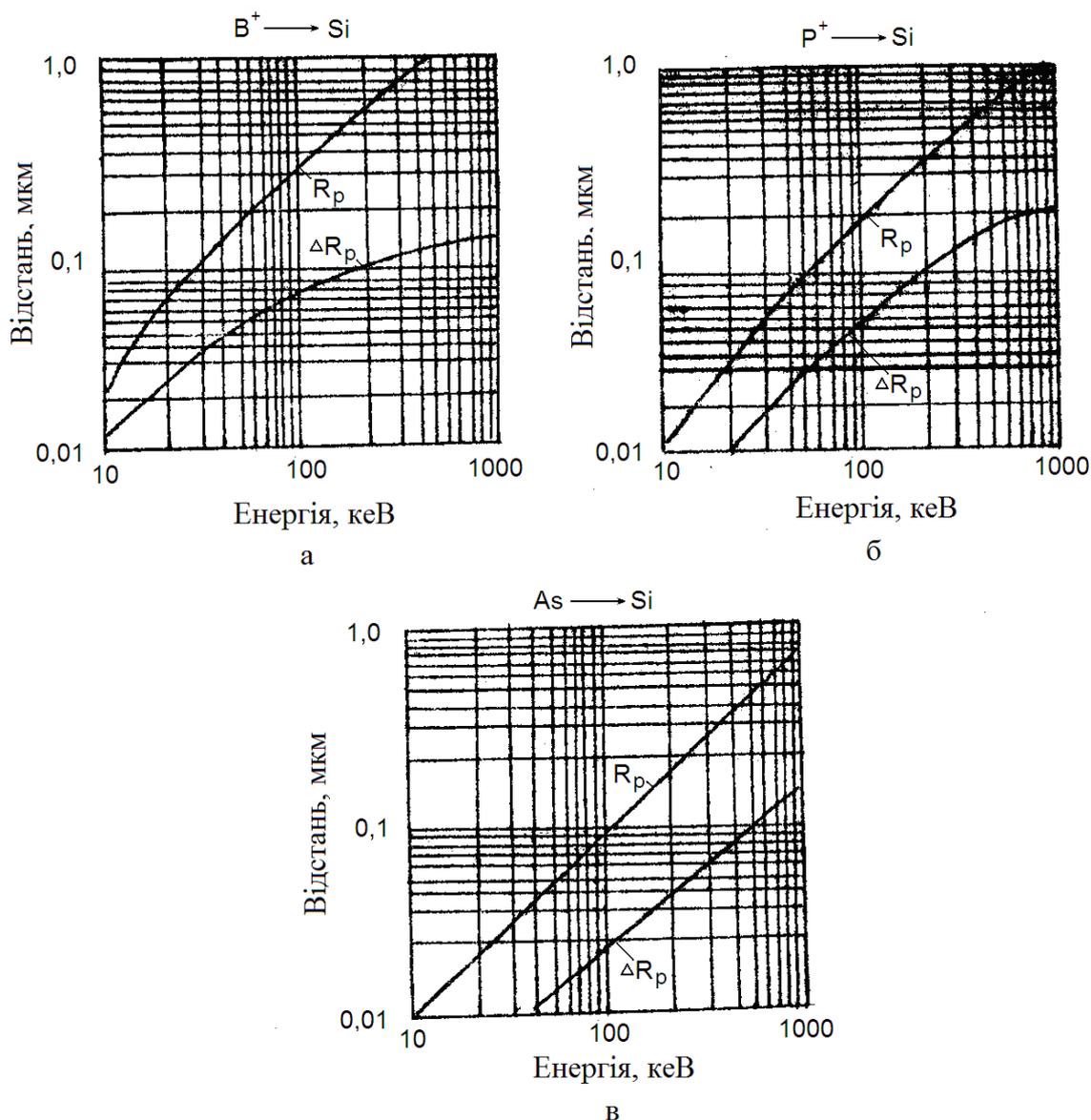


Рисунок 4.3 – Дані по проекції пробігу і розкиду в кремнії для: а) бору; б) фосфору; в) миш'яку

Максимальна концентрація досягається при $x = R_p$. На цій голубине формула (4.3) дає

$$N_{\text{max}} = R_p \sqrt{\frac{\Phi}{2\pi\Delta R_p}} \quad (4.4)$$

Реальний розподіл домішок і профілі, розраховані за допомогою (4.4), часто сильно розходяться. Це пов'язано в першу чергу з тим, що ефект каналування не завжди вдається звести до нуля.

Питання для закріплення вивченого матеріалу та самоконтролю

1. Математичне моделювання розподілу домішок при дифузії з обмеженого джерела за заданими параметрами.
2. Математичне моделювання розподілу домішок при дифузії з необмеженого джерела за заданими параметрами.
3. Математичне моделювання технології іонного заглиблення за заданими параметрами.

Практичні завдання

1. Дифузія фосфору в епітаксіальний шар кремнію р-типу проводиться в два етапи. Заздалегідь на поверхню кремнієвої пластини наноситься фосфорний ангідрид, при цьому поверхнева концентрація атомів фосфору складає $1,8 \cdot 10^{13}$ атом/см². Потім кремнієву пластину поміщають в дифузійну піч при температурі 1100 °С, де проводиться дифузія протягом 2,5 год. Епітаксіальний шар р-типу, в якому проводиться дифузія, має концентрацію домішки $N_a = 1,5 \cdot 10^{15}$ атом/см³. Визначити глибину розташування р-п переходу в мікрометрах. Побудувати математичну модель розподілу домішки в структурі кремнію за розрахованими параметрами.

2. Дифузія атомів бору проводиться методом відкритої труби. При цьому концентрація атомів бору на поверхні пластини підтримується на межі твердої розчинності. Кремнієва пластинка n-типу витримується в трубці дифузійної печі протягом 1 г. 25 хв. при температурі 1250 °С. Знайти глибину залягання р-п – переходу, якщо концентрація домішки у вихідній пластині дорівнює $1,3 \cdot 10^{17}$ атом/см³. Визначити глибину розташування р-п переходу в мікрометрах. Побудувати математичну модель розподілу домішки в структурі кремнію по розрахованих параметрах.

3. На основі кремнієвої пластини р-типу виконаний планарний дифузійний n-р-n – транзистор. Причому, концентрація домішки р-типу в базі транзистора дорівнює концентрації домішки р-типу у вихідному матеріалі і складає $5 \cdot 10^{17}$ атом/см³. Колекторний перехід транзистора формується дифузією атомів фосфору протягом 1,4 години за температури 1200 °С. Концентрація атомів фосфору на поверхні кремнієвої пластини підтримується на межі твердої розчинності. Визначити глибину розташування р-п переходу в мікрометрах. Побудувати математичну модель розподілу домішки в структурі кремнію по розрахованих параметрах.

4. Епітаксіальний шар n-типу має концентрацію домішки $N_D = 5 \cdot 10^{16}$ ат./см³ і вирощений на кремнієвій пластині. Перед проведенням процесу дифузії в дифузійній печі на кремнієву пластину наносяться атоми бору при концентрації

$Q=1.5 \cdot 10^{18}$ атом/см². Стан поверхневої концентрації атомів забезпечується приведенням в контакт одна з однією пластин кремнію і пластин нітриду бору. Кремнієву пластину після нанесення атомів бору переміщують в дифузійну піч за температури 1100 °С на 2,4 г. Визначити глибину розташування р-п переходу в мікрометрах. Побудувати математичну модель розподілу домішки в структурі кремнію по розрахованих параметрах.

5. У технологічному процесі виготовлення польового МОН-транзистору необхідно в підкладці n-типу сформувати канал впровадженням іонів бору. При цьому максимальну концентрацію $1 \cdot 10^{17}$ атом/см³ бажано мати на глибині біля 2000 Å. Знайти дозу опромінення, розкид ΔR_p і необхідну енергію прискорюючого поля. Побудувати математичну модель розподілу домішки в структурі кремнію по розрахованих параметрах.

6. База планарного транзистора виконується в епітаксіальному шарі з концентрацією домішки n-типу $N = 1 \cdot 10^{16}$ атом/см³. Дифузія проводиться нанесенням домішки р-типу на поверхню кремнієвої пластини з концентрацією $5 \cdot 10^{15}$ атом/см². Після цього кремнієві пластини поміщають в дифузійну піч на 1,4 г., Коефіцієнт дифузії, за температури печі, яка дорівнює $2,9 \cdot 10^{-12}$ см²/с. Визначити глибину залягання р-п переходу в мікрометрах і температуру процесу дифузії. Побудувати математичну модель розподілу домішки в структурі кремнію по розрахованих параметрах.

7. Необхідно отримати р-п перехід в епітаксіальному шарі, легованому миш'яком. Глибина залягання переходу має бути рівною $2 \cdot 10^{-4}$ см. Перед початком дифузії концентрація миш'яку в епітаксіальному шарі дорівнює $1 \cdot 10^{16}$ атом/см³. Дифузія повинна проходити по нормальному закону. Коефіцієнт дифузії бору при температурі проведення дифузії дорівнює $1,2 \cdot 10^{-12}$ см²/с. Знайти час дифузії в годинах. Побудувати математичну модель розподілу домішки в структурі кремнію по розрахованих параметрах.

8. У рівномірно легований епітаксіальний шар n-типа товщиною 10 мкм проводиться ізолююча дифузія р-типу. Концентрація домішки бору на поверхні пластини дорівнює $1 \cdot 10^{19}$ атом/см². Концентрація домішки в епітаксіальному шарі дорівнює $5 \cdot 10^{15}$ атом/см³. Вважаючи, що дифузія протікає за нормальним законом, знайти температуру, за якою така дифузія займе 10 годин. Побудувати математичну модель розподілу домішки в структурі кремнію по розрахованих параметрах.

9. Планарний транзистор типа n-p-n виконаний на кремнієвій пластині дифузійним методом. Емітерний перехід транзистора формується дифузією атомів фосфору протягом 1,2 г. за температури 1300 °С. Концентрація атомів фосфору на поверхні кремнію підтримується на межі твердої розчинності. Концентрація домішки у вихідній пластині кремнію дорівнює $N=5 \cdot 10^{17}$ атом/см³. Визначити глибину залягання переходу емітер - база. Побудувати математичну модель розподілу домішки в структурі кремнію по розрахованих параметрах.

10. Необхідно ввести іони миш'яку в кремнієву підкладку. Максимальна концентрація $1 \cdot 10^{17}$ атом/см³ має бути отримана на глибині 1000 Å. Знайти енер-

гію пучка, дозу опромінення і розкид. Побудувати математичну модель розподілу домішки в структурі кремнію по розрахованих параметрах.

11. У технологічному процесі виготовлення польового МОН-транзистора необхідно в підкладці n-типу сформувати канал впровадженням іонів бору. При цьому максимальну концентрацію $1 \cdot 10^{17}$ атом/см³ бажано мати на глибині біля 2000 Å. Знайти енергію пучка, дозу опромінення і розкид. Побудувати математичну модель розподілу домішки в структурі кремнію.

5 Електричні моделі підсилювачів низької частоти, операційних підсилювачів, складених транзисторів

Метою вивчення теми є засвоєння методів розрахунку аналогових моделей підсилювачів низької частоти, операційних підсилювачів, складених транзисторів.

Ключові терміни та поняття: підсилювач, струм, навантаження, опір, напруга, коефіцієнт підсилення, емітерний повторювач, джерело живлення, складений транзистор, каскад зсуву рівня.

План самостійного опрацювання теми.

1. Засвоїти математичний апарат моделювання підсилювачів низької частоти.
2. Засвоїти математичний апарат моделювання операційних підсилювачів.
3. Засвоїти математичний апарат моделювання складених транзисторів.

Методичні вказівки до вивчення питань та виконання завдань.

Призначення підсилювача полягає в здобутті на заданому опорі кінцевого пристрою навантаження, необхідної потужності підсилюваного сигналу.

Схема резистивного підсилювального каскаду із загальним емітером і живленням від одного джерела показана на рисунку 5.1.

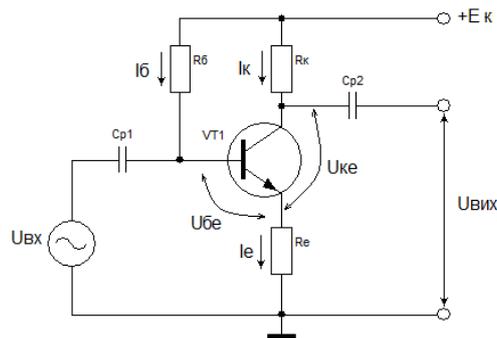


Рисунок 5.1 – Підсилювач з фіксованим базовим струмом

Вхідний сигнал поступає на базу і змінює її потенціал відносно заземленого емітера. Це наводить до зміни струму бази, зміни струму колектора і напруги на навантаженні R_k . Розділовий конденсатор C_{p1} служить для попередження протікання постійної складової струму бази через джерело вхідного сигналу. За допомогою конденсатора C_{p2} на вихід каскаду подається змінна складова напруги $U_{ке}$, яка змінюється за законом вхідного сигналу, але значно пе-

ревищує його по величині. Важливу роль грає резистор R_B в колі бази, який забезпечує вибір вихідної робочої точки на характеристиках транзистора і визначає режим роботи каскаду по постійному струму.

$$R_B = \frac{E_K - U_{BE}}{I_B} = \beta \frac{E_K}{I_B} \quad (5.1)$$

В схемі з фіксованою напругою зсуву на базі опори R_1 і R_2 складають дільник напруги (рисунок 5.1). Опори дільника визначаються з співвідношень:

$$R_1 = \frac{E_K - U_{BE}}{I_B + I_{дл}}; \quad R_2 = \frac{U_{BE}}{I_{дл}}, \quad (5.2)$$

де $I_{дл}$ – струм дільника (зазвичай обирають у межах $I_{дл} = (2 \dots 5)I_B$)

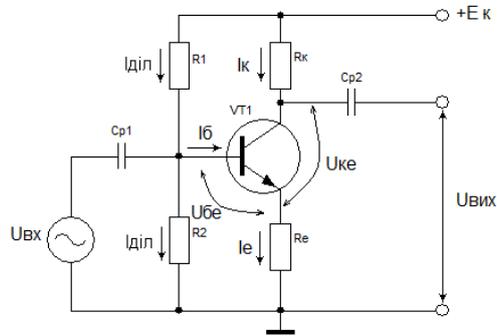


Рисунок 5.2 – Підсилювач з фіксованою напругою на базі

Операційним підсилювачем (ОП) називають багатоканальний підсилювач постійного струму з двома входами і одним виходом (рисунок 5.3).

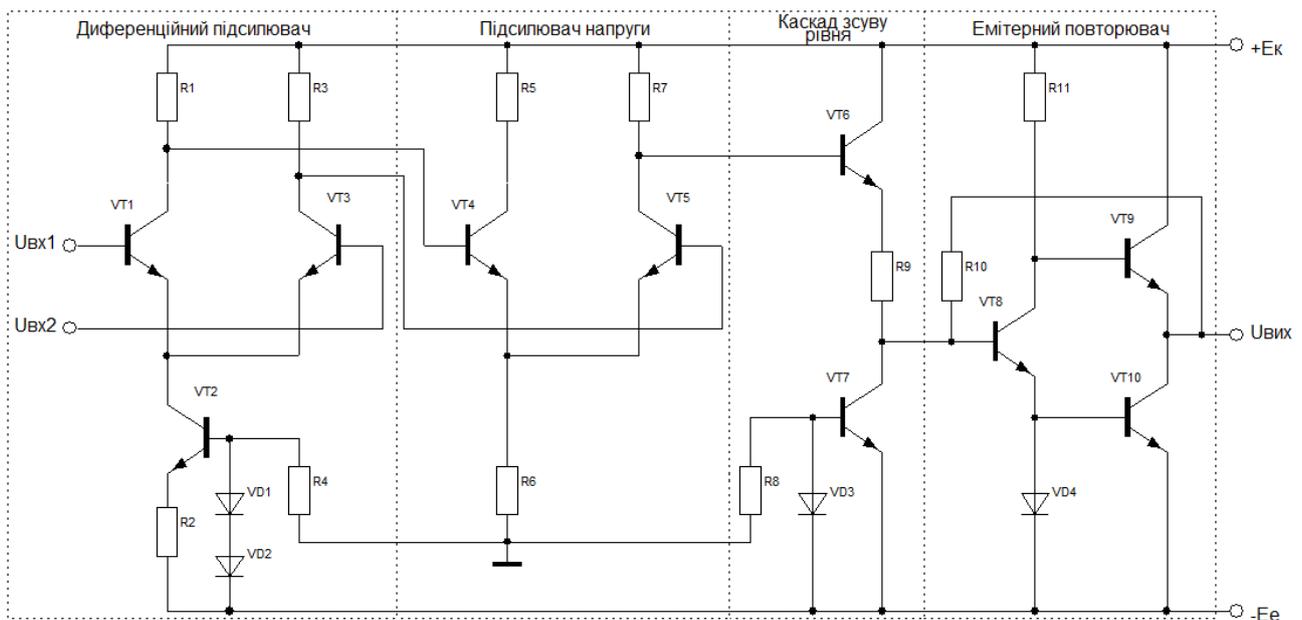


Рисунок 5.3 – Електрична модель операційного підсилювача

Для забезпечення великого коефіцієнту підсилення у склад ОП включають диференціальний підсилювач (підсилювач з двома входами, в якому вихідна напруга пропорційна різниці напруг на входах) і підсилювач напруги, вхід якого з'єднаний з виходом диференціального підсилювача. Малий вихідний опір і великий динамічний діапазон ОП досягається виконанням його вихідного каскаду по схемі емітерного повторювача. З метою забезпечення нульового потенціалу виходу ОП у відсутності вхідних сигналів між підсилювачем напруги і емітерним повторювачем включається каскад зсуву рівня.

ОП має два вхідних вивода (інвертуючий і неінвертуючий), два виводи для підключення живлення і один вихідний вивід. Варіанти позначення операційних підсилювачів на принципових схемах представлені на рисунку 5.4 (1 – інвертуючий вхід, 2 – неінвертуючий вхід, 3 – вихід, 4 і 5 – виводи для підключення джерела живлення).

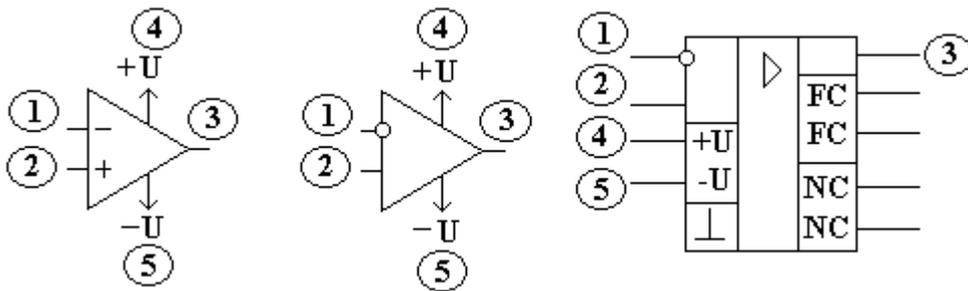


Рисунок 5.4 – Позначення ОП на принципових електричних схемах

Два правила, які справедливі для ідеального ОП.

1. Якщо ОП знаходиться у лінійному режимі, різниця напруги між його входами дорівнює нулю.

Для того, щоб ОП працював у лінійному режимі, в схему необхідно ввести негативний зворотний зв'язок.

2. Входи ОП струму не споживають.

ОП являється хорошим підсилювачем напруги з великим вхідним опором. Для ідеального ОП опори по обох входах можна вважати рівними нескінченності.

Складені транзистори це комбінація з декількох транзисторів, сполучених між собою так, що їх можна розглядати як єдине ціле

Схема Дарлінгтона (рисунок 5.5) володіє виключно великою величиною коефіцієнта посилення базового струму.

$$I_b = I_{b1}; \quad I_{b2} = I_{e1} = (\beta_1 + 1)I_b; \quad I_k = \beta_1 I_b + \beta_2 I_{b2};$$

$$I_k = \beta_1 I_b + \beta_2 (\beta_1 + 1)I_b = \beta_1 I_b + \beta_1 \beta_2 I_b + \beta_2 I_b.$$

Розділимо обидві частини рівняння на I_b :

$$\frac{I_k}{I_b} = \frac{I_b}{I_b} (\beta_1 + \beta_1 \beta_2 + \beta_2)$$

$$\beta = \beta_1 + \beta_1 \beta_2 + \beta_2$$

Якщо β_1 і β_2 мають значення 100...200 то $\beta = (1...4) \cdot 10^4$.

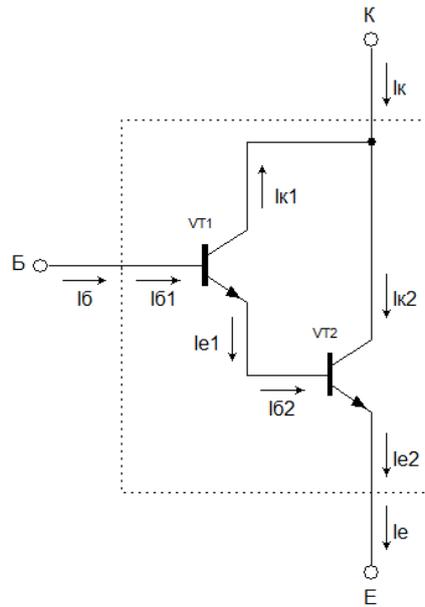


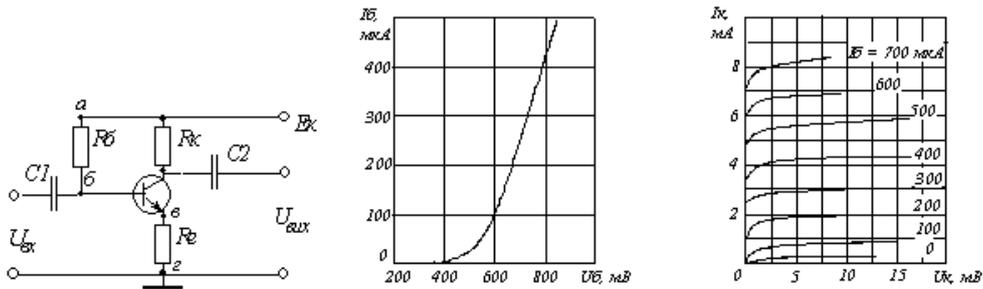
Рисунок 5.5 – Схема Дарлінгтона

Питання для закріплення вивченого матеріалу та самоконтролю

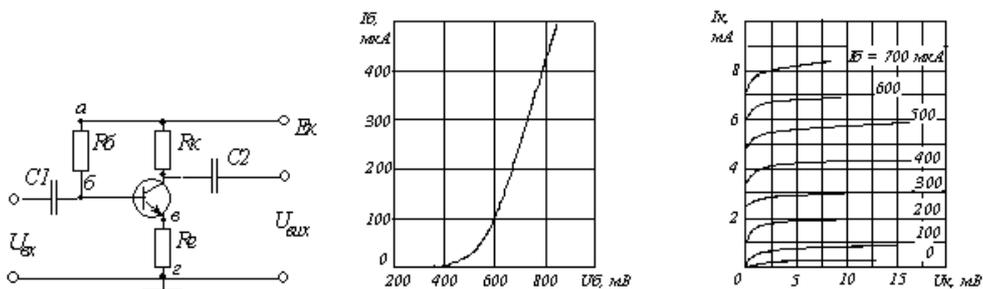
1. Визначити рівняння прямої навантаження підсилювача.
2. Провести аналіз характеристик підсилювачів.
3. Привести схеми складових частин операційного підсилювача.
4. Привести схеми включення операційного підсилювача.
5. Привести схеми моделей складених транзисторів.

Практичні завдання

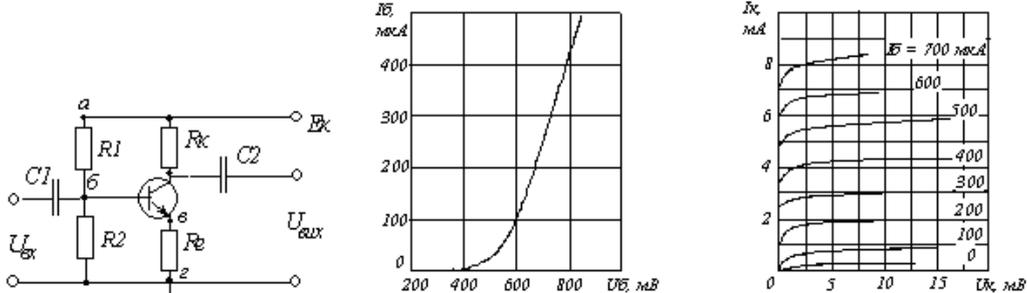
1. Визначити падіння напруги $U_{ке0}$ і $R_б$, якщо струм спокою колектора $I_{к0} = 2$ мА, опір резистора $R_к = 2000$ Ом, $E_к = 15$ В, $h_{21e} = 20$. Задачу розв'язувати для значень $R_e = 20$ Ом.



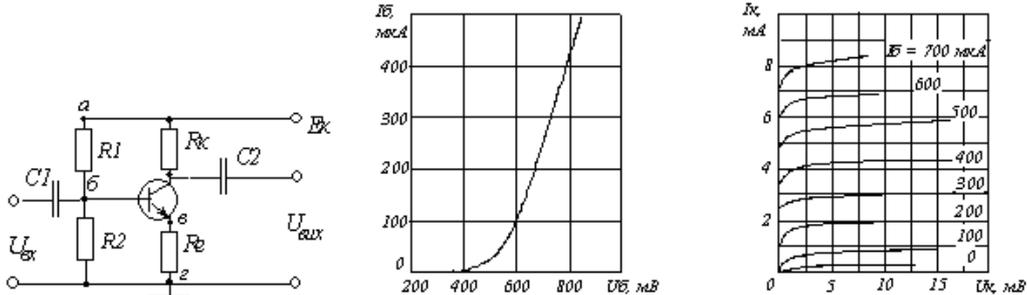
2. Визначити графічно падіння напруги на біполярному транзисторі $U_{ке}$ та $U_{бе}$ підсилювального каскада, якщо $E_к = 16$ В, $R_к = 2$ кОм, а струм бази $I_{б0} = 0,4$ мА.



3. На рисунку приведена схема, в якій зміщення на базу подається за допомогою дільника R1, R2. Використовуючи сімейство характеристик визначити розрахункові значення цих опорів, якщо відомо, що колекторний струм спокою $I_{к0} = 4$ мА, статичний коефіцієнт підсилення за струмом транзистора $h_{21e} = 20$, $E_k = 20$ В, $R_e = 0$; струмом насичення знехтувати. Струм дільника вибирається з умови $I_{д\text{іл}} \geq (5 \div 10) I_{б}$.



4. На рисунку приведена схема, в якій зміщення на базу подається за допомогою дільника R1, R2. Використовуючи сімейство характеристик визначити розрахункові значення цих опорів, якщо відомо, що колекторний струм спокою $I_{к0} = 4$ мА, статичний коефіцієнт підсилення за струмом транзистора $h_{21e} = 20$, $E_k = 20$ В, $R_e = 20$ Ом; струмом насичення знехтувати. Струм дільника вибирається з умови $I_{д\text{іл}} \geq (5 \div 10) I_{б}$.



6 Електричні моделі ТЛНЗ, ДТЛ, ТТЛ, ЕЗЛ, I²Л, МОПТЛ, КМОПТЛ

Метою вивчення теми є засвоєння принципів побудови, функціонування та характеристик схемних моделей функціональних елементів біполярної та уніполярної логік.

Ключові терміни та поняття:

Логіка, інверсія, кон'юнкція, диз'юнкція, статичні параметри, динамічні параметри, функціональні параметри, перешкодостійкість, схемна модель.

План самостійного опрацювання теми.

1. Засвоїти основні параметри електричних моделей елементів.
2. Засвоїти принципи функціонування електричних моделей елементів.
3. Розглянути варіанти застосування електричних моделей елементів.

Методичні вказівки до вивчення питань та виконання завдань.

Логіка роботи логічного елементу НЕ (інвертора) представлена в таблиці істинності, на основі якої отримують вираження для вихідної булевої функції $F = \bar{X}$. Схема елементу НЕ, його умовне графічне зображення і часові діаграми роботи показані на рисунку 6.1.

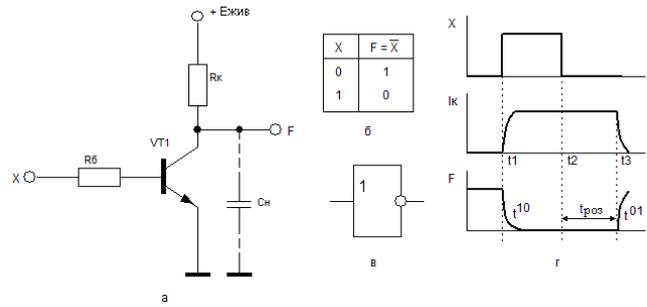


Рисунок 6.1 – Елемент НІ

Схема елемента НІ включає: VT1 – кремнієвий транзистор n-p-n типу; резистори в колі колекторного навантаження R_k і бази R_b ; і $E_{жив}$ – джерело живлення. Таку схему часто називають транзисторним ключем.

Схеми логічних елементів НІ на МОН-транзисторах показані на рисунку 6.2.

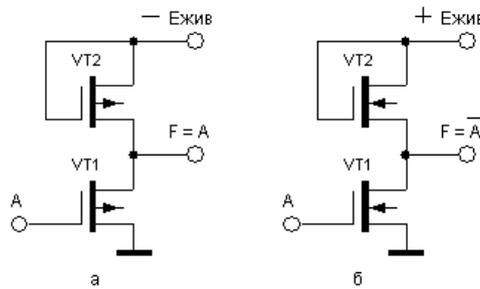


Рисунок 6.2 – Схеми елементів НІ на МОН-транзисторах: а – з р-каналами; б – з n-каналами

У схемах елемента НІ на МОН-транзисторах застосовують як навантаження транзистор VT2, стік якого підключається до джерела живлення $E_{жив}$. Напряга входної змінної А поступає на затвор входного транзистора VT1.

У комплементарній МОН-структурі (логіка КМОН) використовуються одночасно р- і n-канальні транзистори. Елемент НІ в схемотехніці КМОН побудований на двох транзисторах з індукованими каналами: навантажний VT2 з каналом р-типу і входний VT1 з каналом n-типу (рисунок 6.3).

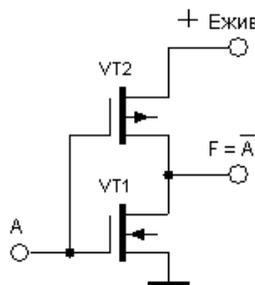


Рисунок 6.3 – Комплементарний МОН інвертор

Схема ДТЛ – елемента, що реалізує булеву операцію І-НІ для двох змінних А і В, і його умовне графічне позначення показані на рисунку 6.4.

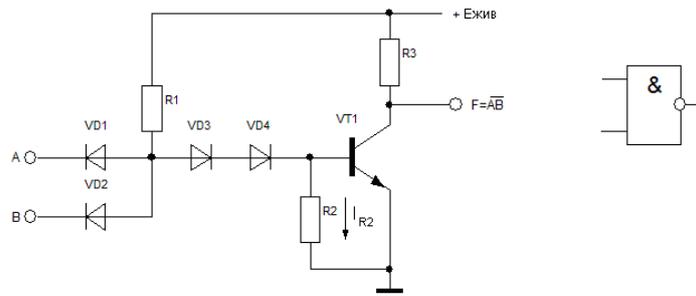


Рисунок 6.4 – Схема ДТЛ-елементу І-НІ

Транзистор $VT1$ відкривається і формує низький рівень вихідної напруги U^0 лише при наявності високих рівнів входніх сигналів U^1 на обох входах одночасно. При подачі хоча б на один з входів (або на обидва) сигналу низького рівня на виході встановлюється високий рівень напруги U^1 .

Елементи транзисторно-транзисторної логіки складають базу мікросхем середньої і високої швидкодії. До складу такого елемента входить багатомітерний транзистор $VT1$ (рисунок 6.5), що здійснює логічну операцію І і транзистор $VT2$, що реалізує операцію НІ.

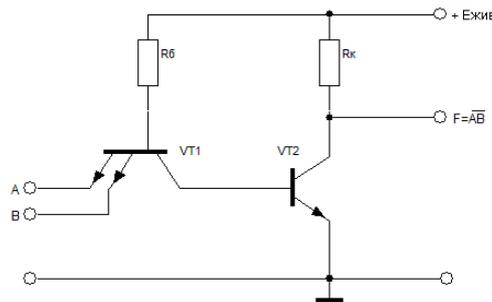


Рисунок 6.5 – Схема ТТЛ з простим інвертором

Логічні МОН-елементи на ключах з динамічним навантаженням складаються з одного навантаження і декількох транзисторів, що управляють. Якщо транзистори, що управляють, включені паралельно, то елемент здійснює логічну операцію АБО-НІ, а при послідовному з'єднанні – операцію І-НІ (рисунок 6.6).

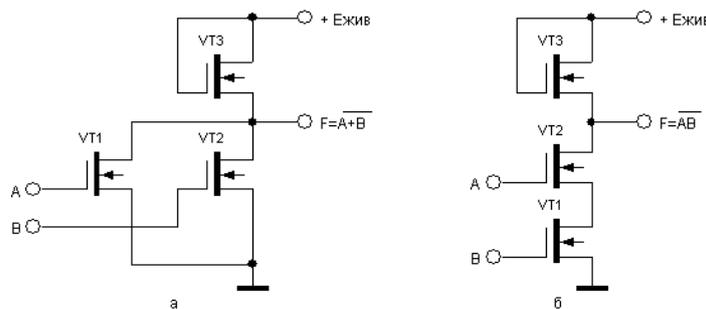


Рисунок 6.6 - Схеми елементів МОН ТЛ: а) АБО-НІ, б) І-НІ

За наявності на входах А і В напруги $U_{\text{вх}} = U^0 < U_{\text{зі пор.}}$ транзистори, які управляють VT1 і VT2 закриті. При цьому напруга на виході відповідає рівню U^1 . Коли на одному або на обох входах елементу діє напруга $U_{\text{вх}} = U^1 > U_{\text{зі пор.}}$, то на виході маємо U^0 , що відповідає виконанню логічної операції АБО-НІ.

У схемі елементу І-НІ транзистори, що управляють, включені послідовно, тому рівень U^0 на виході схеми має місце лише при сигналах U^1 на обох входах.

Питання для закріплення вивченого матеріалу та самоконтролю

1. Основні характеристики моделей логічних елементів.
2. Логічний ключ на біполярних транзисторах.
3. Логічний ключ на МОН-транзисторах.
4. Логічний ключ на КМОН-транзисторах.
5. Логічний елемент ТЛНЗ.
6. Логічний елемент ДТЛ.
7. Логічний елемент ТТЛ.
8. Логічний елемент ЕСЛ.
9. Логічний елемент І²Л.
10. Логічний елемент МОНТЛ.
11. Логічний елемент КМОНТЛ.

Практичні завдання

1. Побудувати схеми інверторів на біполярних та уніполярних транзисторах. Пояснити принцип їх функціонування.
2. Побудувати схему ТТЛ з складним інвертором. Пояснити принцип її функціонування.
3. Побудувати схему ЕЗЛ з логічними виходами які реалізують операції АБО-НІ та АБО. Пояснити принцип її функціонування.
4. Побудувати схему І²Л з живленням від одного інжектора, декількох логічних багатоколекторних транзисторів. Пояснити принцип її функціонування.
5. Побудувати схеми МОН та КМОНТЛ. Пояснити принцип їх функціонування.

7 Структурне моделювання цифрових електронних схем

Метою вивчення теми є виконання структурного моделювання заданої логічної функції та проведення аналізу функціонування отриманої моделі.

Ключові терміни та поняття: логічна змінна, логічна функція, логічна операція, мінімізація логічної функції, схемний аналіз.

План самостійного опрацювання теми.

1. Засвоїти моделювання згідно комбінаційного вузла функціонального опису у вигляді ДДНФ.
2. Засвоїти моделювання згідно комбінаційного вузла функціонального опису у вигляді ДКНФ.
3. Засвоїти розрахунковий метод мінімізації за допомогою аксіом, тотожностей, законів і терем булевої алгебри.
4. Засвоїти графічний метод мінімізації за допомогою карт Карно.
5. Засвоїти моделювання комбінаційних схем з декількома виходами.

Методичні вказівки до вивчення питань та виконання завдань.

Вихідними даними для моделювання комбінаційного вузла (блоку) є його функціональний опис і вимоги до основних електричних параметрів. Функціональний опис комбінаційного блоку зазвичай дається у вигляді таблиці істинності або алгебраїчного вираження у вигляді досконалої диз'юнктивної нормальної форми (ДДНФ) і досконалої кон'юнктивної нормальної форми (ДКНФ).. На стадії структурного моделювання знаходиться найбільш просте (мінімізоване) логічне вираження заданої функції і будується відповідна йому структурна схема на заданій або вибраній елементній базі. Процес структурного моделювання розбивається на декілька послідовних етапів [3].

При мінімізації логічної функції чим простіше отримане логічне вираження функції, що реалізується, тим менше елементів потрібно для її виконання. У результаті мікросхема, що виконує цю функцію, матиме кращі показники за швидкістю, споживаною потужністю, площею кристала.

В алгебрі логіки розроблено методи мінімізації логічних функцій [3]. Для мінімізації функцій відносно невеликого числа змінних ($k \leq 6$) найбільш простим і наочним є графічний метод, що використовує карти Карно. Для функцій більшого числа змінних ($k > 6$) можна декомпозицією виділити простіші складові функції з числом змінних не більше 6, які мінімізуються за допомогою карт Карно. При використанні цього методу вихідна логічна функція представляється на карті Карно. Мінтерми, відповідні двом сусіднім (у стовпці або рядку) кліткам карти Карно, відрізняються значеннями лише однієї змінної. Тому диз'юнкція цих двох мінтермів дає один кон'юнктивний член, в якому виключена загальна змінна.

$$\overline{A}BC + ABC = \overline{A} + A \text{ } \overline{B}C = BC.$$

Аби виділити клітки, що представляють один кон'юнктивний член, їх графічно об'єднують – обводять на карті Карно тонким контуром. Чим більше кліток входить в об'єднання, тим менше змінних входить до відповідного кон'юнктивного члену, тобто, простіше, – це мінімальна диз'юнктивна нормальна форма (МДНФ) функції. Аналогічним чином знаходиться мінімальна кон'юнктивна нормальна форма (МКНФ) функції.

Таким чином, мінімізацію логічних виразів можна виконувати графічним об'єднанням на карті Карно кліток, зайнятих 1, і подальшим здобуттям вираження алгебраїчної функції у вигляді МДНФ, кожен кон'юнктивний член якої відповідає об'єднанню декількох кліток або одній необ'єднаній клітці. Процес здобуття вираження алгебраїчної функції, представленої на карті Карно, тобто перехід від графічного представлення до алгебраїчного, називається прочитуванням. При цьому кожне об'єднання кліток прочитується у вигляді кон'юнктивного члена, до якого входять змінні або їх інверсії, загальні для всіх мінтермів, відповідних цим кліткам. Необ'єднані клітки прочитуються у вигляді відповідних мінтермів.

МКНФ і МДНФ, служать вихідними даними для виконання подальших етапів схемного моделювання.

При моделюванні комбінаційних схем з декількома виходами, на яких реалізуються різні логічні функції Y_1, Y_2, \dots , потрібно виконати спільну мінімізацію цих функцій, тобто отримати такі їх вирази, які забезпечать найбільш просту логічну структуру схеми. У цьому випадку використовується наступний метод. Задані функції Y_1, Y_2, \dots мінімізуються за допомогою карт Карно. В отриманих МДНФ виділяються диз'юнктивні члени Z_1, Z_2, \dots , загальні для декількох функцій, і з них утворюється проміжна функція $W = Z_1 + Z_2 + \dots$. Потім функції Y_1, Y_2, \dots виражаються за допомогою проміжної функції $Y_1, Y_2, \dots = f(A, B, C, \dots, W)$. Наприклад, функції:

$$Y_1 = A\bar{B} + AC + A\bar{C} = W + A\bar{C},$$

$$Y_2 = A\bar{B} + AC + \bar{A}C = W + \bar{A}C$$

мають загальні кон'юнктивні члени $Z_1 = A\bar{B}$, $Z_2 = AC$, тому $W = A\bar{B} + AC$. Оскільки проміжна функція є загальною складовою для декількох функцій Y , то при розробці схеми досить реалізувати W лише один раз і на її основі отримувати далі необхідні вихідні функції.

Можна використовувати декілька проміжних функцій, кожна з яких є загальною для частини вихідних функцій. Одна з вихідних функцій Y_1 , яка має найбільш просту МДНФ або МКНФ, може служити проміжною для реалізації інших вихідних функцій – Y_2, Y_3, \dots .

Питання для закріплення вивченого матеріалу та самоконтролю.

1. Перетворення словесної моделі в табличну, алгебраїчну у вигляді ДДНФ і схемну.
2. Перетворення словесної моделі в табличну, алгебраїчну у вигляді ДКНФ і схемну.
3. Розрахунковий метод мінімізації логічних функцій.
4. Правила мінімізації логічних функцій методом карт Карно.

Практичні завдання.

1. Побудувати схемну модель у вигляді ДДНФ логічної операції «Виключаюче АБО».
2. Побудувати схемну модель у вигляді ДКНФ логічної операції «Виключаюче АБО-НІ».
3. Мінізувати розрахунковим методом та побудувати схемну модель:

$$F = \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC$$

4. Мінізувати методом карт Кано та побудувати схемну модель:

$$F = \bar{A}BCD + A\bar{C}D + ABCD + A\bar{C}D + \bar{A}BC + \bar{A}BD + \bar{A} \cdot \bar{B}D$$

8 Структурне проектування цифрових схем у заданому елементному базісі

Метою вивчення теми є засвоєння принципів побудови структурної схеми електронної моделі у заданому елементному базісі.

Ключові терміни та поняття:

Структурна схема, базовий елемент, комбінація операцій, логічний синтез, подвійна інверсія.

План самостійного опрацювання теми.

1. Засвоїти реалізацію структурної схеми на елементах на елементах І-НІ (базіс Шефера).

2. Засвоїти реалізацію структурної схеми на елементах на елементах АБО-НІ (базіс Пірса).

3. Засвоїти реалізацію структурної схеми на елементах на елементах І-АБО-НІ.

4. Засвоїти реалізацію структурної схеми на елементах на елементах НІ-«Монтажне І».

5. Засвоїти реалізацію структурної схеми на елементах на елементах АБО-НІ-«Монтажне АБО»

Методичні вказівки до вивчення питань та виконання завдань.

Відповідно до отриманих МДНФ або МКНФ функції будується структурна схема електронної моделі. При цьому отримані логічні вирази спочатку слід представити у вигляді комбінації операцій, що виконуються елементами базового набору, а потім побудувати логічну структуру схеми. Базові елементи сучасних цифрових мікросхем виконують операції І-НІ (ТТЛ), АБО-НІ (МЕСЛ), І-АБО-НІ (ТТЛ, МДНТЛ, КМДНТЛ), НІ-«Монтажне І» (І²Л), АБО-НІ-«Монтажне АБО» (ЕСЛ) [3]. Синтез логічної структури модельованої схеми на цих елементах виконується таким чином.

При реалізації на елементах І-НІ слід виконати подвійну інверсію отриманої МДНФ функції і перетворити за теоремою Де Моргана інверсію диз'юнкції в кон'юнкцію інверсій. Наприклад:

$$F_1 = \overline{A}B + B\overline{C}\overline{D} + \overline{B}C\overline{D} + A\overline{B}C\overline{D} = \overline{\overline{\overline{A}B} + \overline{\overline{B\overline{C}\overline{D}}} + \overline{\overline{\overline{B}C\overline{D}}} + \overline{\overline{A\overline{B}C\overline{D}}}} = \overline{\overline{A}B} \cdot \overline{\overline{B\overline{C}\overline{D}}} \cdot \overline{\overline{\overline{B}C\overline{D}}} \cdot \overline{\overline{A\overline{B}C\overline{D}}}$$

У результаті виходить логічний вираз, що містить лише операції І-НІ, який безпосередньо реалізується структурою з відповідним чином сполучених елементів І-НІ (рисунок 8.1, а).

При реалізації на елементах АБО-НІ слід виконати подвійну інверсію отриманої функції МКНФ перетворити за теоремою Де Моргана інверсію кон'юнкції в диз'юнкцію інверсій. Наприклад:

$$F_2 = \overline{A + B} \cdot \overline{C + D} = \overline{\overline{\overline{A + B}}} \cdot \overline{\overline{\overline{C + D}}} = \overline{\overline{A + B}} \cdot \overline{\overline{C + D}}$$

В отриманому логічному виразі функції містяться лише операції АБО-НІ, тому вони безпосередньо реалізуються логічною схемою з елементів АБО-НІ (рисунок 8.1, б).

При реалізації на елементах І-АБО-НІ слід отримати МДНФ для інверсії МКНФ заданої функції \overline{F} . Інверсія цієї МДНФ дає вираження функції F, яке може бути реалізоване одним елементом І-АБО-НІ (рисунок 8.1, в). Наприклад:

$$F_3 = \overline{A+B} \cdot \overline{C+D}$$

$$\overline{F_3} = \overline{\overline{A+B} \cdot \overline{C+D}} = \overline{\overline{A+B}} + \overline{\overline{C+D}} = \overline{\overline{A \cdot B}} + \overline{\overline{C \cdot D}}$$

$$F_3 = \overline{\overline{A \cdot B}} + \overline{\overline{C \cdot D}}$$

При реалізації на елементах НІ-«Монтажне І» використовується МКНФ заданої функції, в якій виконуються подвійна інверсія і перетворення по теоремі Де Моргана кожного з диз'юнктивних членів в інверсію кон'юнкції. Наприклад:

$$F_4 = \overline{B+C} \cdot \overline{C+D} = \overline{\overline{\overline{B+C}}} \cdot \overline{\overline{\overline{C+D}}} = \overline{BC} \cdot \overline{CD}$$

Функція виконується за допомогою операцій інверсії і кон'юнкції і реалізується на елементах І²Л, як показано на рисунку 8.1, г. Монтажне з'єднання, що виконує кон'юнкцію, електрично замикає кола, по яких поступають різні змінні. Тому змінні, які входять в декілька кон'юнкцій, необхідно отримувати від електрично розділених джерел.

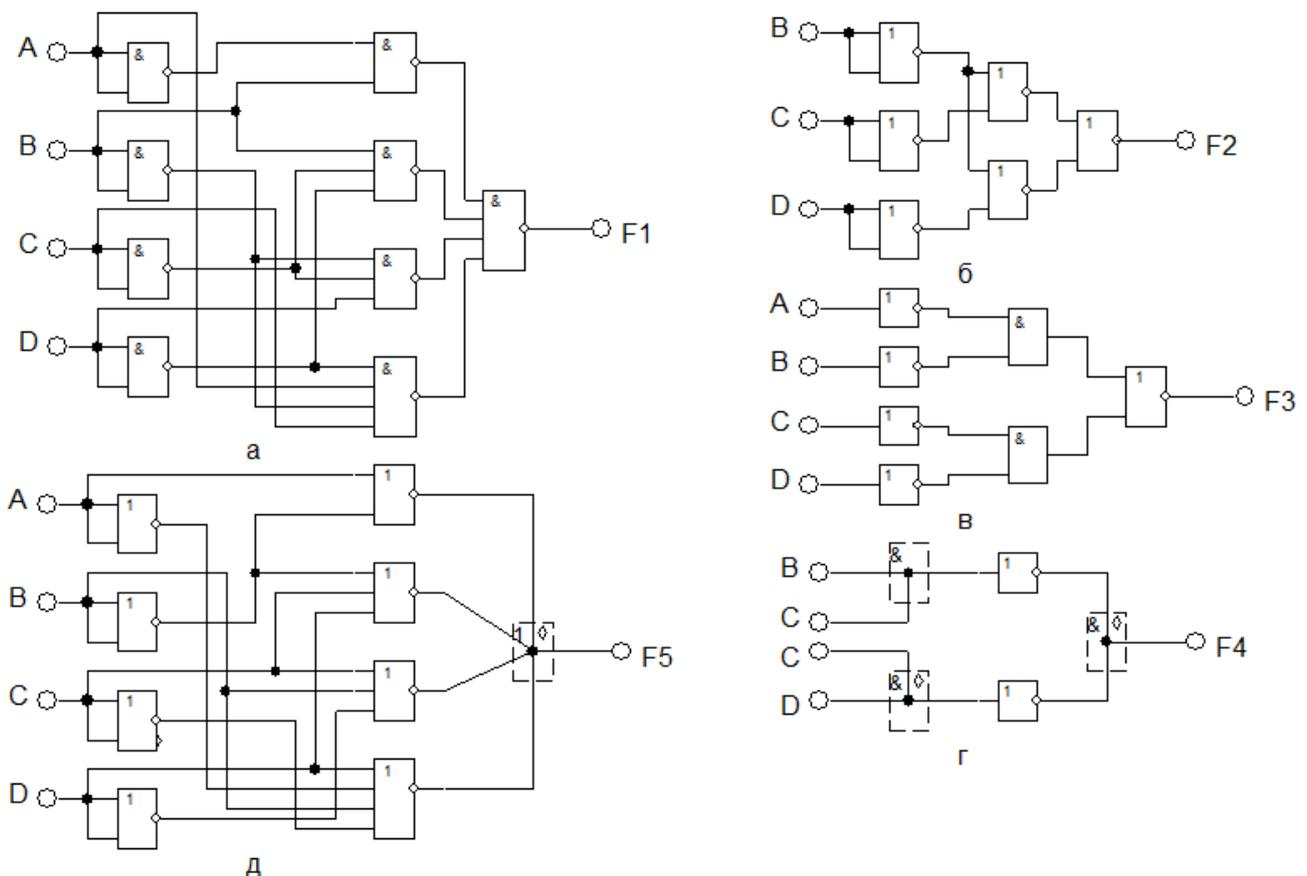


Рисунок 8.1 - Логічні схеми, що реалізують функції F_1 , F_2 , F_3 , F_4 , F_5 на елементах І-НІ (а), АБО-НІ (б), І-АБО-НІ (в), НІ-«Монтажне І» (г), АБО-НІ-«Монтажне АБО» (д)

При використанні елементів I^2L таке розділення змінних здійснюється за допомогою багатовихідних інверторів, кожен вихід якого підключається лише до одного «Монтажного І».

При реалізації на елементах АБО-НІ-«Монтажне АБО» виконується подвійна інверсія кожного кон'юнктивного члена в МДНФ заданої функції. Перетворюючи потім ці члени за теоремою Де Моргана, отримуємо задану функцію у вигляді диз'юнкції інверсій диз'юнктивних членів:

$$F_5 = \overline{AB} + \overline{BCD} + \overline{BCD} + \overline{ABCD} = \overline{\overline{AB}} + \overline{\overline{BCD}} + \overline{\overline{BCD}} + \overline{\overline{ABCD}} = \\ = \overline{(A+B)} + \overline{(B+C+D)} + \overline{(B+C+D)} + \overline{(A+B+C+D)}$$

Загальна диз'юнкція виконується монтажним об'єднанням виходів елементів АБО-НІ, що реалізують інверсії диз'юнктивних членів (рис. 8.1, д).

Таким чином, синтез логічної схеми виконується за допомогою перетворення МДНФ або МКНФ функції до вигляду, відповідного вибраному елементному базису. При синтезі необхідно враховувати обмежене число входів M і коефіцієнт розгалуження N для реальних логічних елементів. Якщо реалізація функції вимагає використання елементів з надмірно великим числом M , то слід виробити декомпозицію або винесення за дужки загальних змінних в МДНФ. В результаті виходить структура, що реалізується на елементах з меншим числом входів M . Однак при цьому зростають загальне число елементів в схемі і число послідовно включених каскадів елементів, тобто збільшуються споживана потужність і затримка перемикачання. Таким чином, зниження вимог до значень M і N елементів або призводить до зниження швидкодії і економічності цифрових пристроїв, або вимагає відповідного зменшення значень P і t_3 елементів.

Питання для закріплення вивченого матеріалу та самоконтролю

1. Порядок проведення перетворень рівнянь при реалізації функції на елементах І-НІ.
2. Порядок проведення перетворень рівнянь при реалізації функції на елементах АБО-НІ.
3. Порядок проведення перетворень рівнянь при реалізації функції на елементах І-АБО-НІ.
4. Порядок проведення перетворень рівнянь при реалізації функції на елементах НІ-«Монтажне І».
5. Порядок проведення перетворень рівнянь при реалізації функції на елементах АБО-НІ-«Монтажне АБО».

Практичні завдання

1. Реалізувати структурну схему на елементах на елементах І-НІ

$$F = A \cdot \overline{B} \cdot \overline{D} + \overline{A} \cdot \overline{B} \cdot C \cdot D + A \cdot \overline{B} \cdot \overline{C} \cdot D + B \cdot C \cdot \overline{D}$$

2. Реалізувати структурну схему на елементах на елементах АБО-НІ

$$F = (\overline{A} + B + C + D)(A + \overline{B} + C)(A + B + \overline{C} + D)(\overline{B} + C + D)(A + \overline{B} + \overline{C} + D)(A + \overline{B} + C)(\overline{A} + \overline{C} + D)$$

3. Реалізувати структурну схему на елементах на елементах І-АБО-НІ

$$F = (A + \overline{B} + \overline{C} + D) \cdot (A + B + \overline{C}) \cdot (A + B + C + D) \cdot (\overline{B} + C + D) \cdot (A + B + \overline{C} + D) \cdot (\overline{A} + B + \overline{C})$$

4. Реалізувати структурну схему на елементах на елементах НІ-«Монтажне І»

$$F = (A + \bar{B} + C)(\bar{B} + \bar{C} + \bar{D})(A + \bar{B} + \bar{C} + D).$$

5. Реалізувати структурну схему на елементах на елементах АБО-НІ-«Монтажне АБО»

$$F = A \cdot \bar{B} \cdot \bar{C} \cdot D + A \cdot B \cdot \bar{C} \cdot \bar{D} + \bar{A} \cdot B \cdot C + A \cdot \bar{B} \cdot C + \bar{A} \cdot B \cdot \bar{C} \cdot D.$$

9 Схемне проектування цифрових схем на МОН та КМОН транзисторних логіках

Метою вивчення теми є засвоєння принципів проектування електричних цифрових схем на МДН транзисторах.

Ключові терміни та поняття: транзистор, з'єднання компонентів, логічний сигнал, послідовне включення транзисторів, паралельне включення транзисторів.

План самостійного опрацювання теми.

1. Засвоїти порядок проектування цифрових схем на МДН транзисторах.
2. Засвоїти порядок проектування цифрових схем на КМДН транзисторах.
3. Засвоїти методику аналізу отриманих за результатами проектування схем.

Методичні вказівки до вивчення питань та виконання завдань.

Мікроелектронні логічні елементи є з'єднанням компонентів (транзисторів, резисторів, діодів і ін.) кожен з яких виконує певні функції перетворення електричного струму або потенціалу. У результаті цього процесу виконується задана логічна функція, тобто відбувається певне перетворення логічних сигналів (0 і 1), що поступають на входи елемента у вигляді потенціалів U^0 і U^1 , у вихідні логічні сигнали, що також представляються потенціалам U^0 і U^1 . У процесі схемотехнічного моделювання з логічних елементів створюється схема з'єднання компонентів, що забезпечує необхідне перетворення електричних сигналів і що задовольняє заданим вимогам до її параметрів.

При послідовному включенні МДН та КМДН транзисторів виконується кон'юнкція з інверсією, при послідовному – диз'юнкція з інверсією (рисунок 9.1).

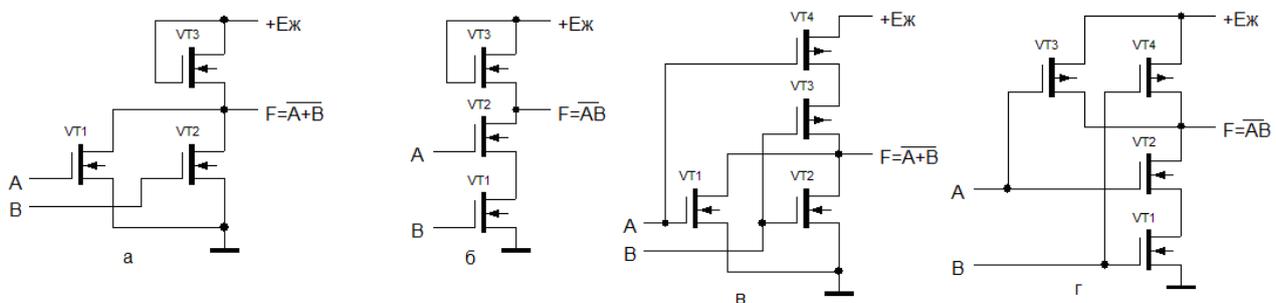


Рисунок 9.1 – Різні варіанти реалізації функції F на n-канальних (а, б) та комплементарних (в, г) транзисторах

Проектування цифрової схеми (комбінаційної схеми або мікроелемента ВІС), що виконує логічну функцію, виконується по наступній методиці [3].

1. За допомогою законів і тотожностей алгебри логіки або карт Карно виконується перетворення ДДНФ або ДКНФ функцій для здобуття їх мінімізованих виразів.

2. Використовуючи різні варіанти логічних перетворень, отримують декілька різних мінімізованих виразів даної функції, для їх подальшого аналізу. Функція представляється у вигляді інверсно - диз'юнктивної нормальної форми, або у вигляді інверсно - кон'юнктивної нормальної форми (таблиця 9.1).

Таблиця 9.1 – Різні форми представлення логічної функції

№	Форми представлення	Приклад
1а	Диз'юнктивна (МДНФ): (НІ)-І-АБО	$\overline{AB} + \overline{AC} + \overline{CD}$
1б	Інверсно - кон'юнктивна: (НІ)-І-НІ-І-НІ	$\overline{\overline{AB} \cdot \overline{AC} \cdot \overline{CD}}$
1в	Інверсно - кон'юнктивна: (НІ)-АБО-І-НІ	$\overline{(A + D) \cdot (A + C) \cdot (C + D)}$
1г	Диз'юнктивно-інверсна: (НІ)-АБО-НІ-АБО	$\overline{(A + B) \cdot (C + D) \cdot (O + B)}$
2а	Кон'юнктивна (МКНФ): (НІ)-АБО-І	$\overline{(A + D) \cdot (B + C) \cdot (A + C)}$
2б	Інверсно - диз'юнктивна: (НІ)-АБО-НІ-АБО-НІ	$\overline{(A + B) \cdot (C + D) \cdot (O + B)}$
2в	Інверсно - диз'юнктивна: (НІ)-І-АБО-НІ	$\overline{AC + AD + BC}$
2г	Кон'юнктивно-інверсна: (НІ)-АБО-НІ-АБО	$\overline{\overline{AB} \cdot \overline{CD} \cdot \overline{BD}}$

3. Виконується з'єднання управляючих МДН транзисторів відповідно до отриманих мінімізованих інверсно - диз'юнктивної нормальної форми або інверсно - кон'юнктивної нормальної форми функцій. При цьому кожній літері логічного виразу відповідає управляючий транзистор, на затвор якого поступає відповідна змінна. Для реалізації кон'юнктивних членів управляючі МДН транзистори з'єднуються послідовно, для реалізації диз'юнктивних членів – паралельно. Після з'єднання управляючих транзисторів підключаються транзистори навантаження і шини живлення. В результаті отримуються електричні схеми, що реалізують задану функцію.

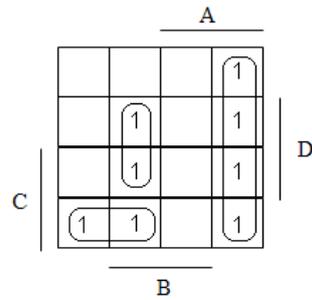
4. Виконується порівняльний аналіз отриманих схем. За результатами аналізу вибирається схема, що найбільшою мірою задовольняє вимогам завдання на моделювання. При виборі схеми необхідно враховувати не лише її електричні параметри, але і її топологію, яка визначає необхідну площу кристала, довжину міжз'єднань, значення паразитних ємкостей.

Приклад 1. Побудуємо схемну модель на МДН транзисторах що реалізує алгебраїчне вираження:

$$F = \overline{AB}CD + A\overline{B}CD + \overline{A}B\overline{C}D + \overline{A}B\overline{C}D + \overline{A}B\overline{C}D + \overline{A}B\overline{C}D + \overline{A}C\overline{D}$$

1) За допомогою карти Карно отримуємо мінімальний вираз функції

$$F = \overline{ABD} + \overline{AB} + \overline{ACD}$$



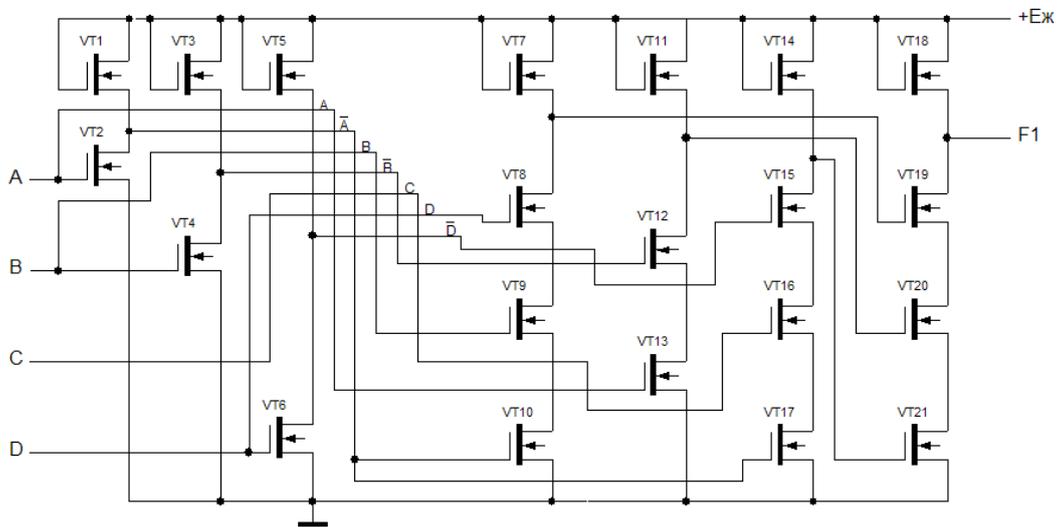
2) За допомогою законів і тотожностей алгебри логіки отримуємо декілька різних мінімізованих виразів даної функції, для їх подальшого аналізу:

$$F = \overline{A}BD + A\overline{B} + \overline{A}CD = \overline{\overline{A}BD + A\overline{B} + \overline{A}CD} = \overline{\overline{A}BD \cdot \overline{A\overline{B}} \cdot \overline{\overline{A}CD}} =$$

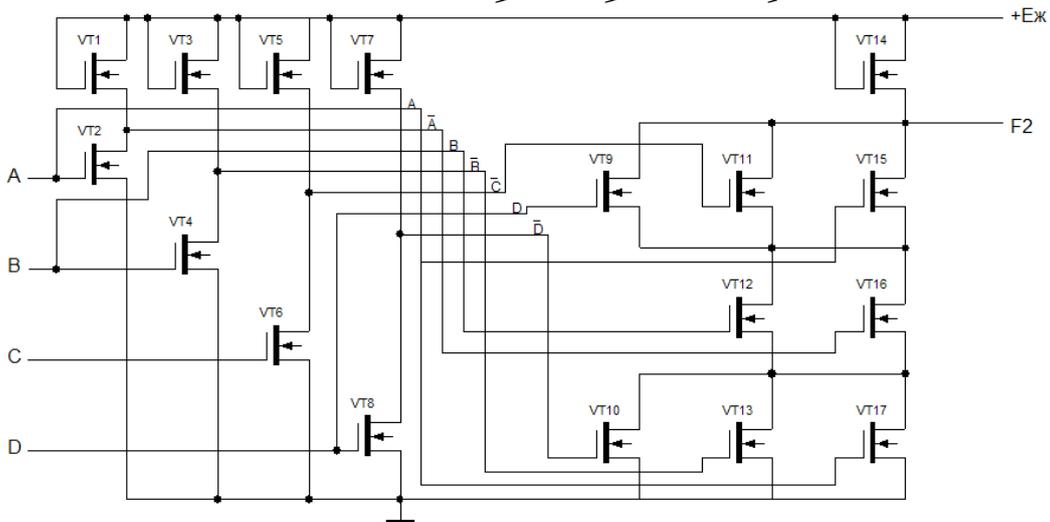
$$= \overline{(A + \overline{B} + \overline{D}) \cdot (A + B) \cdot (A + \overline{C} + D)} = \overline{(A + \overline{B} + \overline{D}) \cdot (A + B) \cdot (A + C + D)}$$

3) Обираємо варіанти, які відповідають інвентно-кон'юнктивній формі і виконуємо моделювання кожної схеми.

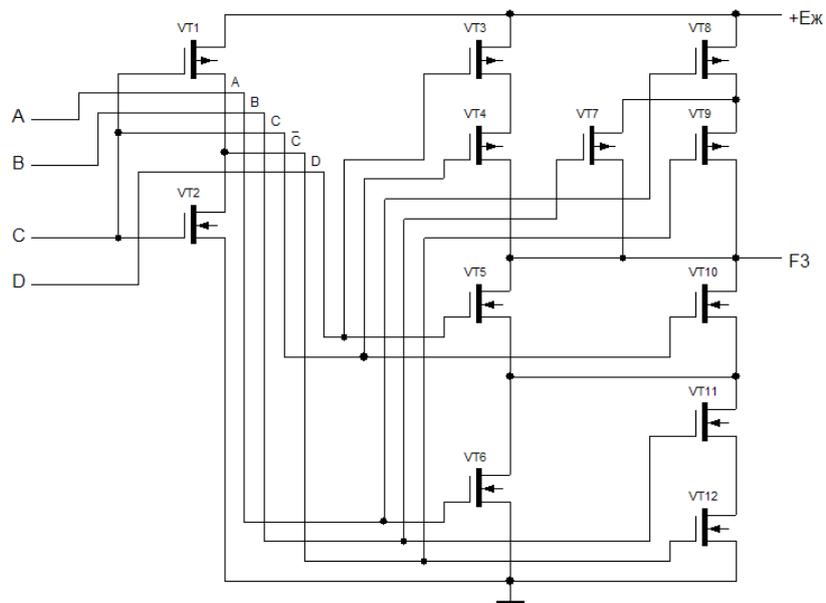
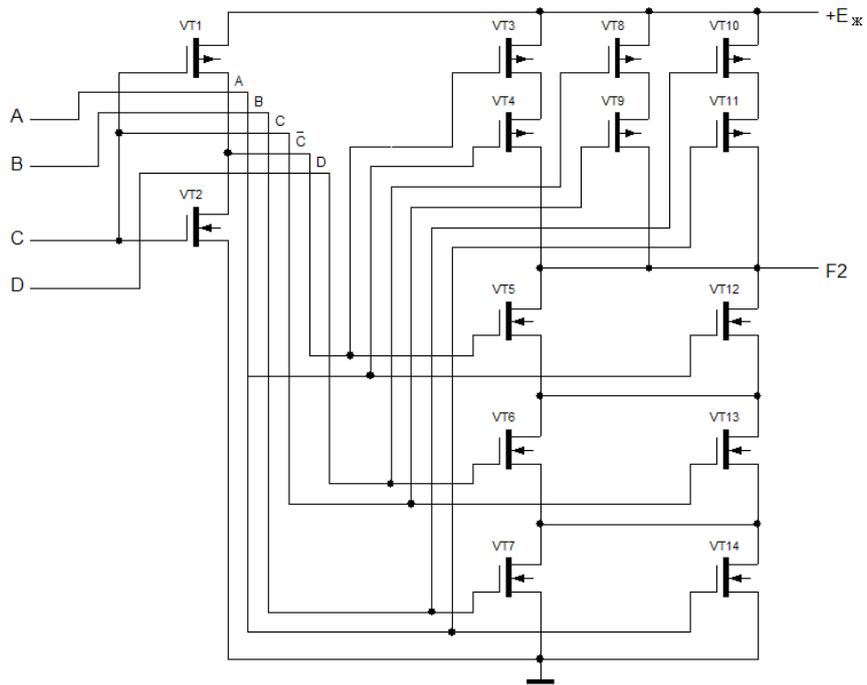
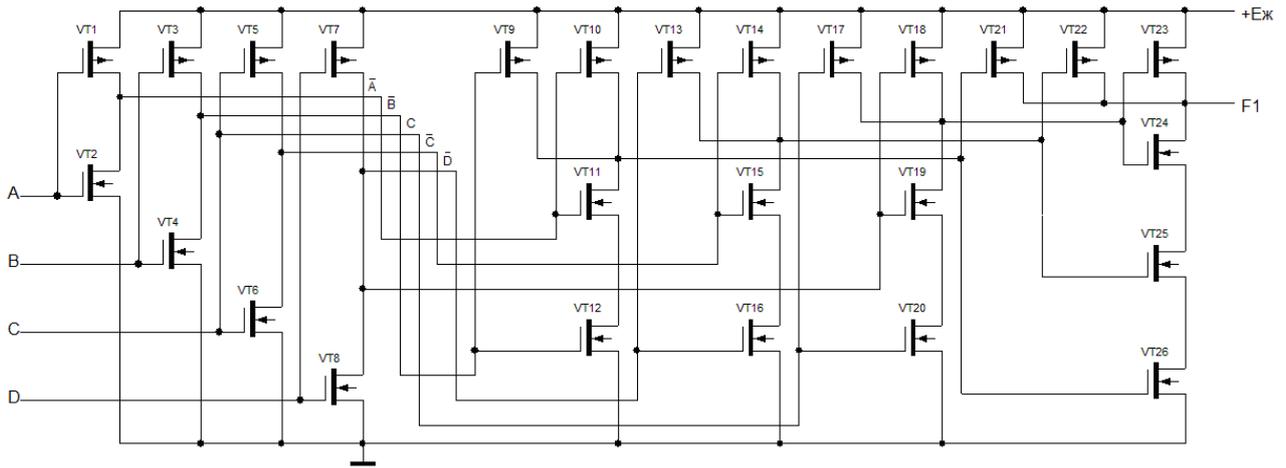
$$F1 = \overline{\overline{\overline{A}BD} \cdot \overline{A\overline{B}} \cdot \overline{\overline{A}CD}}$$



$$F2 = \overline{(A + \overline{B} + \overline{D}) \cdot (A + B) \cdot (A + \overline{C} + D)}$$



$$F3 = \overline{(A + \overline{B} + \overline{D}) \cdot (C + D) \cdot (A + B)}$$



Питання для закріплення вивченого матеріалу та самоконтролю

1. Порядок виконання операцій проектування цифрових схем на МДН транзисторах.
2. Форми представлення логічних функцій.
3. Включення навантаження при реалізації схем на МДН транзисторі. Логічні рівні.
4. Включення навантаження при реалізації схем на КМДН транзисторі. Логічні рівні.
5. Методика аналізу отриманих схем.

Практичні завдання.

1. Побудувати схемну модель на МДН-транзисторах що реалізує алгебраїчне вираження:

$$F = A \cdot \bar{B} \cdot C + A \cdot B \cdot \bar{C} \cdot \bar{D} + \bar{A} \cdot \bar{B} \cdot C + A \cdot \bar{B} \cdot C + A \cdot B \cdot \bar{C}.$$

2. Побудувати схемну модель на МДН-транзисторах що реалізує алгебраїчне вираження:

$$F = A \cdot \bar{B} \cdot \bar{C} \cdot D + A \cdot B \cdot \bar{C} \cdot \bar{D} + \bar{A} \cdot B \cdot C + A \cdot \bar{B} \cdot C + \bar{A} \cdot B \cdot \bar{C} \cdot D.$$

3. Побудувати схемну модель на КМДН-транзисторах що реалізує алгебраїчне вираження:

$$F = A \cdot B \cdot \bar{C} + \bar{A} \cdot \bar{B} \cdot \bar{C} \cdot \bar{D} + A \cdot \bar{B} \cdot C + \bar{A} \cdot B \cdot \bar{C} + \bar{A} \cdot \bar{B} \cdot C.$$

4. Побудувати схемну модель на КМДН-транзисторах що реалізує алгебраїчне вираження:

$$F = B \cdot (\bar{C} + A \cdot D) + \bar{A} \cdot B.$$

10 Схемне проектування цифрових пристроїв на біполярних транзисторних логіках

Метою вивчення теми є засвоєння принципів проектування електричних цифрових схем на біполярних транзисторах.

Ключові терміни та поняття: транзистор, з'єднання компонентів, логічний сигнал, послідовне включення транзисторів, паралельне включення транзисторів.

План самостійного опрацювання теми.

1. Засвоїти порядок проектування цифрових схем на МДН транзисторах.
2. Засвоїти порядок проектування цифрових схем на КМДН транзисторах.
3. Засвоїти методику аналізу отриманих за результатами проектування схем.

Методичні вказівки до вивчення питань та виконання завдань.

Синтез схем ТТЛ, ДТЛ, ЕСЛ, І²Л виконується з використанням методу струмових графів. Метод заснований на узагальненому представленні електричної схеми у вигляді струмового графа вершинами якого служать потенційні струмові функціональні елементи (ПСФЕ), що виконують операції над струмами та потенціалами, необхідними для реалізації логічних функцій. Типи ПСФЕ, їх зображення та призначення представлені в таблиці 10.1 [3].

Таблиця 10.1 – Основні типи і функції ПСФЕ та варіанти їх схемної реалізації

Тип ПСФЕ	Умовні позначення	Варіанти схемної реалізації	Логічні операції	Електричні функції	
Активні ($k = 1$)	Джерело струму ДС0		—	Завдання струму	
	ДС1		—		
	Струмівий ключ	СК0		Інверсія, заборона	Перемикання струму
		СК1		Інверсія, імплікація	
Пасивні ($k = 0$)	Розгалужувач струму РС0		—	Розгалуження струму, підсилення або ослаблення струму	
	РС1		—		
	Об'єднувач струму ОС0		Диз'юнкція	Об'єднання струму, підсилення або ослаблення струму	
		ОС1			Кон'юнкція
Фіксатор потенціалу ФП			—	Узгодження потенціалів	

Знак ПСФЕ, що вказується у вигляді індексу $z = 0, z = 1$, при скороченому позначенні ДС0, СК1 та ін., задається залежно від напрямів протікання струму. Для РС і ОС знак визначається в залежності від напрямів протікання струму і передачі інформації від входів до виходів схеми: $z = 0$, якщо напрями збігаються, $z = 1$, якщо протилежні. Струм, що співпадає з напрямом передачі інформації, вважатимемо позитивним, а який не співпадає – негативним.

Струмівий ключ являє собою інвертор. Розглянемо способи управління струмовими ключами.

У транзисторі р-п-р емітерний струм співпадає з напрямом розповсюдження інформації, базовий – не співпадає (рисунок 10.1).

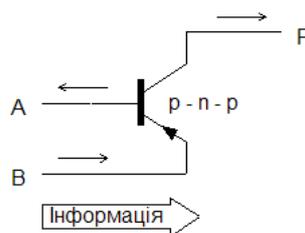


Рисунок 10.1 - Транзистор р-п-р

Рівняння $F = \overline{A}B$ являє собою функцію «заборона».

У транзистор n-p-n емітерний струм не співпадає з напрямом розповсюдження інформації, базовий – співпадає (рисунок 10.2).

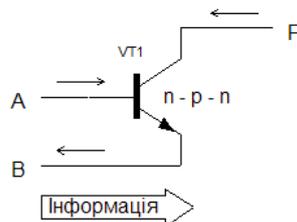
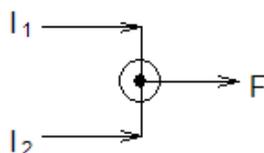


Рисунок 10.2 - Транзистор n-p-n

Рівняння $\overline{F} = \overline{A}B$, $\overline{\overline{F}} = \overline{\overline{A}B} = \overline{A} + B$ представляє собою функцію «імплікація».

Різні схемні варіанти ОС0 виконують операцію диз'юнкції $F = A + B$, оскільки позитивний струм на виході тече за наявності струму хоч би в одній з вхідних гілок.



При включенні ОС1 аналогічна операція виконується із струмами протилежного напрямку, що відповідає інверсному значенню змінних $\overline{F} = \overline{A} + \overline{B}$, звідки отримуємо $\overline{\overline{F}} = \overline{\overline{A} + \overline{B}} = AB$. Таким чином реалізується операція кон'юнкції.

Розгалуджувачі струму не виконують логічних операцій і відображають галуження електричного ланцюга для підключення декілька подальших елементів або компонентів. Так само не виконують логічних операцій джерела струму, які забезпечують необхідний для роботи схеми струм живлення і фіксатори потенціалу, що служать для здобуття необхідних потенціалів вузлів. Ці ПСФЕ необхідні, аби забезпечити нормальне функціонування схеми.

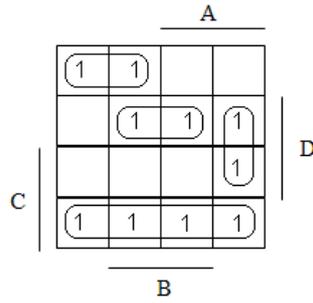
Проектування схем на біполярних транзисторах виконується переходом від заданого логічного виразу до струмового графу, що його реалізує і подальшою заміною ПСФЕ їх схемними варіантами. Згідно методу токових графів синтез електричної схеми виконується наступним чином.

1) Для заданої логічної функції знаходиться ряд мінімізованих форм представлення (таблиця 9.1). Для кожного з отриманих мінімізованих виразів складається структурна схема з розділеними логічними операціями, а відповідно до неї вихідний струмовий граф. При цьому включені СК реалізують операцію інверсії, заборони або імплікації, ОС реалізують диз'юнкцію або кон'юнкцію, РС реалізують розгалудження сигналу (розмноження логічних змінних). Вихідні графи містять ПСФЕ, необхідні для виконання логічних перетворень, але їх недостатньо для електричного функціонування схеми.

Приклад. Побудувати схемну модель в базисі І-НІ на біполярних транзисторах, що реалізує алгебраїчне вираження:

$$F = \overline{A}BCD + A\overline{B}CD + \overline{A}BC\overline{D} + A\overline{B}C\overline{D} + \overline{A}B\overline{C}D + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D$$

Мінімізуємо вираження за допомогою карти Карно:

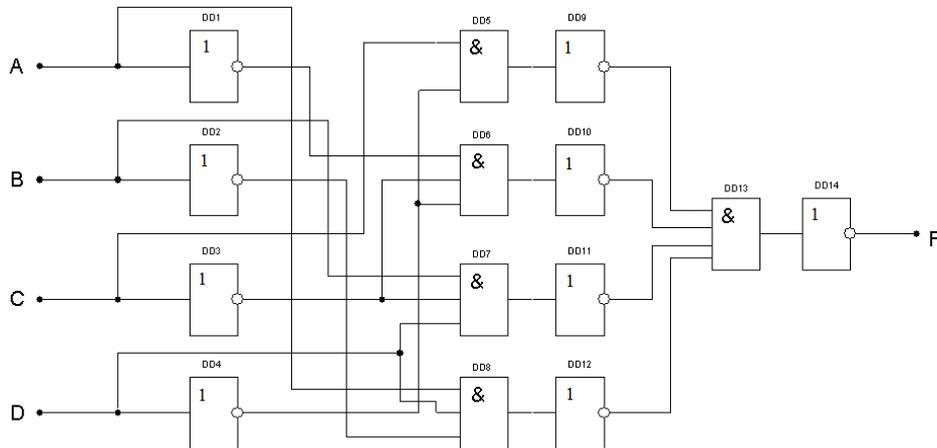


$$F = C\overline{D} + \overline{A}C\overline{D} + B\overline{C}D + \overline{A}B\overline{D}$$

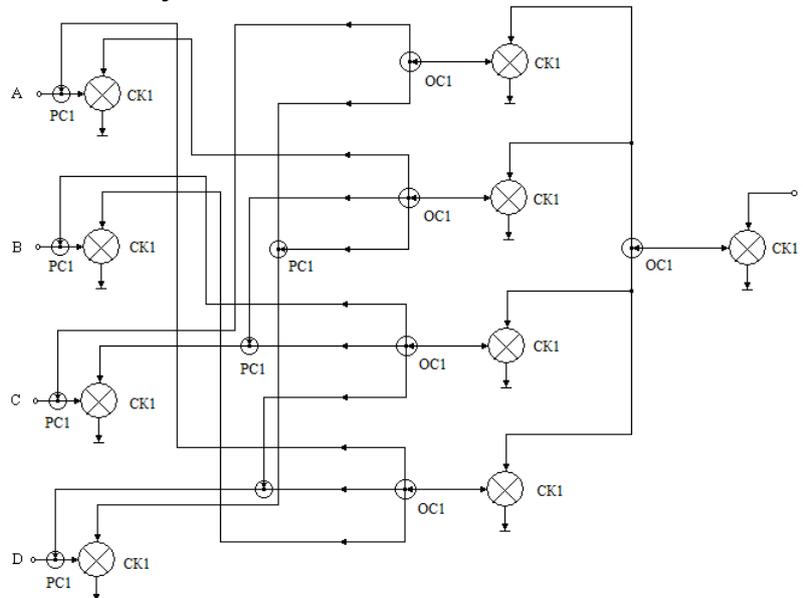
Перетворимо вираз для побудови в базисі І-НІ:

$$F = C\overline{D} + \overline{A}C\overline{D} + B\overline{C}D + \overline{A}B\overline{D} = \overline{\overline{C}D} + \overline{\overline{A}C\overline{D}} + \overline{\overline{B}C\overline{D}} + \overline{\overline{A}B\overline{D}} = \overline{\overline{C}D} \cdot \overline{\overline{A}C\overline{D}} \cdot \overline{\overline{B}C\overline{D}} \cdot \overline{\overline{A}B\overline{D}}$$

Побудуємо структурну модель схеми з урахуванням розділу логічних операцій між елементами схеми.



Замінімо логічні вузли на ПСФЕ.



2) У струмові граfi включаються ДС, необхідні для електричного функціонування схеми. При цьому спочатку перевіряється умова струмової сумісності сусідніх ПСФЕ, що забезпечує виконання закону Кирхгофа для струмів.

Умова струмової сумісності виконується, якщо клас (таблиця 10.1) і знак з'єднаних попереднього (k, z) і подальшого (k', z') ПСФЕ задовольняє логічному вираженню «Виключаюче АБО».

$$z' = z \oplus k'$$

Якщо умова не задовольняється, то між ними включається елемент, який задовольняє умові «Виключаюче АБО» для попереднього і подальшого елементів.

Визначимо умови струмової сумісності між сусідніми елементами.

Попередній елемент:

$$\begin{aligned} \underline{OC1} \\ k = 0 \\ z = 1 \end{aligned}$$

Подальший елемент:

$$\begin{aligned} \underline{CK1} \\ k' = 1 \\ z' = 1 \end{aligned}$$

$$1 = 1 \oplus 1$$

Умова «Виключаюче АБО» не виконується, отже між даними елементами необхідно додатково поставити сумісний елемент. Поставимо ДС0 і перевіримо умови сумісності:

Попередній елемент:

$$\begin{aligned} \underline{OC1} \\ k = 0 \\ z = 1 \end{aligned}$$

Подальший елемент:

$$\begin{aligned} \underline{ДС0} \\ k' = 1 \\ z' = 0 \end{aligned}$$

$$0 = 1 \oplus 1$$

Попередній елемент:

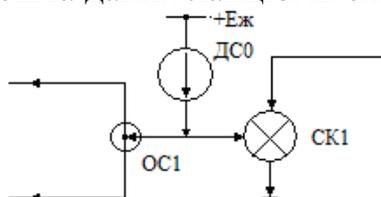
$$\begin{aligned} \underline{ДС0} \\ k = 1 \\ z = 0 \end{aligned}$$

Подальший елемент:

$$\begin{aligned} \underline{CK1} \\ k' = 1 \\ z' = 1 \end{aligned}$$

$$1 = 0 \oplus 1$$

Умова виконується. Решта даних ланцюгів схемної моделі ідентична.



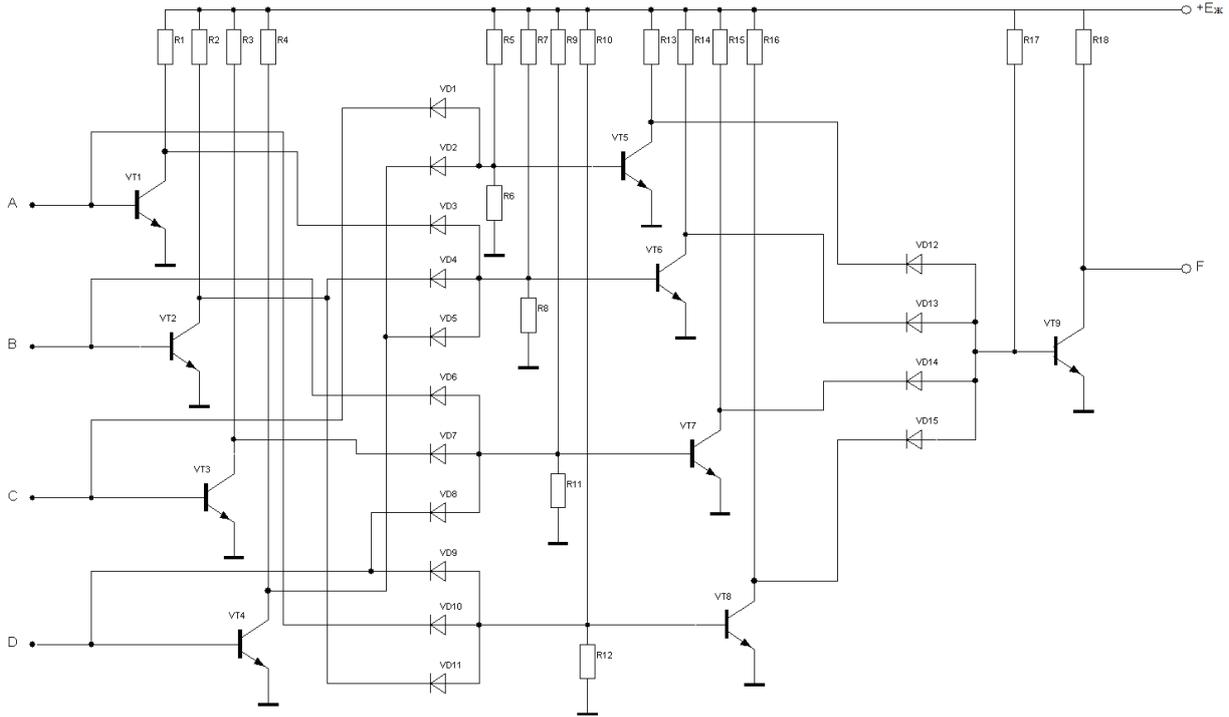
3) В отриманих струмових графах ПСФЕ заміщаються їх можливими схемними реалізаціями відповідно до таблиці 10.1. У результаті для кожного графа виходить декілька варіантів електричних схем. Для цих схем перевіряється виконання потенційних умов перемикавання між сусідніми ключами:

$$\begin{aligned} U^0 &\leq V_n + \sum U_{\text{пад}} \\ U^1 &\geq V_n + \sum U_{\text{пад}}, \end{aligned}$$

де $V_n = U_e + U^*$ - поріг перемикавання подальшого СК; U^0, U^1 - потенціали на виході відкритого або закритого попереднього СК; $\sum U_{\text{пад}}$ - алгебраїчна сума падінь напруги на ПСФЕ, включених між даними ключами; U_e - потенціал емітера подальшого СК; $U^* = 0,7\text{В}$ - напруга перемикавання подальшого СК.

Для виконання потенційних умов перемикавання при необхідності між сусідніми ключами включаються фіксатори потенціалу ФП.

Замінімо ПТФЕ їх схемною реалізацією.



Проведемо перевірку потенційних умов між сусідніми ключами:

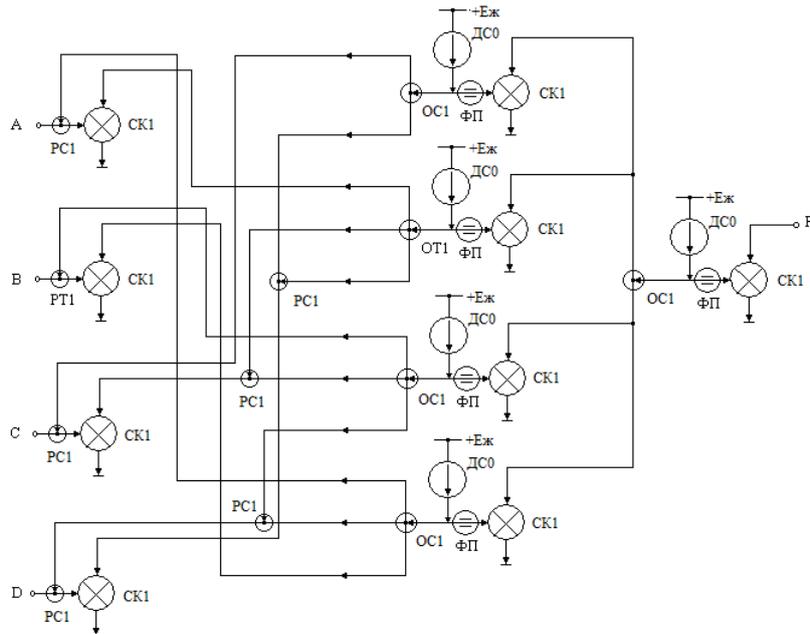
$$U^0 \leq V_{\pi} + \sum U_{\text{пад}} \leq U^* - U^* \leq 0,7 - 0,7 \leq 0$$

$$U^1 \geq V_{\pi} + \sum U_{\text{пад}} \geq U^* - U^* \geq 0,7 - 0,7 \geq 0$$

Для U^0 умови підходять, а для U^1 ні. Отже між даними ключами слід поставити фіксатор потенціалу.

Тоді:
$$U^0 \leq V_{\pi} + \sum U_{\text{пад}} \leq U^* + U^* - U^* \leq 0,7 + 0,7 - 0,7 \leq 0,7$$

$$U^1 \geq V_{\pi} + \sum U_{\text{пад}} \geq U^* + U^* - U^* \geq 0,7 + 0,7 - 0,7 \geq 0,7$$



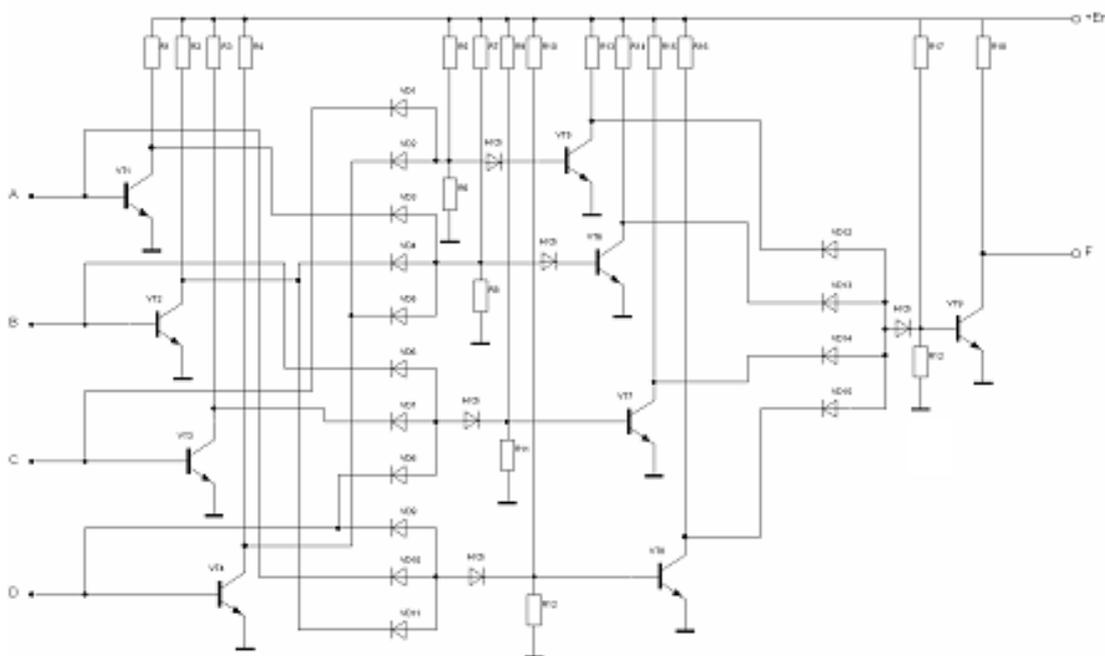
Для виконання умови $U_{\text{вих.}} = E_{\text{жив}} - I_{\text{к}}R_{\text{к}}$ і забезпечення підвищення U^1 на базах СК в колекторні, базові і емітерні кола транзисторних СК включаються ФП, забезпечуючи необхідні додаткові падіння напруги [4, 5].

Для ключових транзисторів перевіряються також виконання умов насичення:

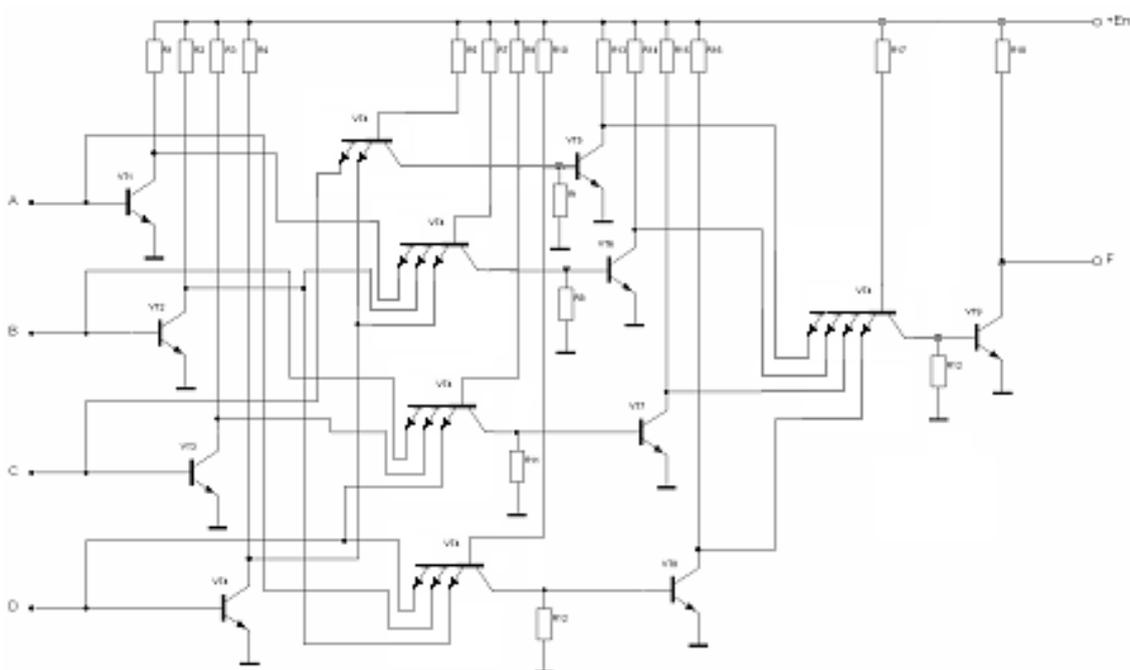
$$S = V I_{\text{бн}} / I_{\text{кн}} \geq s_{\text{min}} > 1 \quad (s_{\text{min}} = 1,2 \div 1,5)$$

і в разі необхідності в базове або колекторне кола включаються транзисторні ОТ або РТ, виконуючі посилення тока $I_{\text{бн}}$ або пониження тока $I_{\text{кн}}$ [4, 5].

4) Проводиться аналіз можливостей фізичного поєднання компонентів схем в загальній області напівпровідника. За наявності таких можливостей виконується поєднання компонентів, в результаті яких можуть вийти нові варіанти схем з багатомітерними транзисторами (БЕТ), з інжекційним живленням та ін.



Проведемо аналіз схеми на можливість фізичного об'єднання областей. Діодні з'єднання можна замінити БЕТ. Таким чином отримаємо змодельований логічний пристрій.



5) Виконується аналіз отриманої схеми за активною площею кристала, споживаною потужністю, затримкою перемикавання [4, 5].

Питання для закріплення вивченого матеріалу та самоконтролю

1. Порядок виконання операцій проектування цифрових схем на біполярних транзисторах.

2. Проектування цифрових схем ТТЛ.

3. Проектування цифрових схем ЕСЛ.

4. Проектування цифрових схем І²Л.

5. Методика аналізу отриманих схем.

Практичні завдання.

1. Побудувати схемну модель ТТЛ що реалізує алгебраїчне вираження:

$$F = \bar{A} \cdot \bar{B} \cdot C \cdot \bar{D} + A \cdot \bar{C} \cdot D + A \cdot B \cdot C \cdot D + A \cdot C \cdot \bar{D} + \bar{A} \cdot B \cdot \bar{C} + A \cdot \bar{B} \cdot \bar{D} + \bar{A} \cdot \bar{B} \cdot D$$

2. Побудувати схемну модель ТТЛ що реалізує алгебраїчне вираження:

$$F = \bar{A} \cdot \bar{B} \cdot C \cdot D + A \cdot \bar{B} \cdot C + A \cdot B \cdot C \cdot D + \bar{B} \cdot C \cdot D + A \cdot \bar{B} \cdot \bar{C} \cdot \bar{D} + A \cdot \bar{B} \cdot C + \bar{A} \cdot \bar{C} \cdot D$$

11 Питання для повторення та актуалізації знань

1. Поняття - математична модель.
2. Вимоги до математичних моделей.
3. Формальні моделі.
4. Фізична модель.
5. Електрична модель.
6. Технологічна модель.
7. Фізико-топологічна модель.
8. Вихідні рівняння для розрахунку н/п приладів та компонентів ІС.
9. Граничні умови, необхідні для розв'язання системи вихідних рівнянь.
10. Особливості моделювання технології інтегральних схем.
11. Перший і другий закони Фіка.
12. Моделювання залежності коефіцієнту дифузії від температури.
13. Математичне моделювання розподілу домішок при дифузії.
14. Математичне моделювання технології іонного заглиблення.
15. Характеристика фізичних процесів в транзисторних структурах.
16. Електрична модель диференціального каскаду підсилення.
17. Електрична модель схеми Дарлінгтона.
18. Електрична модель складеного р-п-р транзистора.
19. Електрична модель схеми «Каскод».
20. Електрична модель операційного підсилювача.
21. Електричні моделі включення операційних підсилювачів.
22. Електрична модель біполярного транзисторного ключа.
23. Базова електрична модель ТЛБС – логіки.
24. Базова електрична модель ЕСЛ – логіки.

25. Базова електрична модель ДТЛ – логіки.
26. Базова електрична модель ТТЛ – логіки.
27. Базова електрична модель I^2L – логіки.
28. Базова електрична модель МОН – логіки.
29. Базова електрична модель КМОН – логіки.
30. Основні засоби та прийоми алгебри логіки.
31. Табличне моделювання електронних схем.
32. Алгебраїчне моделювання схем у вигляді СДНФ і СКНФ.
33. Графічне моделювання структурних електронних схем.
34. Моделювання схем на МОН транзисторах.
35. Моделювання схем на біполярних транзисторах.
36. Аналіз принципової електричної схеми.

ЛІТЕРАТУРА

1. Верьовкін Л.Л. Світанько М.В., Кісельов Є.М., Хрипко С.Л. Цифрова схемотехніка : Підручник. Запоріжжя: ЗДІА, 2016. 214 с.