

Лекція 11. Аналого-цифрові перетворювачі

Аналого-цифровими перетворювачами (АЦП) називаються пристрої, які перетворюють аналогову величину в пропорційне число, тобто створюють цифрову копію аналогової величини і таким чином перетворюють аналог на код.

Аналого-цифрове перетворення містить наступні операції: дискретизацію, квантування та кодування.

Дискретизація складається з вибору із неперервного за часом аналогового сигналу U_c окремих миттєвих його значень (рис. 11.1), які надходять через визначений часовий проміжок $\Delta t = (t_{i+1} - t_i)$.

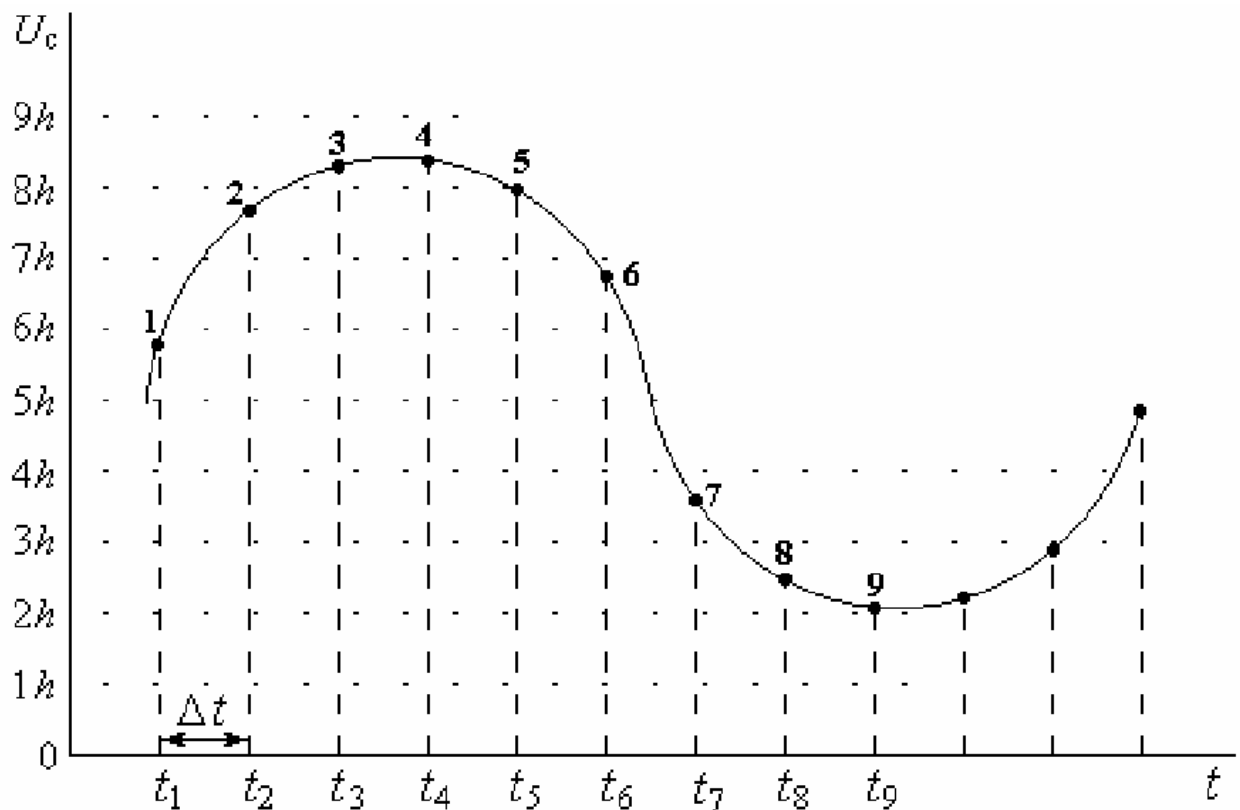


Рисунок 11.1 – Дискретизація та квантування неперервного сигналу

Моменти $t_1, t_2, \dots, t_{i-1}, t_i$, в яких визначаються миттєві значення, називаються тактовими моментами часу, а різниця між суміжними моментами Δt - тактовим інтервалом часу. Дискретні значення сигналу слід відраховувати з таким малим інтервалом Δt , щоб можна було б установити сигнал в аналоговій формі з можливо малою похибкою.

Згідно з теоремою Котельникова, якщо сигнал має обмежений спектр, тобто всі його спектральні складові мають частоти нижче, ніж деяка частота F_{max} , то для установлення аналогового сигналу з послідовності його дискретних значень тактовий інтервал має задовольняти умові

$$\Delta t \leq \frac{1}{2F_{max}}.$$

Наприклад, при дискретизації сигналів, які мають спектр частот 300...3400 Гц, вибирається тактова частота $F > 2F_{max} = 6800$ Гц. При цьому тактовий інтервал становить $\Delta t < 1/F = 147$ мкс.

Операція квантування складається з утворення сітки так званих рівнів квантування (рис. 11.1), які зсунені один відносно одного на крок квантування h . При цьому кожний рівень має свій порядковий номер (0; 1; 2; ...).

Кодування здійснюється тим, що здобуті в процесі дискретизації значення аналогового сигналу U_c замінюють ближчими до них номерами рівнів квантування.

Так, значення напруги в момент t_1 замінюється номером 6 ближчого до нього рівня квантування $6h$, в тактові моменти t_2 ; t_3 ; t_4 та t_5 значення напруги U_c замінюються номером 8 ближчого до них рівня квантування $8h$, моменту t_8 відповідає або номер 3, або номер 2 і т.д.

Отже, квантування - це визначення для кожної точки дискретизації сигналу ближчого номера рівня з існуючих.

Процес квантування вносить похибку $\delta_{кв}$, яка називається шумом квантування і визначається в межах $(-h/2 < \delta_{кв} < +h/2)$. Зменшення шуму квантування досягається шляхом зменшення кроку квантування h , але це призводить до збільшення числа рівнів, через що ускладнюється АЦП. Щоб запобігти невиправданого нарощування апаратних засобів, крок квантування вибирають таким, що дорівнює припустимій абсолютній похибці δ :

$$h = \delta.$$

Тоді при завжди відомій максимальній вхідній напрузі сигналу $U_{c,max}$ кількість кроків квантування становить

$$K = \frac{U_{c.\max}}{h}.$$

Чим більше число рівнів квантування, тим точніше відтворюється цифрова копія аналогового сигналу U_c , але це збільшення обмежується ускладненням пристрою, бо кількість кроків квантування визначає число двійкових розрядів відповідних вузлів апаратури. Тому число рівнів квантування для кожного конкретного випадку вибирається за умов одержання заданих параметрів перетворення.

Таким чином, в процесі квантування послідовність визначених при дискретизації значень аналогового сигналу замінюється послідовністю відповідних чисел (номерів рівнів квантування). Нарешті, в процесі кодування числа послідовності номерів рівнів квантування зображуються у певній системі числення, наприклад, у двійковій.

Таким чином, при аналого-цифровому (АЦ) перетворенні, який складається з процесів квантування за рівнем дискретизованого в часі аналогового сигналу U_c та подальшого його кодування, на виході формується двійкове й-розрядне число $N = \{x_n, x_{n-1}, x_{n-2}, \dots, x_i\}$.

Класифікація АЦП, якою тепер користуються, показує, як у часі розгортається процес перетворення. За такою класифікацією всі АЦП можна поділити на три типи: послідовні, паралельні та паралельно-послідовні.

До послідовних АЦП відносяться такі, де перетворення відбувається послідовно за часом, тобто крок за кроком. Такими АЦП являються перетворювачі розгортальної дії, АЦП стежного перетворення, перетворювачі напруги в частоту, АЦП інтегруючого типу тощо. Усі ці АЦП дозволяють одержувати високу розрядність, але мають низьку швидкодію.

Паралельні АЦП побудовані за принципом одноразового перетворення сигналу шляхом його кодування за допомогою набору компараторів. Такі АЦП виявляються більш швидкодіючими за інші і досягають частот перетворення 100 ... 400 МГц. До недоліків паралельних АЦП відноситься збільшення числа компонентів схеми при зростанні розрядності вихідного числа.

Паралельно-последовні АЦП засновані на двоступеневому алгоритмі перетворення: спочатку відбувається визначення старших розрядів вихідного числа за допомогою першого малорозрядного паралельного АЦП, а далі виділяється залишок аналогового сигналу, який визначається молодшими розрядами за допомогою другого малорозрядного паралельного АЦП. Зв'язок між цими двома паралельними АЦП відбувається за послідовним алгоритмом.

11.1 Параметри АЦП

Усі параметри АЦП, так само, як і ЦАП, можна поділити на дві групи: статичні та динамічні.

Найважливішими статичними параметрами АЦП є такі, що характеризують похибку перетворення.

Число розрядів або розрядність - це найближче ціле двійкового логарифму номінального значення вихідного числа N

$$q = \log_2 N.$$

При подачі на вхід АЦП лінійної змінної напруги на виході спостерігається послідовна зміна чисел.

Залежність між вхідною аналоговою напругою U_x , яка перетворюється, і вихідним числом N називається характеристикою перетворення (ХП) (рис. 11.2).

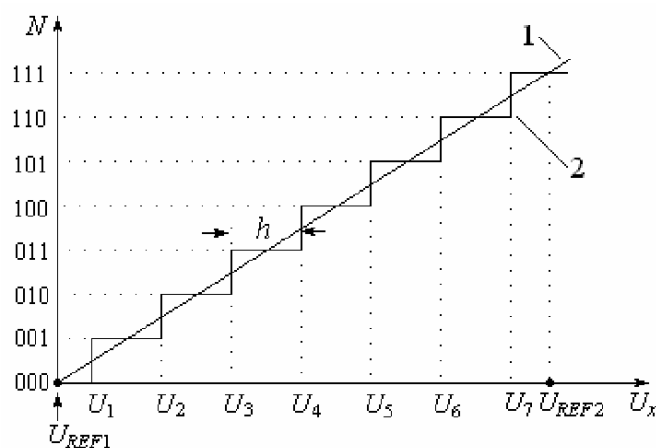


Рисунок 11.2 – Номінальна характеристика перетворення двійкового трьохрозрядного ЦАП

Характеристика перетворення АЦП, як і для ЦАП, може надаватися у вигляді таблиць, графіків або формул. ХП описується рядом параметрів. Точки на осі абсцис відповідають напрузі міжчислових переходів.

Під напругою міжчислового переходу розуміється така вхідна напруга, статистичні ймовірності перетворення якої в заданому і попередньому значеннях вихідного числа рівні.

Для ідеального АЦП напруги міжчислових переходів відповідають опорним напругам, які формуються ЦАП.

На рисунку 11.2 показана лінійна ХП (1), яка утворюється при необмеженому зменшенні кроку квантування h . Початкова опорна напруга реальної ХП (2) становить $U_{REF1} = 0$.

Для одержання ХП ідеального АЦП необхідно, щоб напруга першого міжчислового переходу U_1 розміщувалась на відстані $h/2$ від початкової опорної напруги $U_{REF1} = 0$. Аналогічно, напруга останнього міжчислового переходу U_{i+1} повинна відрізнятись від максимальної опорної напруги U_{REF2} на половину кроку квантування ХП. Для ідеального АЦП ширина сходинки дорівнює кроку квантування

$$h = \Delta U = U_{i+1} - U_i = \frac{U_{REF2} - U_{REF1}}{2^{n-1}}.$$

Реальна ХП АЦП може значно відрізнятись від ідеальної, завдяки неідентичності кроків квантування. Відхилення реальної ХП від ідеальної визначає похибка АЦП і характеризується наступними параметрами: нелінійність; напруга зсуву нуля; диференційна нелінійність.

Дійсне значення вхідної напруги в нульовій точці ХП, відносно номінального нульового значення цієї напруги, визначає напругу зсуву нуля.

Фізично ця напруга показує паралельний зсув ХП уздовж осі абсцис.

Нелінійність АЦП - це відхилення вхідної напруги в будь-якій точці ХП від величини, визначеної за ідеальною ХП у цій же точці. Цей параметр характеризує відхилення центрів сходинки дійсної ХП від прямої лінії, що апроксимує номінальну ХП.

Диференційна нелінійність АЦП - це відхилення дійсних значень кроків квантування ХП від їхнього середнього значення. Диференційна нелінійність визначає, наскільки відрізняється реальна сходинка між сусідніми числами від ідеальної.

Діапазон перетворень - це різниця між максимальним та мінімальним значеннями вхідної напруги

$$A = U_{\text{вх max}} - U_{\text{вх min}}.$$

Для розрахунку кількості кроків квантування використовують поняття відносної похибки АЦ перетворення $\delta = 2^{-n}$, де n - число розрядів.

Якщо відносна похибка АЦ перетворення задана, то її приймають за відносний крок квантування і тоді кількість кроків квантування становить

$$K = 1/\delta.$$

Наприклад, припустима відносна похибка перетворення становить $5 \cdot 10^{-3}$. Тоді кількість кроків квантування дорівнює 1000. Це число забезпечують 10 двійкових розрядів АЦП: $2^{10} = 1024$.

До *динамічних* параметрів належать швидкодія та час перетворення.

Швидкодія АЦП характеризується часом перетворення або частотою перетворення.

Час перетворення t_c - це інтервал часу між моментами появи двох сусідніх вихідних чисел.

11.2 Схеми АЦП

Відомо багато способів АЦ перетворення і кожний з них має свої переваги й недоліки для конкретних практичних випадків.

Серед схем АЦП найчастіше зустрічаються АЦП розгортального перетворення, АЦП стежного перетворення та АЦП паралельного кодування.

АЦП розгортального перетворення

Принцип роботи АЦП розгортального перетворення полягає в зіставленні вхідної напруги U_x (рис. 2.3 а) з еталонною U_0 , послідовному нарощуванні

еталонної напруги U_0 та формуванні чисел N_1, N_2, \dots, N_i , пропорційних аналоговому сигналу, коли еталонна напруга досягає вхідної: $U_0 = U_x$.

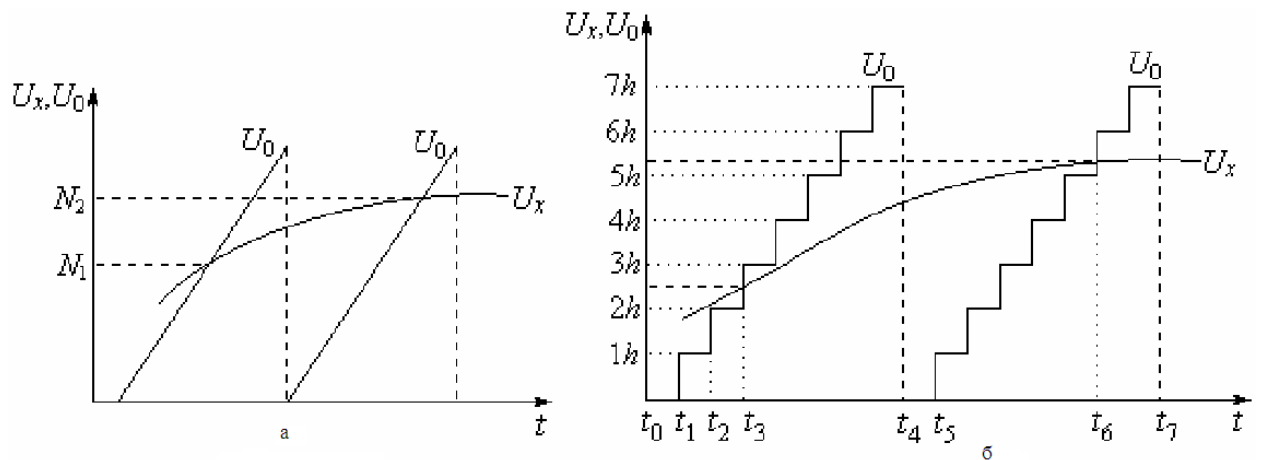


Рисунок 11.3 – Часова діаграма роботи АЦП розгортального перетворення: а – принцип; б – реалізація

Структурна схема АЦП розгортального перетворення (урівноваження) представлена на рисунку 11.4.

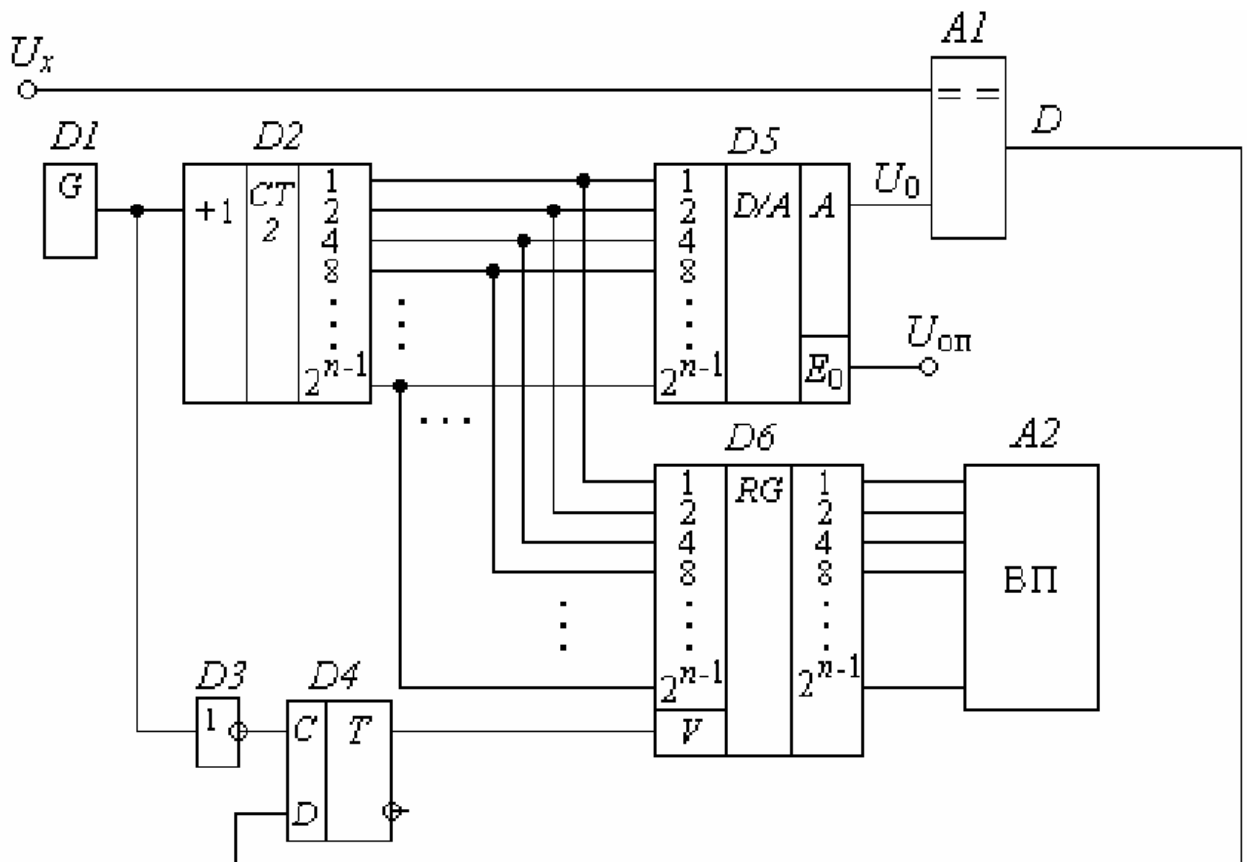


Рисунок 11.4 – АЦП розгортального перетворення

До складу АЦП розгортального перетворення мають входити наступні пристрої:

- генератор прямокутних імпульсів $D1$;
- лічильник імпульсів $D2$;
- ЦАП $D5$;
- формувач одиничного імпульсу $D3, D4$ для запуску регістра $D6$;
- компаратор $A1$;
- відтворювальний пристрій $A2$, яким може бути цифровий індикатор, інтерфейс передавання тощо.

АЦП розгортального перетворення працює наступним чином.

З кожним імпульсом генератора $D1$ вміст лічильника $D2$ збільшується на одиницю, через що еталонна напруга U_0 на виході ЦАП $D5$ збільшується на один крок квантування k (рис. 11.3 б). Так у момент t_1 в лічильник $D2$ потрапляє один імпульс і тому $U_0 = 1h$. У момент t_2 вміст лічильника дорівнює 2, через що $U_0 = 2h$. У момент t_3 еталонна напруга становить $U_0 = 3h$ і т.д. Таким чином, вмістом лічильника $D2$ є номер рівня еталонної напруги U_0 .

Після кожного імпульсу генератора $D1$ через напівперіод на виході інвертора $D3$ з'являється фронт для запуску тригера $D4$, щоб записати в регістр $D6$ вміст лічильника $D2$. Однак запуск тригера $D4$ здійснюється не завжди, а тільки при $U_0 > U_x$. До моменту t_3 сигнал U_x недокомпенсований ($U_0 < U_x$) і тому вихідна напруга компаратора $A1$ нульова: $D = 0$. Тригер $D4$ залишається в нульовому стані, через що вміст лічильника $D2$ в регістр $D6$ не записується.

У момент t_3 на третьому імпульсі в лічильнику $D2$ сигнал перекомпенсований ($U_0 > U_x$) еталонною напругою $U_0 = 3h$, через що на виході компаратора $D = 1$. Тригер $D4$ підготовлений до зведення. Через напівперіод після моменту t_3 на вході С тригера з'явиться фронт і тригер $D4$ зводиться, записуючи вміст лічильника $D2$ в регістр $D6$, тобто 3. Так, у момент t_3 значення вхідної напруги U_x перетворилося на номер рівня $3h$, тобто на число 3.

Незважаючи на велику чи малу вхідну напругу U_x , лічильник $D2$ після перекомпенсації продовжує накопичувати імпульси до повної місткості. При

цьому тригер $D4$ залишається в установленому стані. Фронту на його виході немає і тому вміст регістра $D6$ не поновлюється.

У момент t_4 лічильник $D2$ переповнюючись, скидається в нульовий стан. Сигнал U_x знову стає недокомпенсованим ($U_0 < U_x$) і тому $D = 0$. Наступний фронт інвертора $D3$ скидає тригер $D4$ у нульовий стан. Його вихідний зріз при цьому не поновлює запис у регістр $D6$, залишаючи в ньому вміст 3.

З моменту t_5 процес заповнення лічильника $D2$ і наслідків цього повторюється. До моменту t_6 сигнал U_x недокомпенсований ($U_0 < U_x$) і тому $D = 0$. Тригер $D4$ залишається в нульовому стані, через що вміст лічильника $D2$ в регістр $D6$ не записується.

У момент t_6 в лічильник $D2$ надійшло 6 імпульсів. При цьому еталонна напруга $U_0 = 6h$ перевищує вхідну U_x , тобто настає перекомпенсація сигналу ($U_0 > U_x$), через що $D = 1$. Тригер $D4$, зводячись, записує в регістр $D6$ новий номер рівня еталонної напруги $U_0 = 6h$, тобто 6. Так, у момент t_6 значення вхідної напруги U_x перетворилося на номер рівня $6h$, тобто число 6 і т.д.

Отже з кожним фактом перекомпенсації сигналу ($U_0 > U_x$) поновлюється вміст регістра $D6$, який є результатом аналого-цифрового перетворювання. Ці результати потрапляють на відтворювальний пристрій ВП $A2$, призначення і схема якого для кожної окремої задачі є своїми. ВП може бути дешифратором цифрового індикатора, перетворювачем коду, інтерфейсом системи передачі даних тощо.

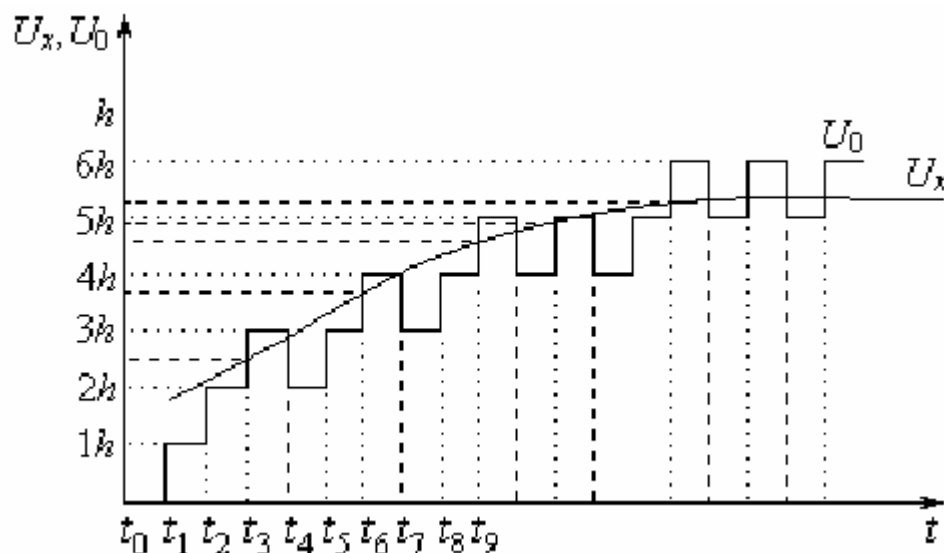
Перевагою АЦП розгортального перетворення (рис. 11.4) є висока роздільна здатність, яка зумовлена відсутністю зворотного зв'язку (зв'язок $A1 - D4$ не є зворотним, бо не впливає на роботу елементів тракту сигналу: $D2, D5$ та ін.). Через це можна без появи самозбудження збільшувати коефіцієнт підсилення компаратора $A1$, підвищуючи саме тим роздільну здатність.

Значним недоліком АЦП розгортального перетворення є дуже мала швидкодія, яка зумовлена тим, що незалежно від рівня вхідної напруги U_x (рис. 13.3 б), лічильник імпульсів $D2$ починає свою роботу з нульового стану

(моменти t_0, t_4, t_7 і т. ін.) для кожного перетворювання (моменти t_3, t_6, \dots). При цьому втрачається значний час $t_3 \dots t_4$. Цей недолік усунений в АЦП стежного перетворення.

11.3 АЦП стежного перетворення

Принцип стежного аналого-цифрового перетворення полягає в тому, що після кожної перекомпенсації еталонна напруга U_0 (рис. 11.5) зменшується не на всю величину, а тільки, щоб викликати недокомпенсацію. Так еталонна напруга U_0 “стежить” за вхідною напругою U_x , відхиляючись від неї лише на малу величину. На це відхилення потрібний малий час, через що підвищується швидкодія.



..... Момент віднімання імпульсу

----- Момент підсумовування імпульсу

Рисунок 11.5 – Стежне аналого-цифрове перетворення

Схема АЦП стежного перетворення наведена на рисунку 11.6. Вона відрізняється від схеми АЦП розгортального перетворення (рис. 11.4) лише тим, що лічильник імпульсів D2 (рис. 11.6) реверсивний, а вихід D компаратора A1 зв'язаний зі входом реверсу R лічильника D2 для керування напрямом рахування.

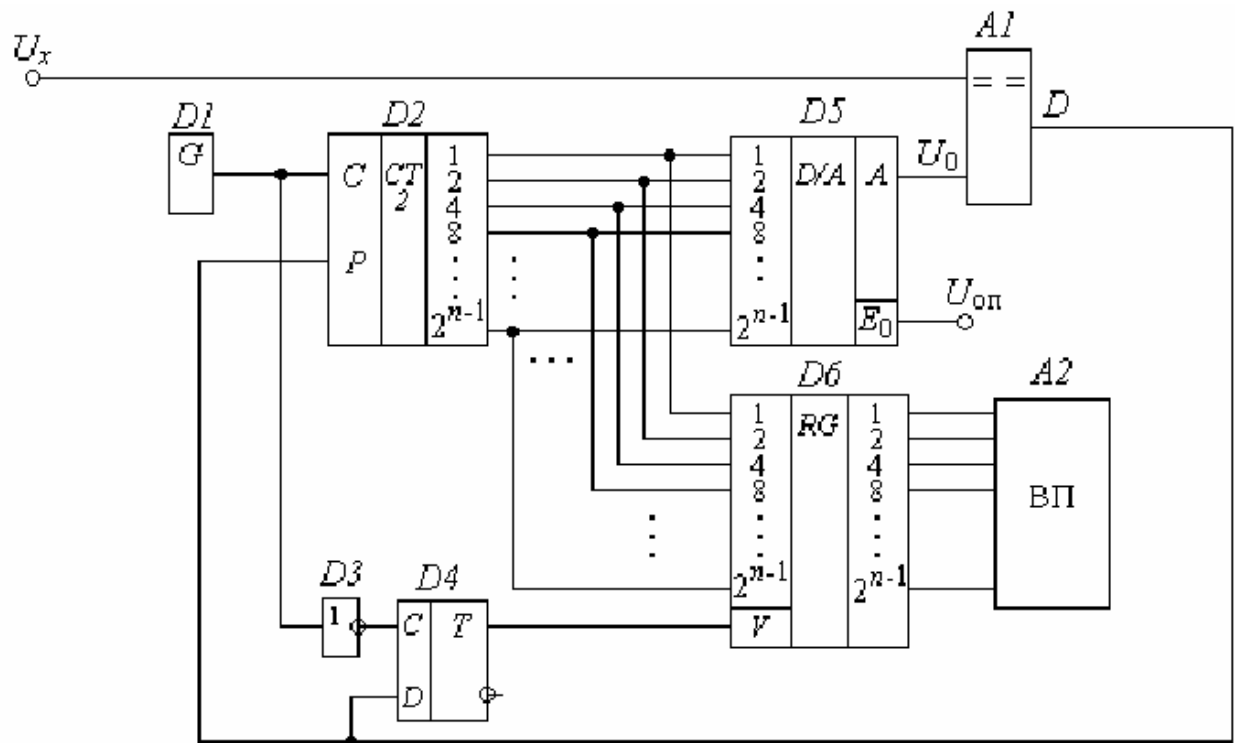


Рисунок 11.6 – Стежачий АЦП

АЦП стежного перетворення працює наступним чином.

До моменту t_3 (рис. 11.5) еталонна напруга U_0 менше вхідної U_x . Сигнал недокомпенсований ($U_0 < U_x$), через що вихід $D = 0$ компаратора $A1$ встановлює по входу реверсу P режим підсумовування лічильника $D2$ (рис. 11.6). Тоді в моменти t_1 , t_2 і t_3 лічильник $D2$ накопичує імпульси, збільшуючи через ЦАП $D5$ еталонну напругу U_0 .

У момент t_3 на третьому імпульсі в лічильнику $D2$ сигнал перекомпенсований ($U_0 > U_x$) еталонною напругою $U_0 = 3h$, через що на виході компаратора $D = 1$. Тригер $D4$ підготовлений до зведення.

Через напівперіод після моменту t_3 на вході C тригера з'явиться фронт і тригер $D4$ зводиться, записуючи вміст лічильника $D2$ в регістр $D6$. Так, у момент t_3 значення вхідної напруги U_x перетворилося на номер рівня $3h$, тобто на число 3.

При перекомпенсації ($U_0 > U_x$) напруга $D = 1$ встановлює по входу реверсу P режим віднімання лічильника $D2$. Тому в момент t_4 вміст лічильника $D2$ зменшується на одиницю, знижуючи саме тим еталонну напругу U_0 на

один крок квантування h . Вхідна напруга U_x стає недокомпенсованою ($U_0 < U_x$), через що вихідна напруга компаратора $D = 0$ повертає режим підсумовування лічильника $D2$.

У момент t_5 вміст лічильника $D2$ збільшується на одиницю, підвищуючи еталонну напругу U_0 на один крок квантування h , але сигнал залишається недокомпенсованим ($U_0 < U_x$). Тому режим лічильника $D2$ не змінюється, а в момент t_4 вміст лічильника збільшується до 4. Оскільки при цьому настає перекомпенсація ($U_0 > U_x$), то вміст 4 заноситься в регістр $D6$.

Далі цей процес продовжується. Так у момент t_7 еталонна напруга U_0 зменшиться на h , у моменти t_8 і t_9 збільшиться відповідно на h і в момент t_9 перекомпенсує сигнал. В лічильнику $D2$ і відповідно в регістрі $D6$ буде число 5 і т.д.

Так еталонна напруга U_0 змінюється не на весь свій діапазон, як в АЦП розгортального перетворення, а лише на декілька кроків квантування, “стежачи” за вхідною напругою U_x . Це й підвищує швидкодію.

Головний недолік АЦП стежного перетворення полягає в тому, що АЦП має зворотний зв'язок ($A1 - D2$). Через це слідкуючі АЦП мають схильність до самозбудження. Тому підсилення $A1$ має бути менше за АЦП розгортального перетворення, через що й роздільна здатність менше.

Наступним недоліком є те, що час перетворення хоча і менше за АЦП розгортального перетворення, але може займати декілька тактових інтервалів.

Цей недолік усунений в АЦП паралельного кодування, де час перетворення завжди дорівнює лише одному тактовому інтервалу.

11.4 АЦП паралельного кодування

АЦП паралельного кодування - це найбільш швидкодіючі перетворювачі. Висока швидкодія цього типу АЦП забезпечується за рахунок одночасного порівняння вхідного сигналу з багатьма N квантами опорної напруги на N компараторах.

На рисунку 11.7 наведена схема семирозрядного АЦП паралельного кодування.

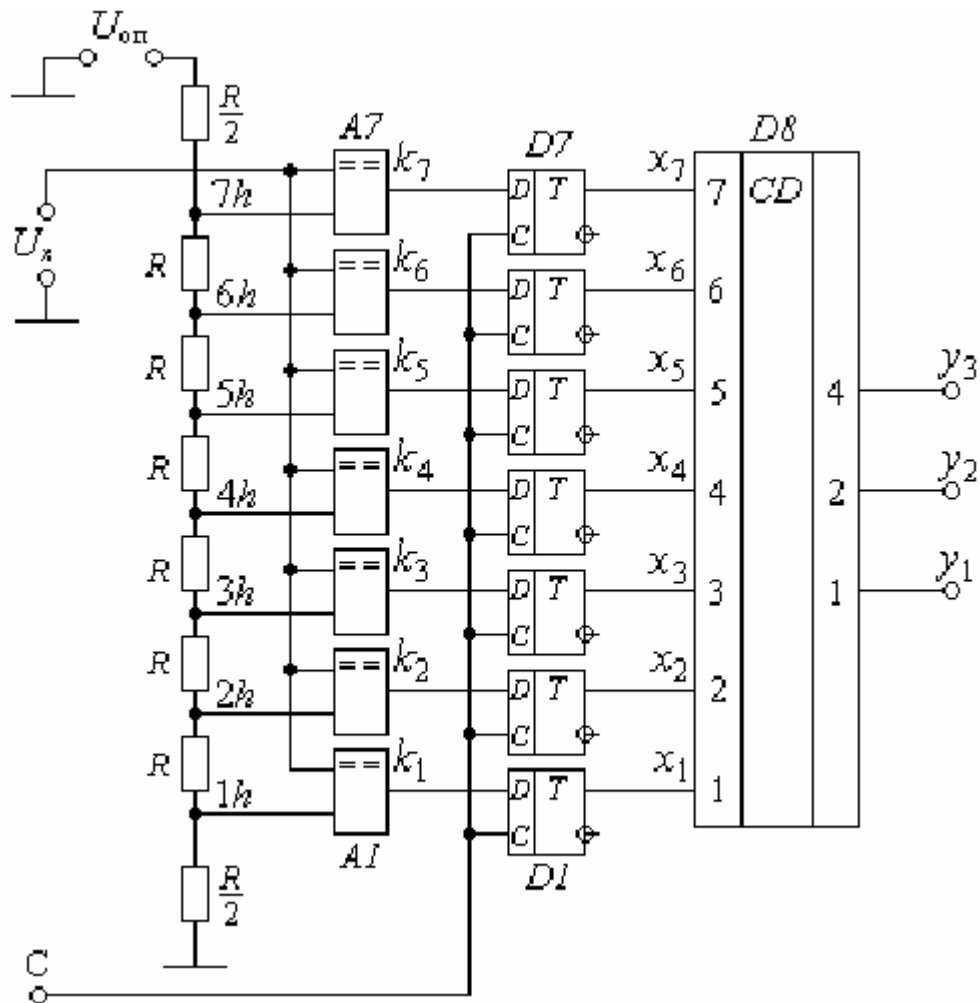


Рисунок 11.7 - АЦП паралельного кодування

АЦП містить подільник опорних напруг на резисторах $R/2, R, R, \dots, R/2$; компаратори $A1 - A7$; тригери $D1 - D7$ та пріоритетний шифратор $D8$.

Компаратори зіставляють вхідну напругу U_x з усіма опорними напругами $1h, 2h, \dots, 7h$, кількість яких дорівнює числу розрядів.

Тригери запам'ятовують номери рівнів опорної напруги, до якої наближена вхідна напруга U_x . Ці тригери необхідні для того, щоб перегони між виходами компараторів не впливали на роботу шифратора.

Подільник опорних напруг є послідовним з'єднанням високоточних резисторів, які утворюють шину ділення стабілізованого джерела опорної на-

руги $U_{оп}$ з виводами через кожний крок квантування. Кількість виводів дорівнює числу розрядів у коді “1 із n ”.

Усі виходи подільника з'єднанні з першими входами компараторів А1 - А7, на другі входи яких подана вхідна напруга U_x , яка підлягає аналогово-цифровому перетворенню. Виходи компараторів $k_1 \dots k_7$ з'єднанні відповідно з D-входами тригерів D1- D7, прямі виходи яких підключені до входів $x_1 \dots x_7$ шифратора D8.

Паралельний АЦП працює наступним чином.

Вхідна напруга U_x одночасно порівнюється з опорними рівнями, які одержані з подільника. В залежності від неї виходи компараторів набувають значень, які наведені в таблиці станів (табл. 11.2).

Таблиця 11.2 - Стани елементів АЦП паралельного кодування

Вхідна напруга U_x	Стани компараторів							Стани шифратора			Десятькове число
	k_7	k_6	k_5	k_4	k_3	k_2	k_1	y_3	y_2	y_1	N
0	0	0	0	0	0	0	0	0	0	0	0
1h	0	0	0	0	0	0	1	0	0	1	1
2h	0	0	0	0	0	1	1	0	1	0	2
3h	0	0	0	0	1	1	1	0	1	1	3
4h	0	0	0	1	1	1	1	1	0	0	4
5h	0	0	1	1	1	1	1	1	0	1	5
6h	0	1	1	1	1	1	1	1	1	0	6
7h	1	1	1	1	1	1	1	1	1	1	7

Стани компараторів $k_1 \dots k_7$ за командою С запам'ятовуються відповідно тригерами D1 ... D7. Завдяки цим тригерам входи шифратора $x_1 \dots x_7$ позбавлені аналогових змін напруг, які діють на виходах компараторів. Тому входи шифратора D8 не зазнають перегонів, які викликають його хибні спрацьовування. Щодо станів $x_1 \dots x_7$, то вони збігаються з станами $k_1 \dots k_7$.

З схеми (рис. 11.7) і таблиці 11.2 видно, що на входи $x_1 \dots x_7$ шифратора D8 надходить номер того рівня опорної напруги, якому дорівнює вхідна напруга U_x з похибкою $\pm h/2$, де h - крок квантування.

Отже будь-яка вхідна напруга за будь-якої U_x кількості кроків квантування перетворюється на число за лише один такт синхроімпульсу C . Тому швидкодія паралельного АЦП найбільша.

Умовне позначення АЦП наведено на рисунку 11.8.

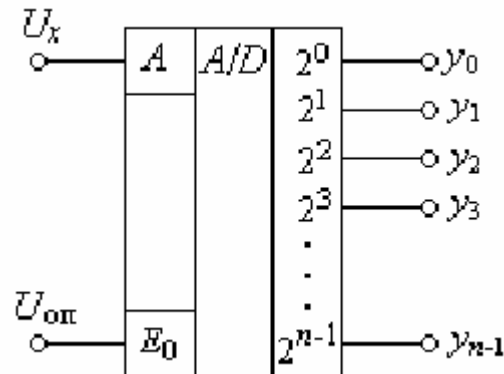


Рисунок 11.8 - Умовне позначення АЦП

Недоліком АЦП паралельного кодування є значні апаратні витрати, які пропорційні розрядності перетворювача. Наприклад, при заданій припустимій похибці перетворення 1%, тобто кроку квантування 1%, згідно з формулою

$$K = 1/\delta,$$

потрібно 100 кроків квантування. Для цього необхідно мати понад 100 резисторів, 100 компараторів, 100 тригерів і 100-входовий шифратор. Реалізувати ці вимоги досить складно.

Зазначений недолік частково усунений в послідовно-паралельних АЦП, але за рахунок зменшення швидкодії вдвічі.

11.5 Послідовно-паралельні АЦП

В паралельно-послідовних АЦП використовують два аналогово-цифрових перетворення: спочатку вхідну напругу перетворюють на число з великим кроком квантування, а потім залишену частину вхідної напруги в межах до одного великого кроку перетворюють дрібними кроками квантування.

Нехай припустимо похибка аналогово-цифрового перетворення становить $\delta = 1\%$. Тоді крок квантування $h = \delta$ також дорівнюватиме 1%, а кількість кроків досягне $1/0,01 = 100$. Як зазначалося раніше, для цього необхідне обладнання 100 унітарних розрядів.

Використаємо два АЦП по 10 кроків квантування в кожному. Кроки квантування дорівнюватимуть відповідно 10% першого АЦП та 1% - другого. При цьому перший АЦП компенсуватиме вхідний сигнал з похибкою $\pm 5\%$, а залишок $< 10\%$ компенсуватиме другий АЦП з похибкою $\pm 0,5\%$. Тоді крок квантування, як і в паралельному АЦП, становить 1%, але необхідні лише 20 унітарних розрядів, а не 100.

Схема такого паралельно-последовного АЦП наведена на рисунку 11.9.

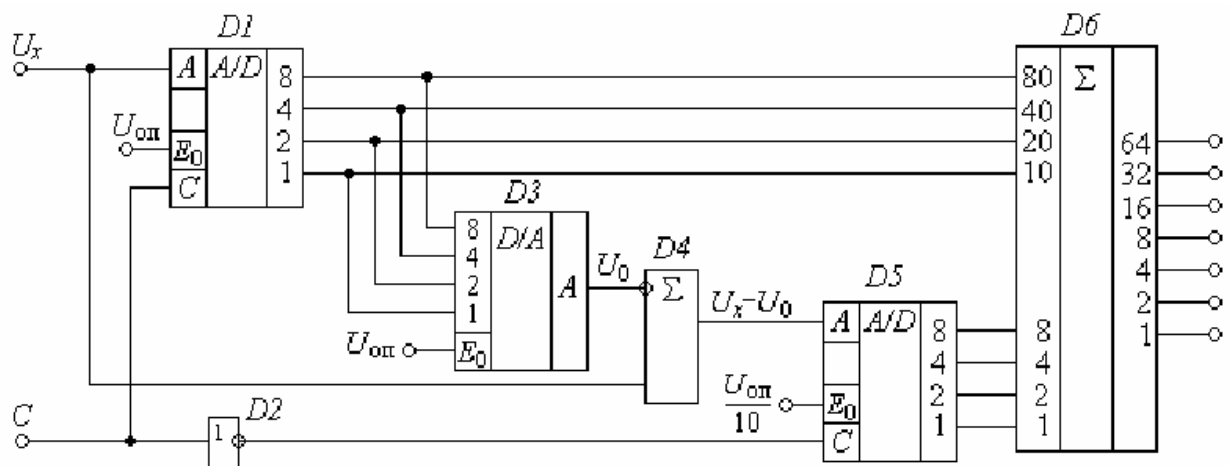


Рисунок 11.9 - Паралельно-последовний АЦП

Схема містить два АЦП D1 та D5. АЦП D1 має опорну напругу $U_{оп}$, а АЦП D5 - у 10 разів меншу. Тому крок квантування АЦП D1 становить $h_1 = U_{оп}/10 = 0,1U_{оп}$ (тобто 10%), а АЦП D5 має крок квантування $h_2 = 0,1U_{оп}/10 = 0,01U_{оп}$ (тобто 1%).

АЦП працює наступним чином.

Завдяки інвертору D2 перетворювачі D1 і D5 спрацьовують по черзі: спочатку фронт $C = 1$ виставляє число на виходах D1, а через напівперіод при $C = 0$ фронт $\bar{C} = 1$ з'явиться на виході D2 і виставить число на виходах D5.

Число в АЦП D1 за допомогою ЦАП D3 перетворюється на аналогову напругу U_0 . Ця напруга, яка одержана з точністю $h_1 = 10\%$, подається на віднімач D4, на виході якого буде неперетворена частина $U_x - U_0$ вхідної напруги U_x .

Залишок неперетвореної частини $U_x - U_0$ потрапляє на другий АЦП D5, в якому вона перетворюється з точністю $h_2 = 1\%$.

Результати перетворення з виходів АЦП D1 потрапляють до входів старших розрядів цифрового суматора D6, а з виходів АЦП D2 - до входів молодших розрядів. Вагові коефіцієнти цих розрядів мають відрізнятись в нашому випадку в 10 разів.

Нехай вхідна напруга, яку треба перетворити на число, дорівнює $U_x = 99h_2$. Тоді число на виході суматора D6 має дорівнювати 99. Це здійснюється наступним чином. На виходах першого АЦП D1 буде число $8 + 1 = 9$. Суматором D6 воно сприймається як 90.

На виходах другого АЦП D2 буде число $8 + 1 = 9$. Разом $90 + 9 = 99$. При цьому на виходах суматора D6 буде двійкове число 1100011, десятковий еквівалент якого становить $64 + 32 + 3 = 99$.

Так, число 99 одержане не 99 унітарними розрядами, а лише двадцятьма.

Недоліком послідовно-паралельних АЦП є подвійний час перетворення порівняно з паралельним АЦП та досить значна кількість елементів, але кращого швидкодіючого АЦП сьогодні немає.