

Підсумкова контрольна робота №2

Робота оформлюється у електронному вигляді у форматі PDF з стандартним титульним листом.

Відповідь на запитання контрольної роботи має розгорнутий вигляд і відповідає тематиці, яка розглянута у лекційних матеріалах курсу.

Відповіді на запитання 1 контрольної роботи.

1. Визначити розрахункові значення необхідних параметрів.
2. Рисунки виконати у програмному застосуванні sPlan.

Для позитивної оцінки розрахунки та схеми повинні бути виконані у повному обсязі.

Завдання 1

Розрахувати схему інвертуючого підсилювача (рис. 2.1).

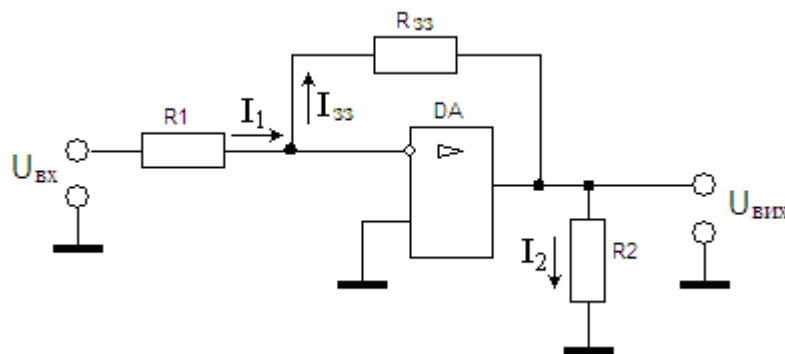


Рисунок 2.1 - Розрахункова схема інвертуючого підсилювача

В процесі виконання розрахунків необхідно визначити (табл. 2.1):

- 1) величини параметрів, які позначені в таблиці варіантів позначкою «×»;
- 2) потужність резисторів пристрою.

Завдання 2

Розрахувати схему інвертуючого суматора, виконаного за типом інвертуючого підсилювача з кількістю паралельних гілок на вході, яка дорівнює числу сигналів (рис. 2.2).

Таблиця 2.1 - Таблиця варіантів для виконання розрахунків

| Варіант | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 |
|----------------------------|------|-------|-----|-----|------|-------|-------|------|-------|-----|
| Параметр | | | | | | | | | | |
| $R_1, \text{кОм}$ | 1 | × | × | 1,1 | 1,2 | × | × | 1 | 2 | 1,1 |
| $R_{33}, \text{кОм}$ | × | 30 | 75 | 33 | × | × | 240 | × | × | 33 |
| $R_2, \text{кОм}$ | 2 | 1 | 6,2 | × | × | 2,4 | × | × | × | 2,2 |
| $U_{\text{ВХ1}}, \text{В}$ | 1,5 | 0,15 | × | × | × | 0,01 | × | × | -0,05 | × |
| $U_{\text{ВХ2}}, \text{В}$ | -2,5 | -0,25 | × | -5 | -5 | × | 1,2 | 2,2 | × | × |
| $I_1, \text{мА}$ | × | × | × | × | × | × | 0,005 | × | × | 0,2 |
| $I_{33}, \text{мА}$ | × | × | × | × | × | -0,05 | × | 0,02 | × | × |
| $I_2, \text{мА}$ | × | × | 1 | 2,5 | -2,5 | × | 1 | 0,01 | 0,55 | × |
| K_U | × | × | -50 | × | -100 | -120 | -24 | × | -110 | × |

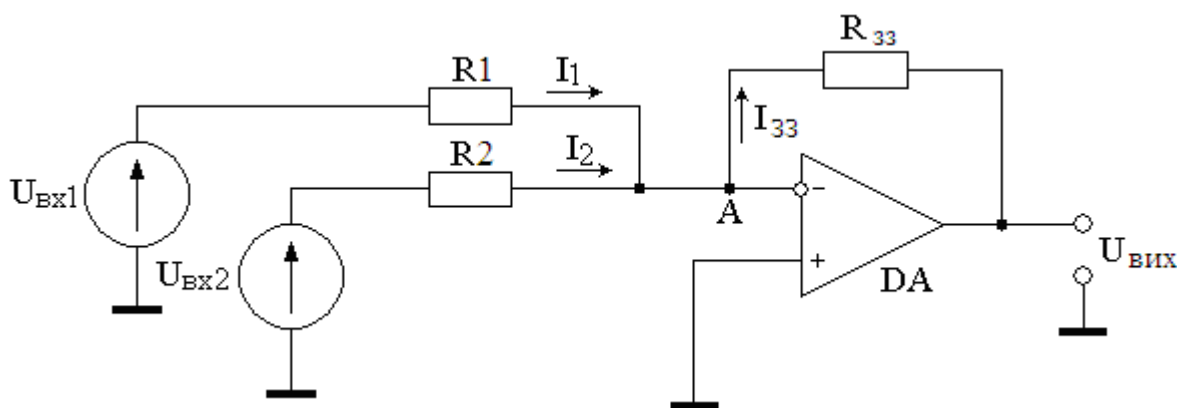


Рисунок 2.2 – Інвертуючий суматор на операційному підсилювачі

В процесі виконання розрахунків необхідно визначити (табл. 2.2).

- 1) Величини параметрів, які позначені в таблиці варіантів позначкою «×»
- 2) Знаком «-» вказано на те, які з параметрів непотрібно розраховувати у зв'язку з їх відсутністю.
- 3) Потужність резисторів пристрою.

Таблиця 2.2 - Таблиця варіантів для виконання розрахунків

| Варіант | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 |
|----------------------|-------|------|------|------|-------|-------|------|------|------|------|
| Параметр | | | | | | | | | | |
| n | 2 | 3 | 3 | 2 | 3 | 2 | 3 | 3 | 2 | 2 |
| $R_1, \text{кОм}$ | 1 | × | × | 1,1 | 1,2 | × | 3 | 1 | 2 | × |
| $R_2, \text{кОм}$ | 2 | × | 3 | × | × | 2,4 | × | 4 | × | 1,1 |
| $R_3, \text{кОм}$ | - | × | × | - | 2,5 | - | 5 | × | - | - |
| $R_{33}, \text{кОм}$ | × | 30 | 75 | 33 | 20 | × | 240 | × | × | 33 |
| $U_1, \text{В}$ | 1,5 | 0,15 | 0,35 | × | -0,75 | 0,01 | × | × | -0,5 | 0,35 |
| $U_2, \text{В}$ | -1,75 | 2,5 | × | 0,75 | 0,15 | -0,25 | -1,2 | × | 0,55 | × |
| $U_3, \text{В}$ | - | -1,5 | -1,5 | - | × | - | × | -1,5 | - | - |

| | | | | | | | | | | |
|----------------------------|------|------|-------|-------|------|------|-------|-------|------|------|
| $U_{\text{вих}}, \text{В}$ | -2,5 | -4 | × | -5 | -5 | × | 1,2 | -2,2 | 5,5 | × |
| $I_1, \text{мА}$ | × | 0,03 | 0,125 | 0,2 | × | × | 0,005 | 0,25 | × | 0,2 |
| $I_2, \text{мА}$ | × | 0,15 | 0,25 | 0,315 | × | × | × | -0,05 | × | × |
| $I_3, \text{мА}$ | – | × | × | – | 0,25 | – | -0,35 | × | – | – |
| $I_{\text{зз}}, \text{мА}$ | × | × | × | × | 2,5 | 0,05 | -0,1 | 0,2 | 0,25 | 0,35 |
| Вагові коефіцієнти * | × | × | × | × | × | × | × | × | × | × |

Завдання 3

Розрахувати, побудувати та провести аналіз функціонування пристрою відображення двійково-десятькової інформації чотирьохрозрядного коду 8-4-2-1 (ДСВА), у десятичному коді на двох семисегментних індикаторах.

1) Скласти таблицю функціонування пристрою відображення інформації (табл. 2.3), яка описує алгоритм функціонування перетворювача чотирьохрозрядного двійково-десятькового коду (ДСВА) від 0 до 15, у коді двох семисегментних індикаторів (рис. 2.3).

Таблиця 2.3 – Алгоритм функціонування пристрою

| ДС код | Старший розряд | | | | Молодший розряд | | | | Індикатор десятків | | | | | | | Індикатор одиниць | | | | | | |
|--------|----------------|----|----|----|-----------------|---|---|---|--------------------|----|----|----|----|----|----|-------------------|---|---|---|---|---|---|
| | D' | C' | B' | A' | D | C | B | A | a' | b' | c' | d' | e' | f' | g' | a | b | c | d | e | f | g |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 2 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 |
| 3 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 1 |
| 4 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| 5 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 |
| 6 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 |
| 7 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 0 |
| 8 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 9 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |
| 10 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 11 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 12 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 |
| 13 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 1 |
| 14 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| 15 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 |

На індикаторах засвічений сегмент «логічна 1», не засвічений сегмент «логічний 0» (рис. 2.4)

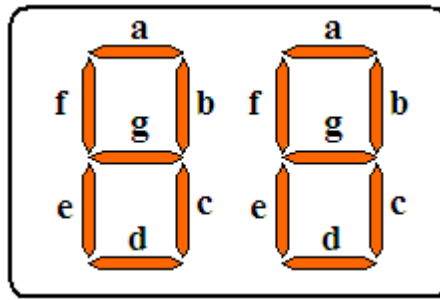


Рисунок 2.3 – Семисегментні індикатори для відображення інформації

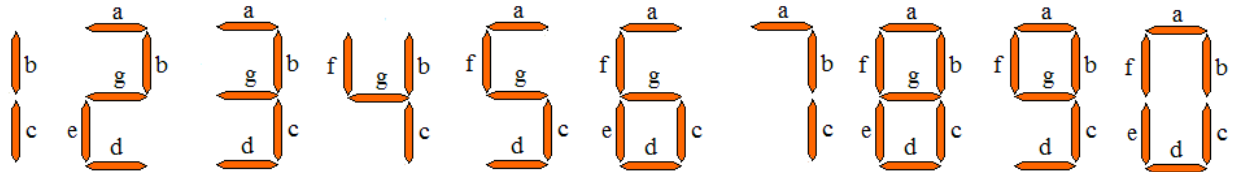


Рисунок 2.4 – Представлення цифр елементами індикаторів

2) Схему електричну принципову перетворювача двійково-десятькового коду чисел від 0 до 15 в коди семисегментних індикаторів може бути виконана на мікросхемах 7447РС (К555ИД18).

Мікросхема являє собою перетворювач логічних сигналів з двійково-десятькового коду 8-4-2-1 в код семисегментного індикатора з загальним анодом (рис. 2.5).

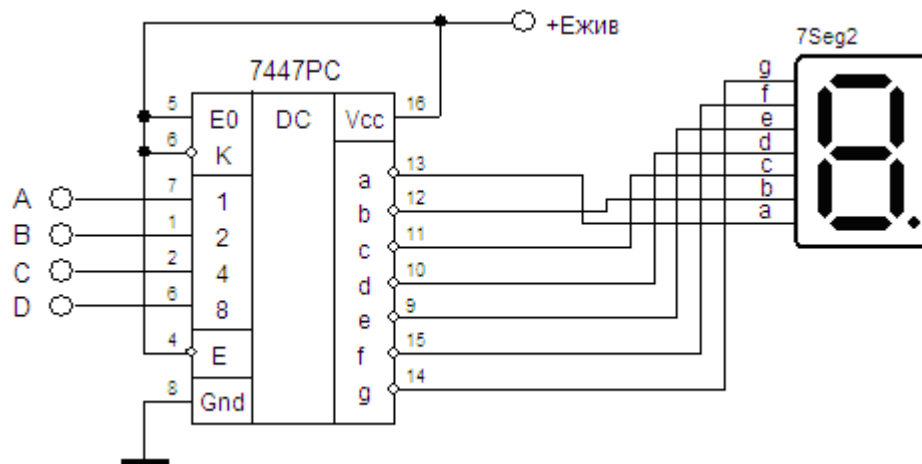


Рисунок 2.5 – Схема перетворення двійково-десятькового коду 8-4-2-1 в код семисегментного індикатора на мікросхемі 7447РС (К555ИД18)

3) Провести аналіз функціонування перетворювача в програмному забезпеченні Electronics Workbench (рис. 2.6).

Так-як мікросхема має виходи з відкритим колектором (активний нуль), а семисегментний індикатор в програмному забезпеченні EWB з загальним катодом, в схемі необхідно використати інвертори.

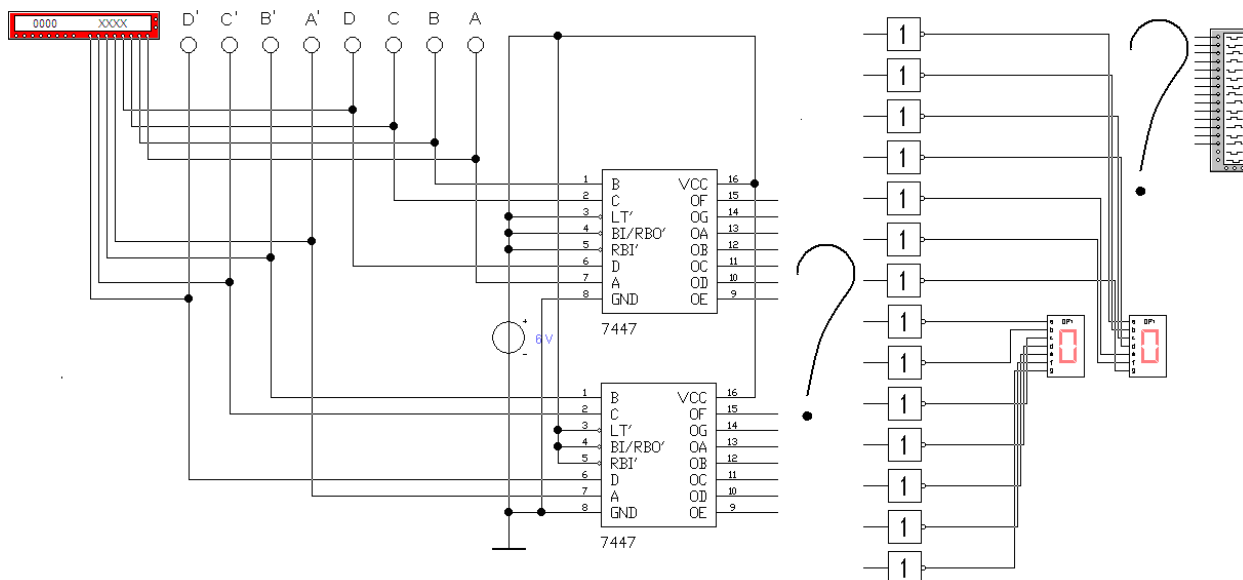
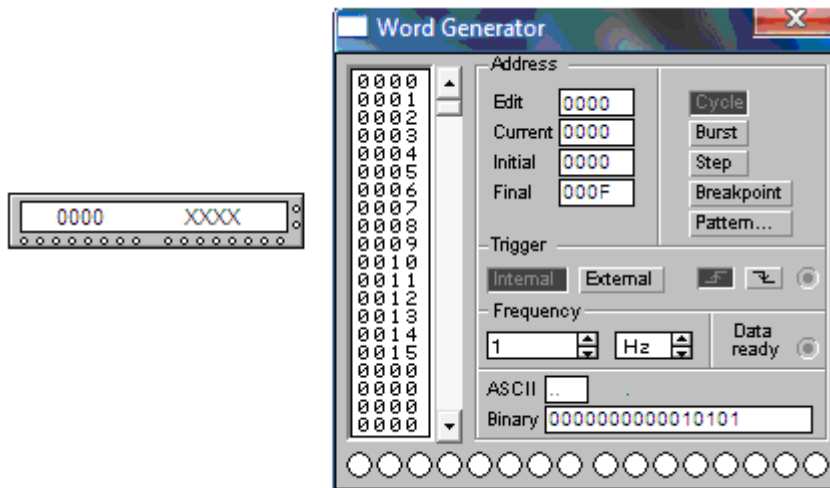


Рисунок 2.6 - Аналіз функціонування перетворювача двійково-десятькового коду від 0 до 15 в коди семисегментних індикаторів

4) Програмування Word Generator:



4) Зняти діаграму функціонування перетворювача.

Література

1. Верьовкін Л.Л., Світанько М.В., Кісельов Є.М., Хрипко С.Л. Цифрова схемотехніка : підручник. Запоріжжя : ЗДІА, 2016. 214 с. ISBN 978-617-685-023-6