

Міністерство освіти і науки України
Запорізький національний університет
Інженерний навчально-науковий інститут ім Ю. М. Потєбні

Кафедра: Електроніки, інформаційних систем та програмного
забезпечення

Лабораторна робота №2

з дисципліни Комп'ютерна електроніка

Дослідження цифрових схем селекторів та мультиплексорів

Студента (ки) 4 курсу, групи _____

(прізвище та ініціали)

Викладач Верьовкін Л.Л.

(посада, вчене звання, науковий ступінь, прізвище та ініціали)

Національна шкала _____

Кількість балів: _____ Оцінка: ECTS _____

м. Запоріжжя – 202_ рік

Мета роботи: ознайомлення з принципами побудови пристроїв комбінаційного типу призначених для комутації цифрових сигналів.

2.1 Короткі теоретичні відомості

Однобітовим селектором (демультиплексором) в цифровій техніці називають комбінаційний вузол з адресною передачею даних з одного входу в один з багатьох виходів. Для селектора, що виконується як логічний вузол, адреса задається двійковим кодом.

Як демультиплексор може використовуватися дешифратор, у якого замість сигналу дозволу вихідів подається інформаційний сигнал D.

У схемі стробуємого дешифратора «2 в 4» з активним нулем виходу інформаційний сигнал D подається на стробуємий вхід, двохрандна адреса АВ одного з чотирьох вихідних напрямів комутує входи дешифратора, а виходи дешифратора є виходами селектора, причому індекс активного або вибраного виходу збігається з номером набору адреси. На невибраних виходах формуватимуться рівні 1 (у дешифраторах з активною одиницею виходу - відповідно рівні 0). Функціонування демультиплексора здійснюється відповідно до таблиці відповідності (табл. 2.1).

Таблиця 2.1 – Таблиця відповідності демультиплексора “1 в 4”

Інформаційний сигнал	Адреса		Виходи			
	A	B	F0	F1	F2	F3
D	0	0	D	1	1	1
D	0	1	1	D	1	1
D	1	0	1	1	D	1
D	1	1	1	1	1	D

Із таблиці відповідності записуємо характеристичні рівняння демультиплексора:

$$F0 = D\bar{A}\bar{B}; \quad F1 = D\bar{A}B; \quad F2 = DA\bar{B}; \quad F3 = DAB.$$

Функціональна схема демультимплектора, яка відповідає цим рівнянням, приведена на рисунку 2.1. Вона має в своєму складі два інвертори і чотири елемента «І».

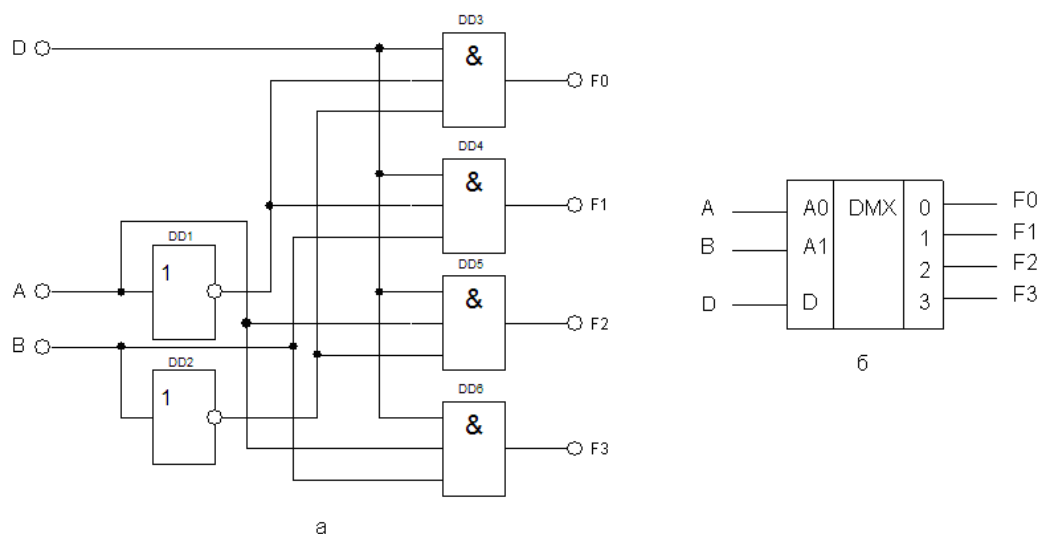


Рисунок 2.1 – Функціональна схема демультимплектора “1 в 4” (а) та його схемний аналог (б)

Якщо інформація $D = 1$ постійна, то демультимплексор виконує функції дешифратора. З іншого боку, якщо в дешифраторі замість сигналу OE подається інформаційний сигнал D , то він виконує функції демультимплектора.

Враховуючи схожість функцій, які виконують мікросхеми дешифраторів і демультимплексорів, вони мають однакове умовне позначення і називаються «Дешифратор – демультимплексор».

Мультимплексор – пристрій комбінаційного типу, який має n -адресних входів, $N = 2^n$ інформаційних входів, один вихід і здійснює керовану комутацію інформації, яка поступає по N вхідним лініям, на одну вихідну лінію. Комутація певної вхідної лінії відбувається відповідно до двійкового адресного коду. Якщо адресний код має n – розрядів, то можна здійснити $N = 2^n$ комбінацій адресних сигналів, кожна з яких забезпечить підключення однієї з N вхідних ліній до вихідної лінії. Такий мультимплексор називають « N в один». За наявності надлишкових комбінацій адресних сигналів можна спроектувати мультимплексор з будь-яким числом вхідних ліній $N \leq 2^n$

Розглянемо мультиплексор "4 в 1", що має 4 інформаційних входа і $\log_2 4 = 2$ адресних входа. Якщо є вхід дозволу виходу OE, то "0" на цьому вході повинен перевести вихід в пасивний стан. Алгоритм функціонування такого мультиплексора приведений в таблиці 2.2. Величина \times може набувати будь-яких значень.

Таблиця 2.2 – Таблиця відповідності мультиплексора "4 в 1"

DEC число	Входи								Вихід	Логічна функція
	A	B	OE	\overline{OE}	D0	D1	D2	D3		
0	0	0	1	0	D0	0	0	0	D0	$Q = D0\overline{A}\overline{B}$
1	0	1			0	D1	0	0	D1	$Q = D1\overline{A}B$
2	1	0			0	0	D2	0	D2	$Q = D2A\overline{B}$
3	1	1			0	0	0	D3	D3	$Q = D3AB$
\times	\times	\times			\times	\times	\times	\times	0	$Q=0$

Загальне рівняння матиме вигляд:

$$Q = OE \cdot (D0 \cdot \overline{A} \cdot \overline{B} + D1 \cdot \overline{A} \cdot B + D2 \cdot A \cdot \overline{B} + D3 \cdot A \cdot B)$$

Застосовуючи аксіоми подвійного заперечення і подвійності до правої частини рівняння, отримаємо:

$$Q = \overline{\overline{(OE \cdot D0 \cdot \overline{A} \cdot \overline{B}) \cdot (OE \cdot D1 \cdot \overline{A} \cdot B) \cdot (OE \cdot D2 \cdot A \cdot \overline{B}) \cdot (OE \cdot D3 \cdot A \cdot B)}}$$

Рівнянню відповідає схема, приведена на рисунку 2.2.

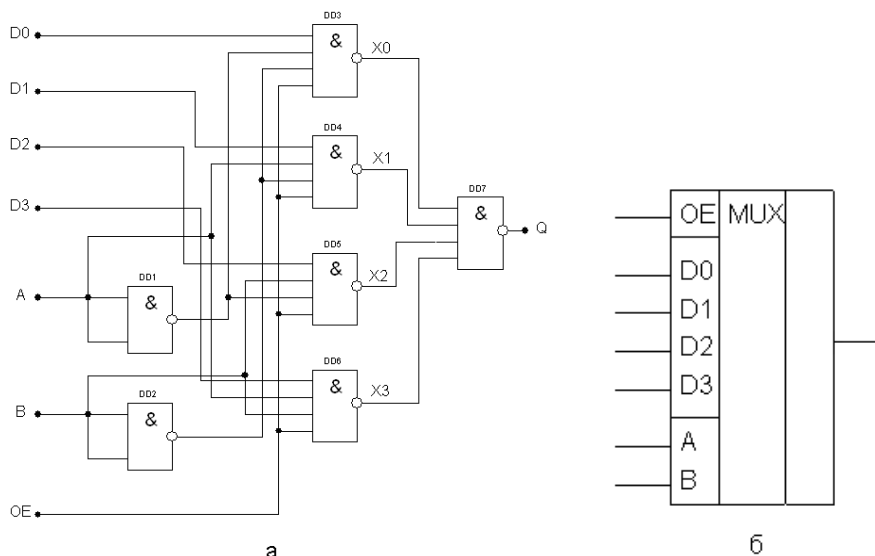


Рисунок 2.2 – Функціональна схема мультиплексора "4 в 1" (а) та його схемний аналог (б)

2.2 Послідовність і порядок проведення роботи

Робота виконується віртуально на стенді в програмному забезпеченні Electronics Workbench.

1. На терміналі програмного забезпечення Electronics Workbench формується схема електрична демультиплексора «1 в 16». Демультиплексор має 4 тумблера, для введення адресних входів (рис. 2.3) і тумблер введення інформаційного сигналу. Включене положення тумблера відповідає сигналу “логічна одиниця”, вимкнене - сигналу “логічний нуль”. Тумблери можливо замінити шляхом імітування введення коду за допомогою Word Generator.

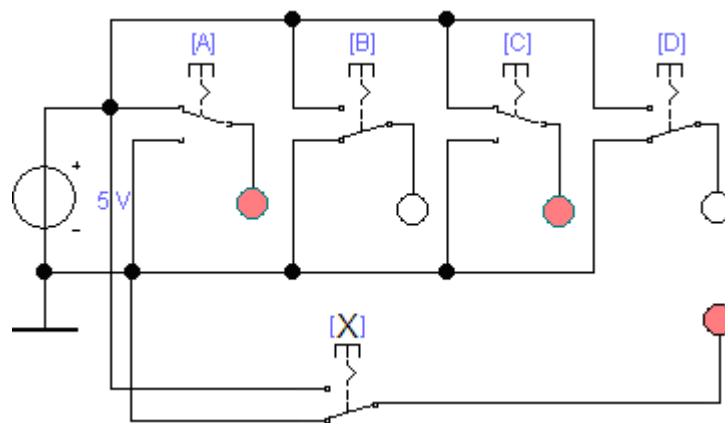


Рисунок 5.3 – Клавіатура введення адресних та інформаційного кодів

2. Для забезпечення дослідження функціонування демультиплексора «1 в 16» необхідні:

- джерело живлення постійного струму;
- демультиплексор «1 в 16» на елементах елементарної логіки;
- панель відображення інформації;
- прилади контролю функціонування.

3. Послідовно з'єднати запрограмований Word Generator з демультиплексором.

4. За допомогою приладів програмного забезпечення (Logic Analyzer) провести контроль функціонування схеми та зняти відповідні діаграми функціонування.

5. На терміналі програмного забезпечення Electronics Workbench формується схема електрична мультиплектора «16 в 1». Мультиплексор має 4 тумблера, для введення адресних входів і 4 тумблера введення інформаційних сигналів (рис. 2.4). Включене положення тумблерів відповідає сигналу “логічна одиниця”, вимкнене - сигналу “логічний нуль”. Тумблери можливо замінити шляхом імітування введення коду за допомогою Word Generator.

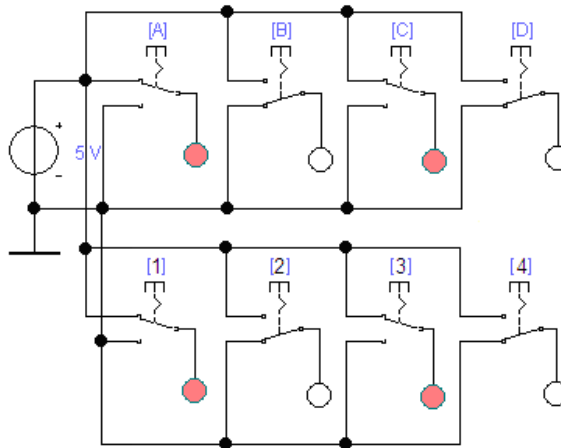


Рисунок 2.4 – Клавіатура введення адресних та інформаційних кодів

6. Для забезпечення дослідження функціонування мультиплектора «16 в 1» необхідні:

- джерело живлення постійного струму;
- мультиплексор «16 в 1» на елементах елементарної логіки;
- панель відображення інформації;
- прилади контролю функціонування.

7. Послідовно з'єднати запрограмований Word Generator з мультиплексором.

8. За допомогою приладів програмного забезпечення (Logic Analyzer) провести контроль функціонування схеми та зняти відповідні діаграми функціонування.

9. Провести дослідження схеми збільшення розрядності демультимплектора. На мікросхемах 74138 (дешифратор-демультимплексор «3 в 8») побудувати демультимплексор «1 в 16» (рис. 2.5).

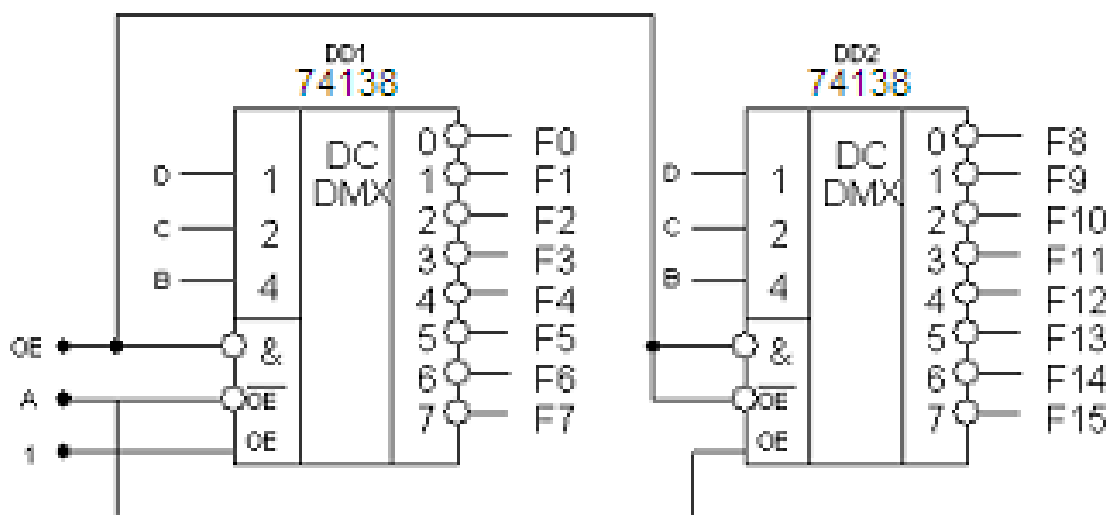


Рисунок 2.5 – Демультимплексор «1 в 16»

При пасивному значенні $OE=1$ на всіх виходах F_i буде "1", незалежно від значень вхідних сигналів. Якщо $OE=0$ (активний рівень), то який з дешифраторів працює, залежить лише від сигналу A. Комбінації сигналів A і BCD утворюють послідовність двійкового коду 0000...0111 (0...7) для дешифратора (DD1) і послідовність 1000...1111 (8...15) для дешифратора (DD2). Тому нумерація виходів F_i демультимплексора "1 в 16" кризна від 0 до 15.

10. У звіті привести: таблиці функціонування, розрахунки, робочі та експериментальні схеми, діаграми функціонування; зробити розгорнутий висновок.

Контрольні питання

1. Призначення демультимплексорів.
2. Використання дешифраторів для збільшення розрядності демультимплексорів.
3. Призначення мультиплексорів.
4. Алгоритм роботи і схема мультиплексорів на багато входів з мікросхем мультиплексорів з меншим числом входів.

Література

1. Верьовкін Л. Л., Світанько М. В., Кісельов Є. М., Хрипко С. Л. Цифрова схемотехніка: підручник. Запоріжжя : ЗДІА, 2016. 214 с. ISBN 978-617-685-023-6.

2. Рябенський В. М., Жуйков В. Я., Гулий В. Д.. Цифрова схемотехніка: навчальний посібник. Львів : "Новий Світ-2000", 2019. 736 с. ISBN 978-966-418-067-9.