

*Міністерство освіти і науки України  
Запорізький національний університет  
Інженерний навчально-науковий інститут ім. Ю. М. Потєбні*

*Кафедра: Електроніки, інформаційних систем та програмного  
забезпечення*

**Практичне заняття №5**

з дисципліни Цифрова схемотехніка

**Цифрові пристрої комбінаційного типу для підрахунку та порівняння  
цифрової інформації**

Студента (ки) \_\_\_\_\_ курсу, групи \_\_\_\_\_

\_\_\_\_\_  
(прізвище та ініціали)

Викладач доц. Верьовкін Л. Л.

\_\_\_\_\_  
(оцінк, дата, підпис)

м. Запоріжжя – 20\_\_ рік

## 5.1 Теоретичні відомості

Суматори призначені для арифметичного складання двох чисел. З принципу складання багаторозрядних двійкових чисел виходить, що в кожному n-розряді знаходиться сума  $S_n$  трьох чисел по модулю два: доданків  $A_n$ ,  $B_n$  і перенесення що поступило з молодшого розряду  $P_{n-1}$  і формується сигнал перенесення в старший розряд  $P_n$  (табл. 1.3). У цифровій обчислювальній техніці використовуються однорозрядні схеми, що підсумовують, з двома і трьома входами, причому перші називаються напівсуматорами а другі – повними однорозрядними суматорами. Напівсуматори можуть використовуватися лише для підсумовування молодших розрядів чисел. Повні однорозрядні суматори мають додатковий третій вхід, на який подається перенесення з попереднього розряду при підсумовуванні багаторозрядних чисел. У таблиці 5.1 приведена таблиця істинності напівсуматора, на підставі якої складена його структурна формула у вигляді ДДНФ.

Таблиця 5.1 – Таблиця істинності напівсуматора

A	B	S	$P_{i+1}$
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$$S = \bar{A}B + A\bar{B}; P_{i+1} = AB.$$

Отримаємо однорозрядний напівсуматор (рис. 5.1)

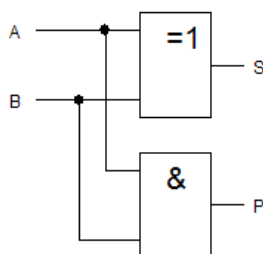


Рисунок 5.1 – Схема напівсуматора на елементі «Виключаюче АБО»

Схему повного однорозрядного суматора можна отримати на основі двох схем напівсуматорів і схеми «АБО», як показано на рисунку 5.2.

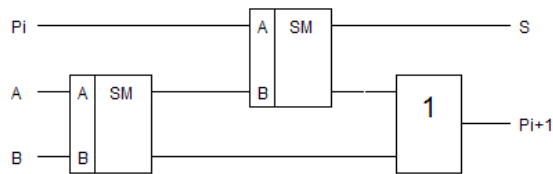


Рисунок 5.2 – Схема повного однорозрядного суматора

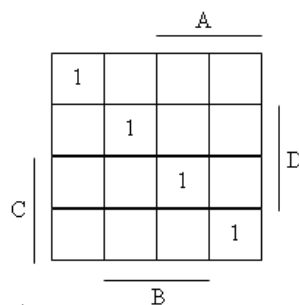
### 5.2 Схема порівняння чисел

Два кода  $X$  і  $Y$  вважаються рівними, якщо попарно рівні їх однойменні розряди. Функція  $F(X = Y)$  дорівнює 1, якщо  $x_i = y_i$  для всіх  $i$ , інакше її значення дорівнює нулю. Як приклад (табл. 5.2) візьмемо два двобітових числа  $X = (A B)$  і  $Y = (C D)$ .

Таблиця 5.2 – Таблиця станів кодів  $X$  і  $Y$

Входи				Виходи		
Число $X$		Число $Y$		$F(X = Y)$	$F(X < Y)$	$F(X > Y)$
$A$	$B$	$C$	$D$			
0	0	0	0	1	0	0
0	0	0	1	0	1	0
0	0	1	0	0	1	0
0	0	1	1	0	1	0
0	1	0	0	0	0	1
0	1	0	1	1	0	0
0	1	1	0	0	1	0
0	1	1	1	0	1	0
1	0	0	0	0	0	1
1	0	0	1	0	0	1
1	0	1	0	1	0	0
1	0	1	1	0	1	0
1	1	0	0	0	0	1
1	1	0	1	0	0	1
1	1	1	0	0	0	1
1	1	1	1	1	0	0

Таблиця Карно для випадку  $F(X = Y)$ :



Рівняння функціонування пристрою порівняння:

$$\begin{aligned}
 F(X == Y) &= \overline{A}B\overline{C}\overline{D} + \overline{A}BC\overline{D} + A\overline{B}C\overline{D} + ABCD = \\
 &= \overline{B}\overline{D}(\overline{A}C + AC) + BD(\overline{A}C + AC) = \\
 &= (\overline{A}C + AC) \cdot (\overline{B}D + BD) = \overline{(A \oplus C)} \cdot \overline{(B \oplus D)} = \overline{(A \oplus C) + (B \oplus D)}
 \end{aligned}$$

Перетворення в останній двох рівняннях зроблені з обліком, того що  $\overline{F6(x,y)} = F9(x,y)$  і навпаки. Одна з можливих схем реалізацій приведена на рисунку 5.3.

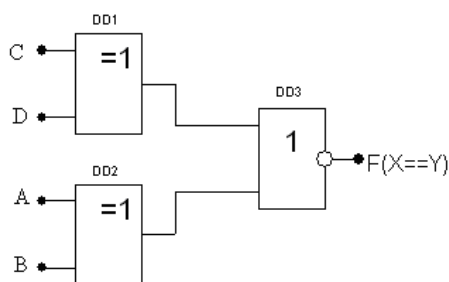


Рисунок 5.3 – Схема порівняння чисел

Практичні схеми доповнюються функціями "більше/менше", як наприклад в мікросхемі 555СП1, яка порівнює два чотирьохрозрядних числа.

## 5.2 Завдання до практичної роботи

1. Розробити логічну схему повного чотирьохрядного паралельного суматора з накопиченням інформації та виведенням інформації на світлодіодні індикатори.

2. Розробити логічну схему порівняння двох двійкових двохрозрядних чисел, з виведенням інформації про рівність чисел на семисегментний індикатор. Реалізацію схеми виконати на елементах базису Шеффера.

## Література

1. Верьовкін Л.Л., Світанько М.В., Кісельов Є.М., Хрипко С.Л. Цифрова схемотехніка: підручник. Запоріжжя : ЗДІА, 2016. 214 с. ISBN 978-617-685-023-6.
2. Рябенський В.М., Жуйков В.Я., Гулий В.Д.. Цифрова схемотехніка: навчальний посібник. Львів : "Новий Світ-2000", 2019. 736 с. ISBN 978-966-418-067-9.
3. Верьовкін Л.Л., Світанько М.В., Хрипко С.Л. Цифрова схемотехніка: Методичні рекомендації до самостійної роботи. Запоріжжя : ЗНУ, 2020|. 50 с.