

## Лекція 14. Принципи побудови цифрових лічильників з паралельним та послідовним перенесенням

Лічильником називається пристрій послідовнісного типу, призначений для підрахунку числа імпульсів, які поступають на його вхід, і фіксації цього числа у вигляді коду, що зберігається в тригерах.

Лічильники - це цифрові автомати, внутрішні стани яких визначаються лише кількістю сигналів "1", які прийшли на вхід. Сигнали "0" не змінюють їх внутрішні стани.

Тригер Т-типу є простим лічильником, який рахує до двох. Лічильник, утворений колом з  $m$  тригерів, зможе підраховувати в двійковому коді  $2^m$  вхідних імпульсів. Кожен з тригерів в цьому колі називають розрядом лічильника. Для установки початкового стану лічильника (скидання в нуль) зазвичай передбачається вхід скидання.

Основна характеристика лічильника – модуль рахунку, або ємність лічильника  $K_{\text{рах.}}$ . Це кількість вхідних сигналів, які повертають лічильник у вихідний стан. Лічильник, який не має додаткових зв'язків, має модуль рахунку  $K_{\text{рах.}} = 2^n$ . Лічильники, які мають модуль рахунку  $2^n$ , називаються двійковими. Якщо  $K_{\text{рах.}} \neq 2^n$ , то лічильник називається недвійковим. Лічильники відрізняються один від одного кодом, в якому вони працюють. Код завжди буває двійковим, але може мати різні ваги розрядів, наприклад вага  $8 - 4 - 2 - 1$  або  $5 - 2 - 1 - 1$  і тому подібне. Одним з недвійкових є двійково-десятковий лічильник, в якому значення кожного розряду десятичного числа кодується двійковим кодом.

За призначенням лічильники можуть бути підсумовуючими, віднімаючими і реверсивними. Підсумовуючі лічильники виконують складання числа імпульсів, які поступають на вхід, з тим числом, яке зберігалось в ньому. Віднімаючі лічильники виконують віднімання числа імпульсів, які поступають, з початкового числа, записаного в ньому заздалегідь. Реверсивні лічильники можуть виконувати як додавання, так і віднімання імпульсів, які поступають

на вхід, залежно від управляючих сигналів, що змінюють режим роботи лічильника.

За способом організації внутрішніх зв'язків лічильники можуть бути: з послідовним перенесенням, з паралельним перенесенням, з комбінованим перенесенням, кільцеві. Послідовний характер роботи є причиною двох недоліків послідовного лічильника: менша швидкість рахунку в порівнянні з паралельними лічильниками і можливість появи помилкових сигналів на виході схеми.

Допустима швидкість рахунку в лічильниках обох типів визначається максимальною швидкістю перемикання одного тригера. Визначаючи максимальну швидкість рахунку послідовного лічильника, слід враховувати найбільш несприятливий випадок зміни стану всіх  $m$ -тригерів. Сумарну тривалість перехідного процесу можна визначити як суму часів запізнювання окремих елементів, які складають тригери, і часів спрацьовування всіх тригерів. Наприклад, в лічильнику, який веде рахунок в чотирьохрозрядному двійковому коді  $8 - 4 - 2 - 1$ , при переході від числа 0111 до 1000 на виході з'явиться наступна послідовність сигналів:  $0111 \rightarrow 0110 \rightarrow 0100 \rightarrow 0000 \rightarrow 1000$ . Це означає, що при переході із стану 7 в стан 8 на виходах лічильника на короткий час з'являться стани 6; 4; 0. Ці додаткові стани можуть викликати неправильну роботу інших пристроїв.

Лічильники бувають синхронними, тобто, коли рахункові імпульси подаються на рахункові входи всіх тригерів, і асинхронними - коли сигнал на рахунковий вхід якого-небудь тригера подається з виходу одного з тригерів молодших розрядів.

#### 14.1 Двійковий асинхронний підсумовуючий лічильник з послідовним перенесенням

Для побудови двійкового асинхронного підсумовуючого лічильника з послідовним перенесенням і порядком рахунку  $K_{\text{рах.}} = 8$ , необхідно  $m = \log_2 8 = 3$  тригера, що відповідає трьом розрядам двійкового числа (коду  $4 - 2 - 1$ ). У

таблиці станів такого лічильника (табл. 14.1) вихідний сигнал перемикається з приходом на динамічний вхід кожної логічної «1»,  $Q3^n$  – старший розряд,  $Q1^n$  – молодший розряд.

Таблиця 14.1 – Таблиця станів лічильника

$x^n$	$Q3^n$	$Q2^n$	$Q1^n$	$Q3^{n+1}$	$Q2^{n+1}$	$Q1^{n+1}$
1	0	0	0	0	0	1
1	0	0	1	0	1	0
1	0	1	0	0	1	1
1	0	1	1	1	0	0
1	1	0	0	1	0	1
1	1	0	1	1	1	0
1	1	1	0	1	1	1
1	1	1	1	0	0	0

З аналізу таблиці видно:

- тригер молодшого розряду  $Q1$  перемикається від кожного вхідного сигналу;
- другий розряд  $Q2$  перемикається через два вхідні сигнали;
- третій розряд  $Q3$  перемикається через чотири вхідні сигнали.

Таким чином, частота перемикання кожного наступного тригера зменшується вдвічі. Отже, лічильник можна побудувати як коло послідовно включених рахункових тригерів. Побудуємо такий лічильник на JK-тригерах, які працюють в рахунковому режимі (рис. 14.1). У схемі JK – тригери перетворені в T – тригери шляхом подачі «1» на вхід J і K.

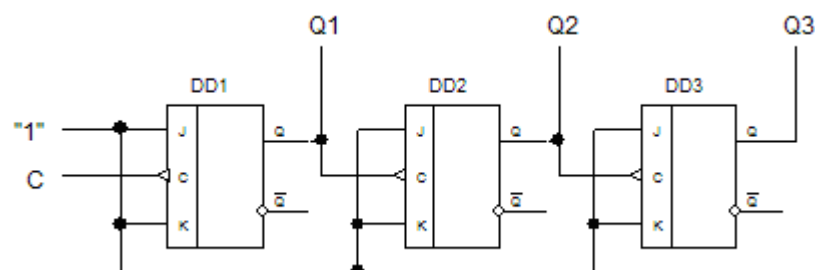


Рисунок 14.1 – Схема двійкового підсумовуючого лічильника з послідовним перенесенням

Оскільки тригери мають інверсний динамічний вхід, то кожен подальший тригер перемикатиметься при скиданні в «0» попереднього тригера (рис. 14.2).

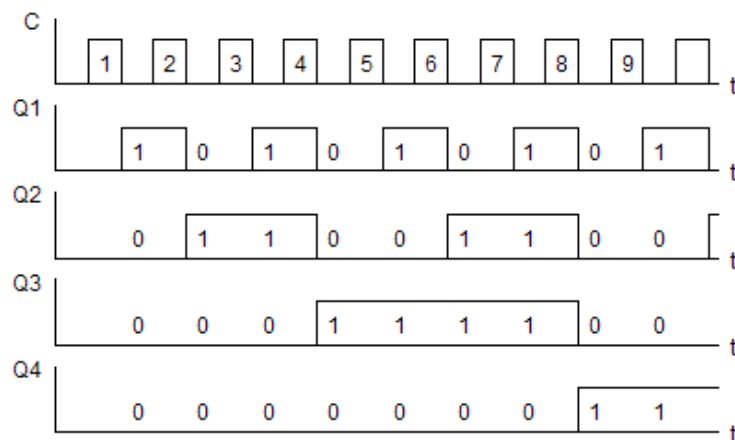


Рисунок 14.2 – Діаграма функціонування двійкового підсумовуючого лічильника з послідовним перенесенням

Окрім основної функції – рахунку імпульсів, лічильник забезпечує ділення частоти дотримання імпульсів. Якщо частоту дотримання імпульсів, які поступають на вхід тригера DD1 позначити  $f$ , то на виході тригера DD1 сигнал змінюється з частотою  $f/2$ , на виході тригера DD2 з частотою  $f/4$  і так далі.

Двійковий лічильник з послідовним перенесенням може працювати як віднімаючий. Для цього необхідно сигнали на входи подальших розрядів подавати з інверсних виходів тригерів попередніх розрядів.

Важливим параметром лічильника є його максимальний час встановлення коду, тобто час, необхідний для встановлення коду після подачі рахункового імпульсу. Оскільки отриманий лічильник – асинхронний, то кожен його тригер спрацьовує із затримкою відносно вхідного сигналу. Тому, у міру просування сигналу від молодшого розряду до старшого, ця затримка підсумовується і може статися спотворення інформації у вигляді невідповідності числа імпульсів, що вже поступили в лічильник, і коду на його виходах. У схемах лічильників з послідовним перенесенням максимальний час встановлення  $t_{вст.}$  визначається сумою часу затримки перемикання всіх тригерів. Час

встановлення  $t_{вст.}$  визначає швидкодію лічильника. У загальному випадку сумарна затримка пропорційна числу тригерів, що знижує швидкодію лічильника.

#### 14.2 Двійкові лічильники з паралельним перенесенням

Для підвищення швидкодії лічильники виконуються синхронними з паралельним перенесенням (або паралельні). Їх особливість полягає в тому, що виходи всіх попередніх розрядів з'єднуються з входами тригера подальшого розряду, тому тривалість перехідного процесу визначається лише тривалістю перехідного процесу одного розряду і не залежить від кількості тригерів. Звідси випливає, що паралельні лічильники – синхронні.

##### Підсумовуючий лічильник

Структура паралельного лічильника не настільки очевидна, як структура послідовного лічильника. Для її виявлення необхідна певна процедура синтезу. Як приклад, синтезуємо двійковий паралельний лічильник з  $K_{раx.} = 8$ .

Процедура синтезу включає наступні операції.

1) визначається необхідна кількість розрядів  $m$ . В даному випадку:

$$m = \log_2 8 = 3.$$

2) будується таблиця станів лічильника (табл. 14.2).

Таблиця 14.2 – Таблиця функціонування двійкового підсумовуючого лічильника з паралельним перенесенням

$x^n$	$Q3^n$	$Q2^n$	$Q1^n$	$Q3^{n+1}$	$Q2^{n+1}$	$Q1^{n+1}$
1	0	0	0	0	0	1
1	0	0	1	0	1	0
1	0	1	0	0	1	1
1	0	1	1	1	0	0
1	1	0	0	1	0	1
1	1	0	1	1	1	0
1	1	1	0	1	1	1
1	1	1	1	0	0	0

3) складаються карти Карно для функцій переходів тригерів кожного розряду. Карта переходів будується по таблиці станів і відображає перехід тригера  $Q_i^n \rightarrow Q_i^{n+1}$  у кожному такті, залежно від стану останніх тригерів в такті  $n$  (рис. 14.3).

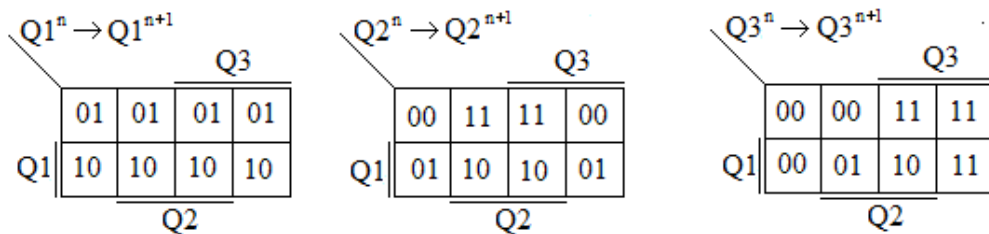


Рисунок 14.3 – Карти Карно для функцій переходів тригерів кожного розряду

Карта переходів будується по таблиці станів і відображає перехід тригера  $Q_i^n \rightarrow Q_i^{n+1}$  у кожному такті, залежно від стану останніх тригерів в такті  $n$ . Наприклад, першому рядку таблиці  $Q_3 = Q_2 = Q_1 = 0$  відповідає ліва верхня клітинка карт переходів. Оскільки під час вступу першої одиниці в лічильник  $Q_1$  він повинен перейти з нульового стану в одиничний, а  $Q_2$  і  $Q_3$  повинні зберегти стан нуля, у вказану клітинку карти переходів для  $Q_1$  слід поставити «01», а в картах для  $Q_2$  і  $Q_3$  поставити «00» і так далі.

4) Вибирається тип тригера для побудови лічильника, наприклад, JK-тригер. Використовуючи словник переходів JK-тригера (рис. 14.4), для кожного входу тригера складаються карти Карно, в клітинках яких проставляються сигнали, необхідні для забезпечення переходів тригерів, вказаних в однойменних клітинках карт функцій переходів.

Перехід	J	K
$0 \rightarrow 0$	0	×
$0 \rightarrow 1$	1	×
$1 \rightarrow 0$	×	1
$1 \rightarrow 1$	×	0

Рисунок 14.4 – Словник переходу JK-тригера

Наприклад, для переходів « $0 \rightarrow 1$ » JK-тригера, згідно його словнику переходів, необхідно подати сигнал  $J = 1$ , а сигнал на вході  $K$  може бути будь-

яким «×», тому у верхню ліву клітинку карти Карно для J1 проставляють одиницю, а для K1 – «×» і так далі (рис. 14.5).

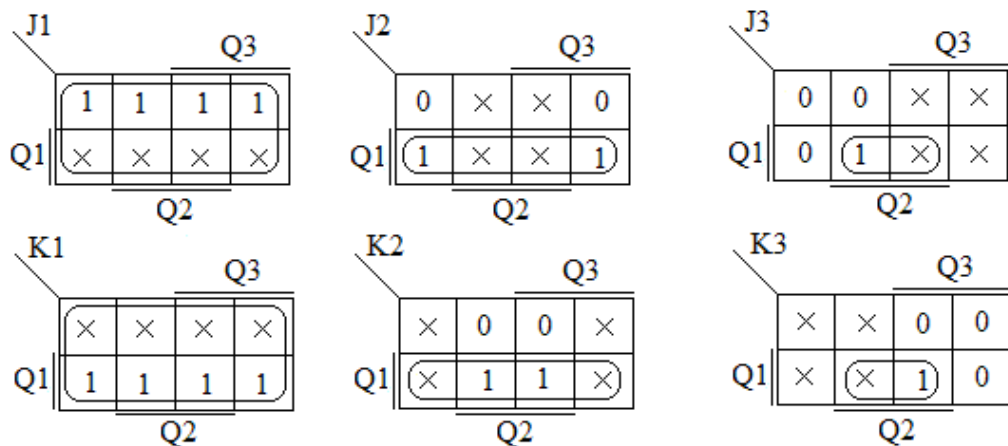


Рисунок 14.5 – Карти Карно функцій входів тригерів лічильника

5) Проводиться мінімізація логічних функцій входів в картах Карно з метою здобуття їх аналітичних виразів, які показують зв'язки між входами і виходами всіх тригерів, які складають лічильник. В процесі мінімізації виконується довизначення функцій там, де це доцільно, одиницями в клітинках «×». В результаті, отримано наступні функції входів тригерів лічильника:

$$J1 = 1;$$

$$J2 = Q1;$$

$$J3 = Q1Q2;$$

$$K1 = 1;$$

$$K2 = Q1;$$

$$K3 = Q1Q2.$$

6) Будується електрична схема лічильника, відповідно до реалізації функцій входів (рис. 14.6).

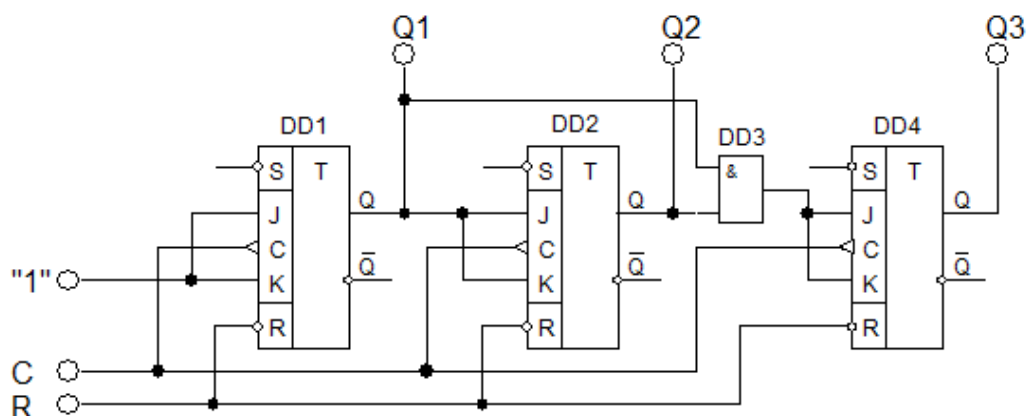


Рисунок 14.6 – Підсумовуючий двійковий лічильник з паралельним перенесенням

### Віднімаючий лічильник

Як приклад синтезуємо двійковий паралельний лічильник з  $K_{\text{рах.}} = 8$ . Визначимо необхідну кількість розрядів  $m$ . В даному випадку:  $m = \log_2 8 = 3$ . На відміну від попередньої таблиці вихідний сигнал перемикається на крок в зворотню сторону, з приходом на динамічний вхід кожної логічної «1». Лічильник працює відповідно до таблиці переходів (табл. 14.3), зворотній таблиці 14.2.

Таблиця 14.3 – Таблиця станів віднімаючого лічильника

$x^n$	$Q3^n$	$Q2^n$	$Q1^n$	$Q3^{n+1}$	$Q2^{n+1}$	$Q1^{n+1}$
1	0	0	0	1	1	1
1	0	0	1	0	0	0
1	0	1	0	0	0	1
1	0	1	1	0	1	0
1	1	0	0	0	1	1
1	1	0	1	1	0	0
1	1	1	0	1	0	1
1	1	1	1	1	1	0

Складемо карти Карно для функцій переходів тригерів кожного розряду (рис. 14.7). Карта переходів будується по таблиці станів і відображує перехід тригера  $Q_i^n \rightarrow Q_i^{n+1}$  у кожному такті, залежно від стану останніх тригерів в такті  $n$ .

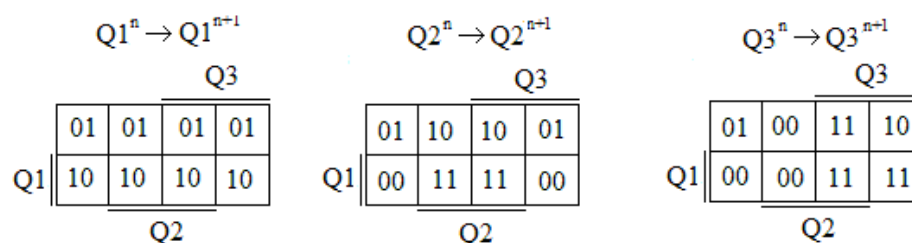


Рисунок 14.7 – Карти функцій переходів тригерів лічильника

Побудуємо схему на JK-тригерах. Використовуючи словник переходів JK-тригера (рис. 14.8), для кожного входу тригера складемо карти Карно (рис. 14.9).



Перехід	J	K
0 → 0	0	×
0 → 1	1	×
1 → 0	×	1
1 → 1	×	0

Рисунок 14.8 – Словник переходів JK-тригера

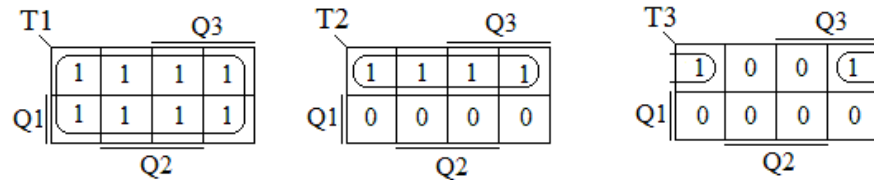


Рисунок 14.9 – Карти Карно функцій входів тригерів лічильників

Проведемо мінімізацію логічних функцій входів в картах Карно з метою отримання їх аналітичного представлення (рис. 14.10).

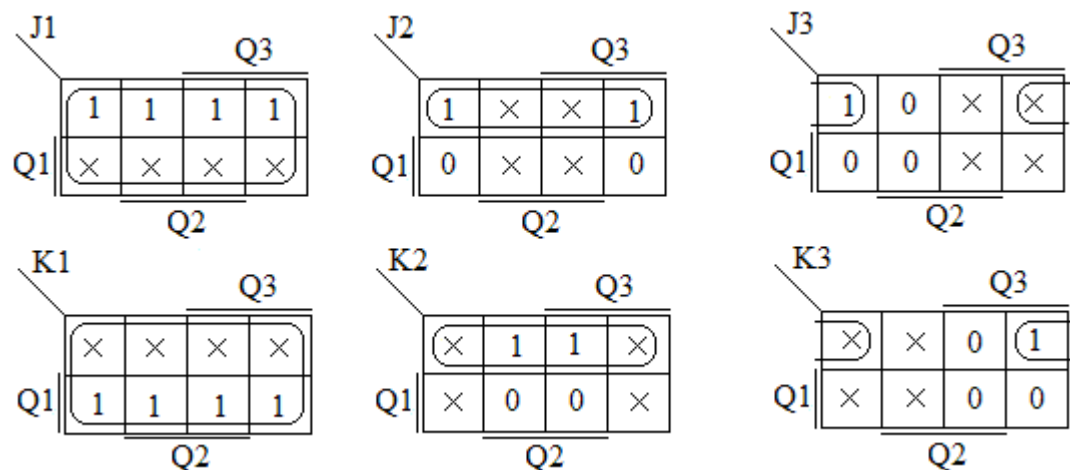


Рисунок 14.10 – Карти Карно функцій входів тригерів лічильників

У результаті, отримано наступні функції входів тригерів лічильника:

$$J1 = 1;$$

$$J2 = \overline{Q1};$$

$$J3 = \overline{Q1}\overline{Q2};$$

$$K1 = 1;$$

$$K2 = \overline{Q1};$$

$$K3 = \overline{Q1}\overline{Q2}.$$

Отримаємо схему паралельного віднімаючого двійкового лічильника на JK-тригерах, відповідно до функцій входів (рис. 14.11). Віднімаючий лічильник на JK-тригерах відрізняється підсумовуючого лічильника на JK-тригерах (рис. 14.6) тим, що сигнали на входи J і K подальших тригерів необхідно подавати з інверсних виходів тригерів попередніх розрядів.

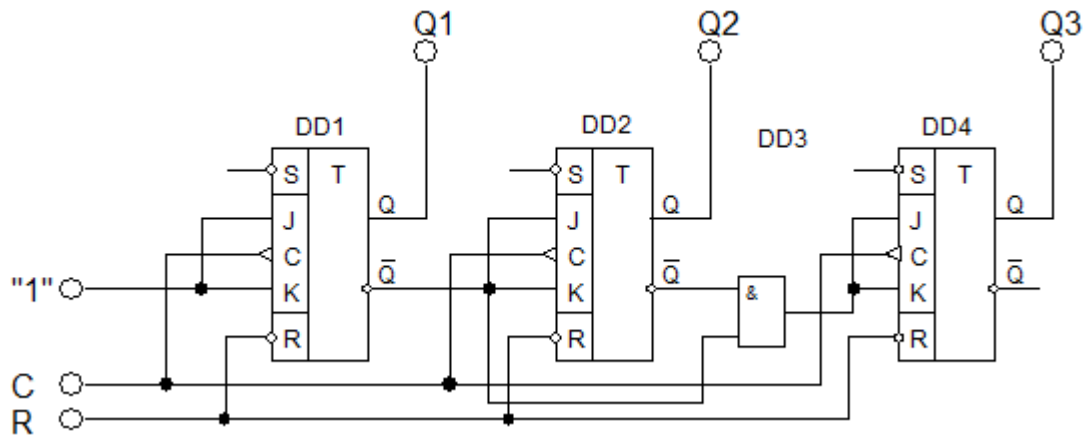


Рисунок 14.11 - Паралельний віднімаючий двійковий лічильник на JK-тригерах

### Реверсивний лічильник.

Такий лічильник повинен, залежно від сигналів управління, забезпечувати або режим підсумовування, або режим віднімання вхідних сигналів. З порівняння функцій входів підсумовуючого і віднімаючого паралельних лічильників випливає, що самі функції мають один і той же вигляд (рис. 14.12).

$J1 = 1;$	$J2 = Q1;$	$J3 = Q1Q2;$	Підсумовуючий
$K1 = 1;$	$K2 = Q1;$	$K3 = Q1Q2.$	
$J1 = 1;$	$J2 = \overline{Q1};$	$J3 = \overline{Q1}Q2;$	Віднімаючий
$K1 = 1;$	$K2 = \overline{Q1};$	$K3 = \overline{Q1}Q2.$	

Рисунок 14.12 - Функції входів тригерів лічильників

Лише в разі віднімаючого лічильника беруться інверсні значення змінних. Отже, реверсивний лічильник повинен містити схему управління, яка забезпечує підключення або прямих, або інверсних виходів до входів подальших розрядів, залежно від сигналів управління напрямом рахунку М.

Функція входів для реверсивного лічильника на JK-тригерах матиме вигляд:

$$\begin{aligned}
 J1 &= 1; & J2 &= M Q1 + \overline{M} \overline{Q1}; & J3 &= M Q1Q2 + \overline{M} \overline{Q1} \overline{Q2}; \\
 K1 &= 1; & K2 &= M Q1 + \overline{M} \overline{Q1}; & K3 &= M Q1Q2 + \overline{M} \overline{Q1} \overline{Q2}.
 \end{aligned}$$

Схема реверсивного паралельного двійкового лічильника (рис. 14.13).

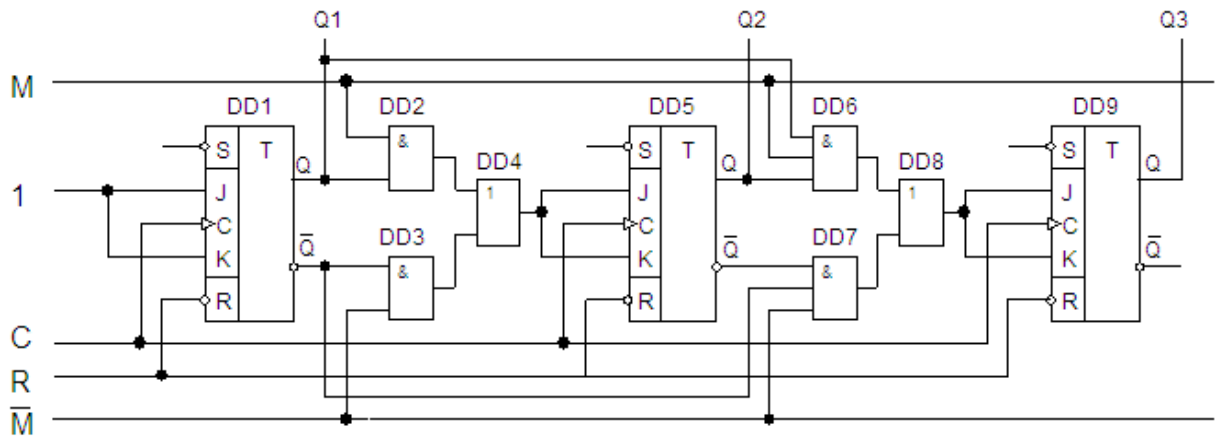


Рисунок 14.13 – Реверсивний паралельний двійковий лічильник з  $K_{\text{рах}}=8$

### 14.3 Недвійкові лічильники з паралельним перенесенням

У двійкових лічильниках коефіцієнт рахунку  $K_{\text{рах.}} = 2^n$  і може дорівнювати 2, 4, 8, 16, 32 і так далі. На практиці потрібні лічильники з коефіцієнтом рахунку не рівним  $2^n$ , наприклад, 3, 6, 10, 12, 24 та ін. Вони виконуються на основі двійкових лічильників шляхом виключення в лічильниках з  $K_{\text{рах.}} = 2^n$  відповідного числа «надлишкових» станів  $N$ :

$$N = 2^n - K_{\text{рах.}}$$

Стани  $(2^n - K_{\text{рах.}})$  виключаються усередині лічильника за допомогою зворотних зв'язків. Завдання синтезу таких лічильників зводиться до визначення вигляду необхідних зворотних зв'язків і мінімізації їх числа. Розглянемо приклад синтезу підсумовуючого лічильника з  $K_{\text{рах.}} = 3$ . Визначаємо необхідну кількість тригерів:  $m = \log_2 3 = 1,58$

Округлюємо  $m$  до двох. Знаходимо число надлишкових станів:

$$2^2 - 3 = 1$$

З числа можливих станів лічильника виключимо, наприклад, стан  $Q1 = Q2 = 1$ .

Вибираємо тип тригерів (D – тригер). Для D – тригера словник переходів приведено на рисунку 14.14.

Перехід	D
0 → 0	0
0 → 1	1
1 → 0	0
1 → 1	1

Рисунок 14.14 - Словник переходів D – тригера

Будуємо таблицю станів лічильника (табл. 14.4).

Таблиця 14.4 – Таблиця станів паралельного недвійкового лічильника

$x^n$	$Q2^n$	$Q1^n$	$Q2^{n+1}$	$Q1^{n+1}$
1	0	0	0	1
1	0	1	1	0
1	1	0	0	0
1	1	1	0	1

Складаємо карти функцій переходів тригерів лічильника (рис. 14.15).

$Q1^n \rightarrow Q1^{n+1}$	
$Q2$	
Q1	01
10	00
	×

$Q2^n \rightarrow Q2^{n+1}$	
$Q2$	
Q1	00
01	10
	×

Рисунок 14.15 – Карти функцій переходів тригерів лічильника

Використовуючи словник переходів D – тригера і побудовані карти переходів тригерів лічильника, будуємо карти функцій входів тригерів (рис. 14.16).

$D1$		$Q2$	
Q1	1	0	×
0	×	×	×

$D2$		$Q2$	
Q1	0	0	×
1	×	×	×

Рисунок 14.16 – Карти Карно функцій входів тригерів лічильника

В результаті отримані наступні функції входів тригерів лічильника:

$$D_1 = \bar{Q}_2 \bar{Q}_1; \quad D_2 = Q_1.$$

Будуємо схему лічильника (рис. 14.17).

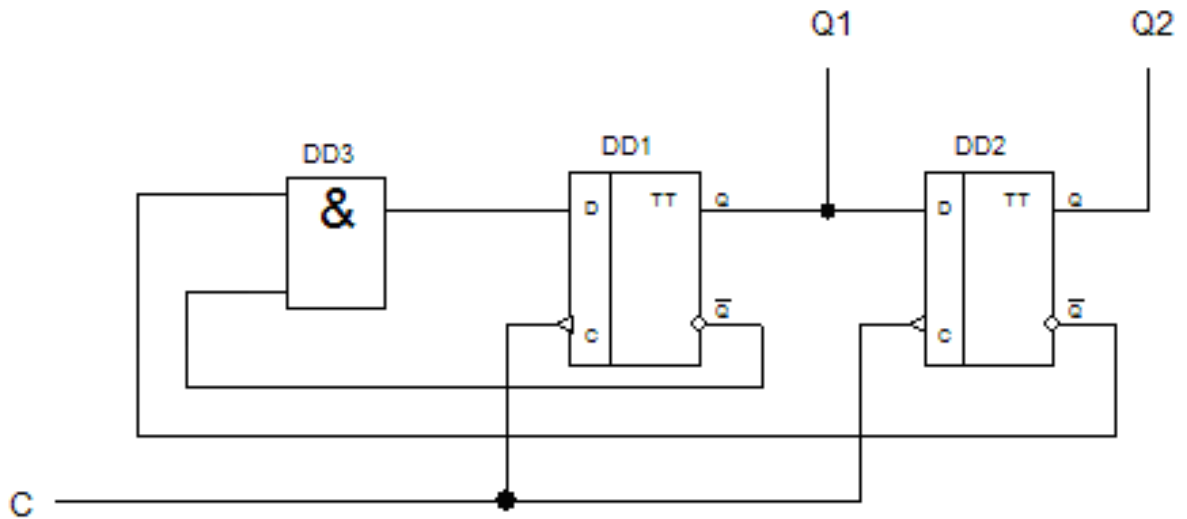


Рисунок 14.17 – Паралельний недвійковий лічильник з  $K_{\text{рах.}} = 3$  на D – тригерах

Як видно зі схеми, виключення із станів лічильника двійкового числа 11 досягається подачею сигналів з інверсних виходів першого і другого розрядів на вхід першого розряду. Діаграма функціонування лічильника представлена на рисунку 14.18.

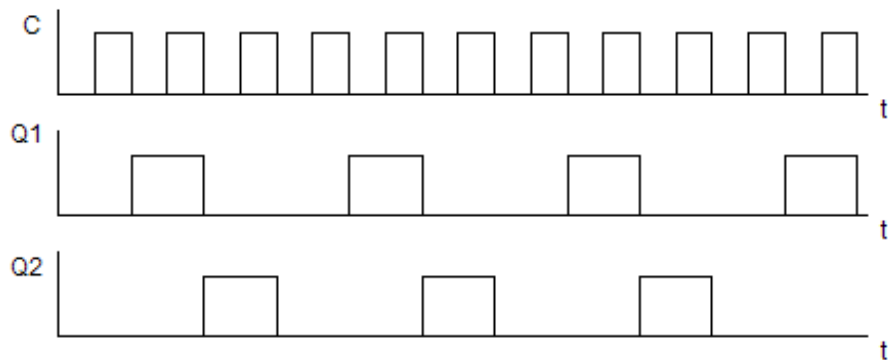


Рисунок 14.18 – Діаграма функціонування паралельного недвійкового лічильника з  $K_{\text{рах.}} = 3$  на D – тригерах

#### 14.4 Двійково-десяткові лічильники

Двійково-десяткові лічильники мають  $K_{\text{рах.}} = 10$ . Їх синтезують на основі чотирьохрозрядного лічильника, виключаючи  $N = 2^m - K_{\text{рах.}} = 16 - 10 = 6$  надлишкових станів. Виключити можна будь-які 6 з 16 станів. У різних варі-

антах схем одному і тому ж десятковому числу можуть відповідати різні кодові комбінації, тобто різні варіанти лічильників працюють в різних двійково-десяткових кодах. Синтез двійково-десяткового лічильника можливо здійснити відповідно до таблиці станів (табл. 14.5).

Таблиця 14.5 – Таблиця станів двійково-десяткового лічильника

n	$Q4^n$	$Q3^n$	$Q2^n$	$Q1^n$	$Q4^{n+1}$	$Q3^{n+1}$	$Q2^{n+1}$	$Q1^{n+1}$
0	0	0	0	0	0	0	0	1
1	0	0	0	1	0	0	1	0
2	0	0	1	0	0	0	1	1
3	0	0	1	1	0	1	0	0
4	0	1	0	0	0	1	0	1
5	0	1	0	1	0	1	1	0
6	0	1	1	0	0	1	1	1
7	0	1	1	1	1	0	0	0
8	1	0	0	0	1	0	0	1
9	1	0	0	1	0	0	0	0

Складемо карти Карно для функцій переходів тригерів кожного розряду (рис. 14.19).

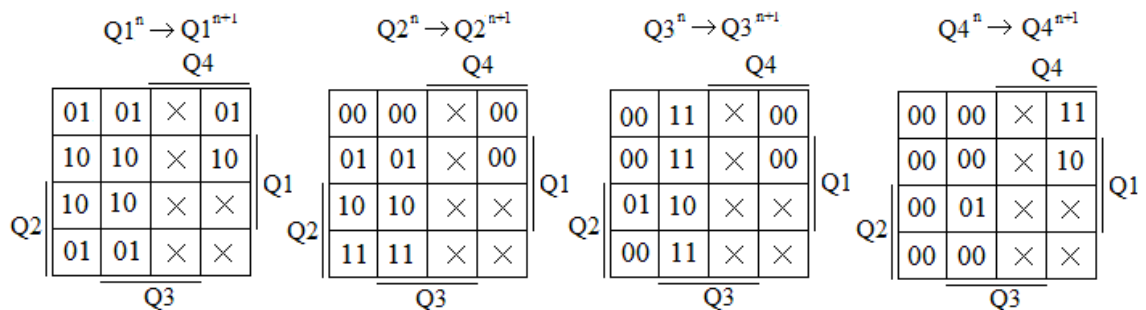


Рисунок 14.19 - Карти функцій переходів тригерів двійково-десяткового лічильника

Вибираємо JK – тригер, для побудови лічильника. Використовуючи словник переходів JK – тригера (рис. 14.8), для кожного входу тригера складаються карти Карно (рис. 14.20).

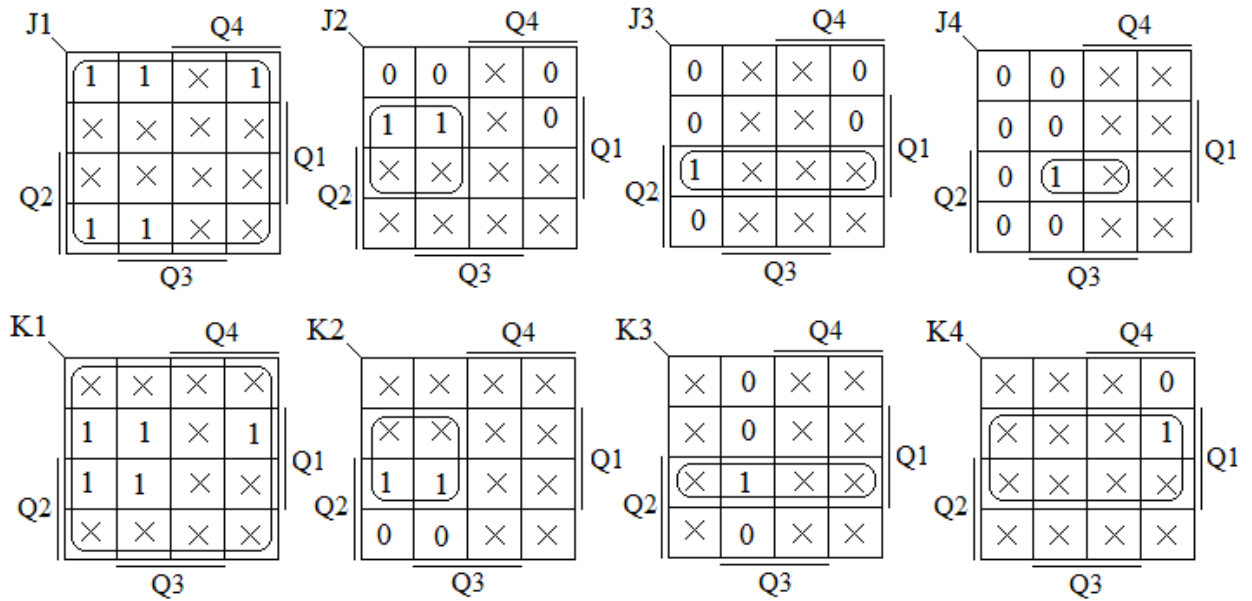


Рисунок 14.20 - Карти Карно функцій входів тригерів лічильника

Функції входів лічильника мають вигляд:

$$J1 = 1; \quad J2 = \bar{Q}4Q1; \quad J3 = Q2Q1; \quad J4 = Q3Q2Q1$$

$$K1 = 1; \quad K2 = \bar{Q}4Q1; \quad K3 = Q2Q1; \quad K4 = Q1$$

Схема двійково-десятькового лічильника з  $K_{\text{рах.}} = 10$  на JK – тригерах представлена на рисунку 14.21.

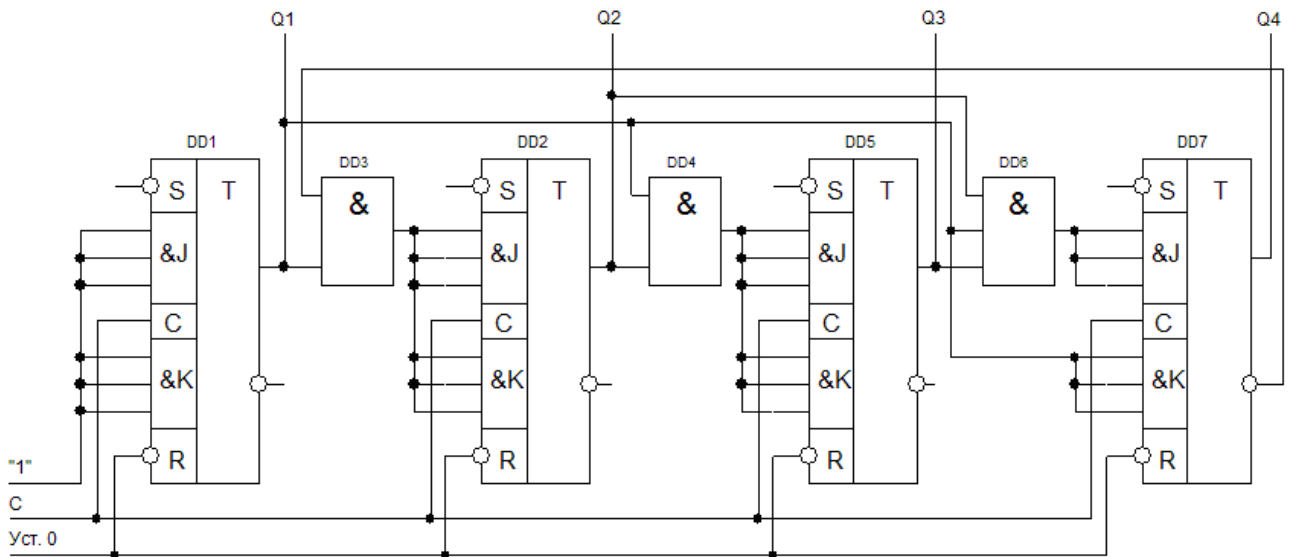


Рисунок 14.21 - Схема двійково-десятькового лічильника