

*Міністерство освіти і науки України
Запорізький національний університет
Інженерний навчально-науковий інститут ім Ю. М. Потєбні
Кафедра: Електроніки, інформаційних систем та програмного
забезпечення*

Практичне заняття №6

з дисципліни Цифрові логічні автомати

Елементи пам'яті структурного автомата - тригери RS, D, T, JK-типів

Студента (ки) 4 курсу, групи _____

(прізвище та ініціали)

Викладач Верьовкін Л.Л.

(посада, вчене звання, науковий ступінь, прізви-

ще та ініціали)

Національна шкала _____

Кількість балів: _____ Оцінка: ECTS _____

м. Запоріжжя – 20__ рік

6.1 Загальні теоретичні відомості

Тригери представляють собою елементарні послідовнісні автомати та характеризуються:

- кількістю інформаційних входів не більше трьох (більшість реалізованих схем тригерів має не більше двох входів);
- кількість внутрішніх станів тригера рівною двом, чому відповідає одна внутрішня змінна, яку позначають символом Q ;
- кількістю вхідних змінних x не більше однієї, причому значення x співпадає із значенням Q (як правило, в тригерах поряд зі значенням Q одержується інверсна змінна \bar{Q});
- функціями переходів або зв'язками внутрішніх для моменту часу $t+1$ із значенням вхідних та вихідних змінних для моменту часу t , які називаються характеристичними рівняннями:

$$Q_{t+1} = f(x_t, Q_t), \quad (6.1)$$

які є повними, тобто тригери мають повну систему переходів.

Правила функціонування тригерів можуть бути задані:

- 1) словесним описом;
- 2) у вигляді таблиці переходів тригера (таблиці інформаційних значень вхідних сигналів, внутрішніх станів та вихідних сигналів тригера);
- 3) у вигляді характеристичних рівнянь – логічних функцій типу: $Q_{n+1} = f(x_n, Q_n)$, де $n = 1, 2, \dots, m$
- 4) у вигляді графу, який складається з вершин, кількість яких відповідає можливим станам тригера, з урахуванням внутрішніх станів елементів пам'яті, та спрямованих гілок, які починаються і закінчуються у вершинах; при цьому на гілках вказується набір вхідних сигналів, які призводять до даного переходу тригера з одного стану в інший або підтверджують даний стан.

Етапи абстрактного синтезу.

1) Вибір елементарної запам'ятовуючої комірки, виконаної в якомусь базисі (І-НІ, АБО-НІ, І-АБО-НІ і т.д.).

2) Визначення сукупності вхідних сигналів елементарної запам'ятовуючої комірки, які треба подати на її керуючі входи, щоб вона виконала потрібний перехід. Можливі чотири переходи елементарної запам'ятовуючої комірки: 00, 01, 10, 11. Результати другого етапу оформляються у вигляді характеристичної таблиці елементарної запам'ятовуючої комірки.

3) Визначення мінімальної необхідної кількості елементарних запам'ятовуючих комірок в структурі проєктованого тригерного пристрою.

Етапи структурного синтезу.

1) Визначення зв'язків керуючих входів всіх елементарних запам'ятовуючих комірок в структурі проєктованого тригерного пристрою.

2) Мінімізація структури тригера.

Приклад канонічного методу структурного синтезу цифрового автомата на базі D-тригера.

Виконати структурний синтез часткового автомата, заданого своїми таблицями переходів і виходів (рис. 6.1).

	Q0	Q1	Q2	Q3
X1	Q3	Q2	—	Q2
X2	—	—	Q0	—
X3	Q1	Q0	Q3	Q1

Рисунок 6.1 Таблиця переходів

	Q0	Q1	Q2	Q3
X1	Y3	Y2	—	Y3
X2	—	—	Y0	—
X3	Y0	Y1	Y1	Y2

Рисунок 6.2 Таблиця виходів

Синтез будемо виконувати в наступному порядку:

1. Вибрати у якості елементів пам'яті D-тригери.
2. Закодувати вхідні, вихідні сигнали і внутрішні стани автомата. Кількість вхідних абстрактних сигналів $F = 3$, отже кількість вхідних структурних сигналів $L = \log_2 X = \log_2 3 = 2$, тобто А, В

Кількість вихідних абстрактних сигналів $G = 4$, отже кількість вихідних структурних сигналів $N = \log_2 Y = \log_2 4 = 2$, тобто y_1, y_2 .

Кількість внутрішніх станів абстрактного автомата $M = 4$, отже кількість двійкових елементів пам'яті (тригерів) $R = \log_2 M = \log_2 4 = 2$, тобто VD1, VD2.

Тоді структура логічного автомата з урахуванням того, що як елементи пам'яті використовуються D-тригери, може бути представлена у вигляді (рис. 6.3).

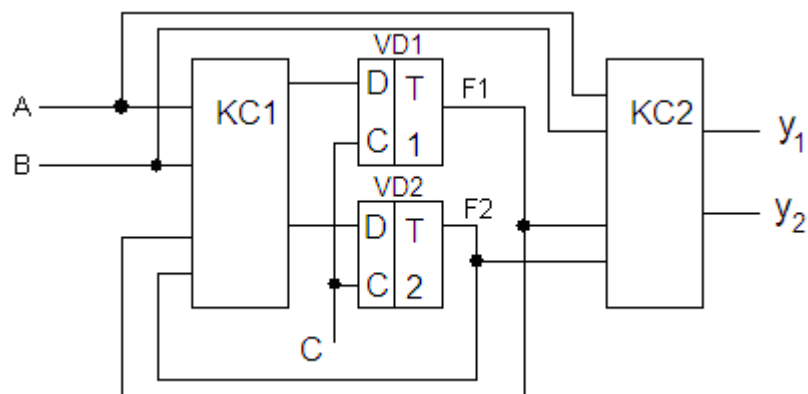


Рисунок 6.3 – Структура синтезованого логічного автомата

Кодування вхідних, вихідних сигналів і внутрішніх станів представлено в таблицях.

Кодування, у загальному випадку, здійснюється довільно. Тому, наприклад, кожному із сигналів X_i можна поставити у відповідність будь-яку двохрозрядну комбінацію АВ. Необхідно тільки, щоб різні вихідні сигнали X_i кодувалися різними комбінаціями АВ. Аналогічно для Y_i і Q_i (рис. 6.4).

3. Одержати кодовані таблиці переходів і виходів структурного автомата. Для цього в таблицях переходів і виходів вихідного абстрактного автомата замість X_i, Y_i, Q_i ставимо відповідні коди (рис. 6.5).

	A	B
X1	0	0
X2	0	1
X3	1	1

	F2	F1
Q0	0	0
Q1	0	1
Q2	1	0
Q3	1	1

	y ₂	y ₁
Y0	0	0
Y1	0	1
Y2	1	1
Y3	1	0

Рисунок 6.4 – Кодовані таблиці

	Q0	Q1	Q2	Q3
F2F1 \ AB	00	01	10	11
X1	00	11	10	—
X2	01	—	—	00
X3	11	01	00	11

	Q0	Q1	Q2	Q3
F2F1 \ AB	00	01	10	11
X1	00	11	10	—
X2	01	—	—	00
X3	11	00	01	01

Рисунок 6.5 – Кодовані таблиці переходів тригерів і виходів логічного автомата

У кодованій таблиці переходів задані функції входів тригерів:

$$D1 = f_1(A, B, F2, F1),$$

$$D2 = f_2(A, B, F2, F1).$$

У кодовій таблиці виходів задані функції:

$$y_1 = \varphi_1(A, B, F2, F1),$$

$$y_2 = \varphi_2(A, B, F2, F1).$$

4. При канонічному методі синтез зводиться до одержання функцій:

$$D1 = f_1(A, B, F2, F1),$$

$$D2 = f_2(A, B, F2, F1).$$

$$y_1 = \varphi_1(A, B, F2, F1),$$

$$y_2 = \varphi_2(A, B, F2, F1).$$

і наступній побудові комбінаційних схем, які реалізують дану систему булевих функцій.

Функції $F1$, $F2$, y_1 і y_2 можуть бути безпосередньо отримані з таблиць переходів тригерів і виходів логічного автомата за допомогою словника переходів D-тригера (рис. 6.6)

Перехід	D
0 → 0	0
0 → 1	1
1 → 0	0
1 → 1	1

Рисунок 6.6 – Словник переходів D-тригера

5. Заповнити таблицю 6.1 функціонування автомата.

Таблиця 6.1 - Таблиця функціонування цифрового автомата на базі D-тригера.

X_i	Вхідний сигнал		Попередній стан		Сигнал стану		Сигнали Управління тригерами		Вихідний сигнал	
	A	B	$F2^n(t)$	$F1^n(t)$	$F2^{n+1}(t)$	$F1^{n+1}(t)$	VD2	VD1	y_2	y_1
1	2	3	4	5	6	7	8	9	10	11
X1 (00)	0	0	0	0	1	1	1	1	1	1
	0	0	0	1	1	0	1	0	1	0
	0	0	1	0	-	-	×	×	×	×
	0	0	1	1	1	0	1	0	1	1
X2 (01)	0	1	0	0	-	-	×	×	1	×
	0	1	0	1	-	-	×	×	×	×
	0	1	1	0	0	0	0	0	×	0
	0	1	1	1	-	-	×	×	0	×
X3 (11)	1	1	0	0	0	1	0	1	0	0
	1	1	0	1	0	0	0	0	0	1
	1	1	1	0	1	1	1	1	0	1
	1	1	1	1	0	1	0	1	1	0

6. Заповнити карти Карно для входів тригерів VD1, VD2 і виходів цифрового автомата y_1 , y_2 (рис. 6.7).

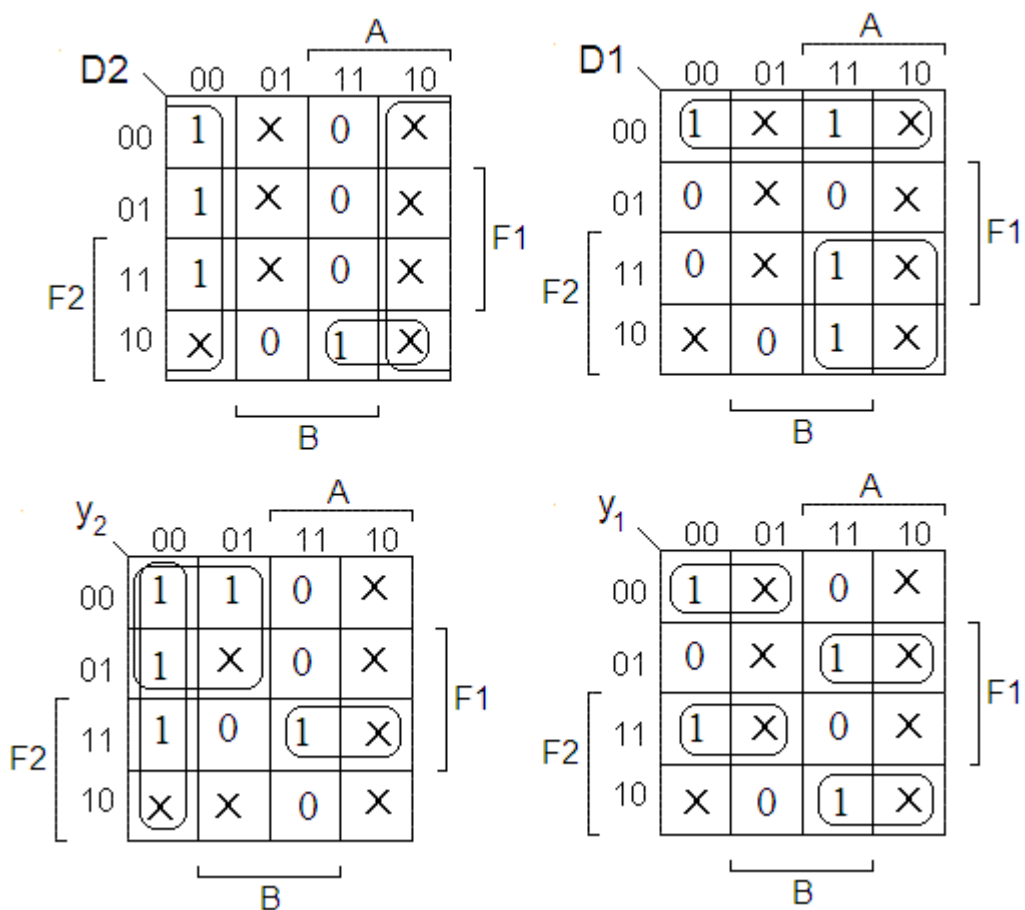


Рисунок 6.7 - Карти Карно для входів тригерів VD1, VD2 і виходів цифрового автомата y_1, y_2 .

7. Скласти рівняння функціонування логічного автомата.

$$VD1 = \overline{F2F1} + F2A;$$

$$VD2 = \overline{B} + F2\overline{F1}A;$$

$$\begin{aligned} y_1 &= \overline{F2F1A} + \overline{F2F1}A + F2F1\overline{A} + F2F1A = (\overline{F2F1A} + F2F1\overline{A}) + (F2F1\overline{A} + F2F1A) = \\ &= \overline{A}(\overline{F2F1} + F2F1) + A(F2F1\overline{A} + F2F1A) = \overline{A}(\overline{F2} \oplus \overline{F1}) + A(F2 \oplus F1) = \overline{A} \oplus (\overline{F2} \oplus \overline{F1}) \\ y_2 &= \overline{AB} + AF2F1 + \overline{AF2}. \end{aligned}$$

8. Побудувати схему логічного автомата (рис. 6.8).

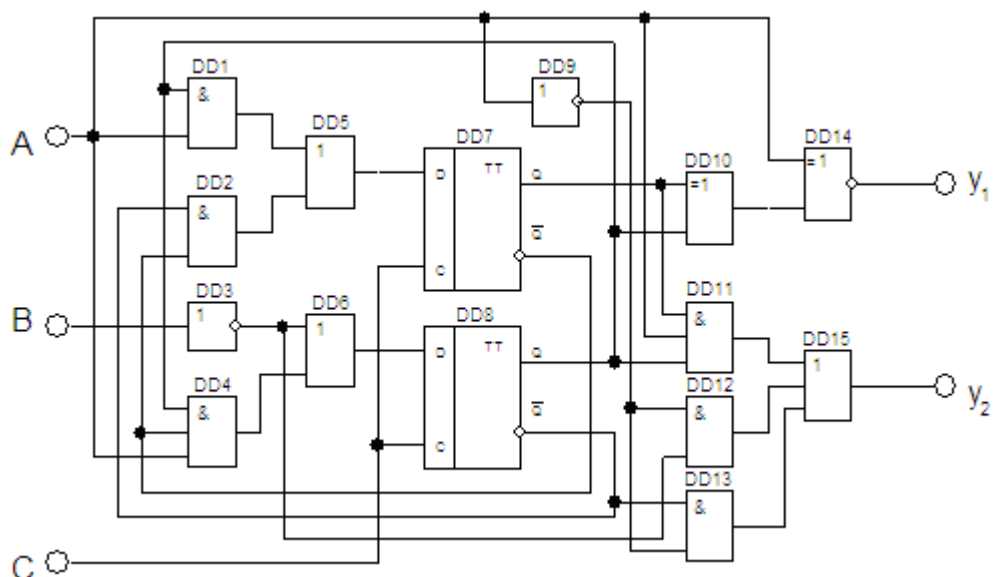


Рисунок 6.8 – Схема цифрового автомата на базі D-тригера

9. Провести перевірку функціонування цифрового автомата (рис. 6.9)

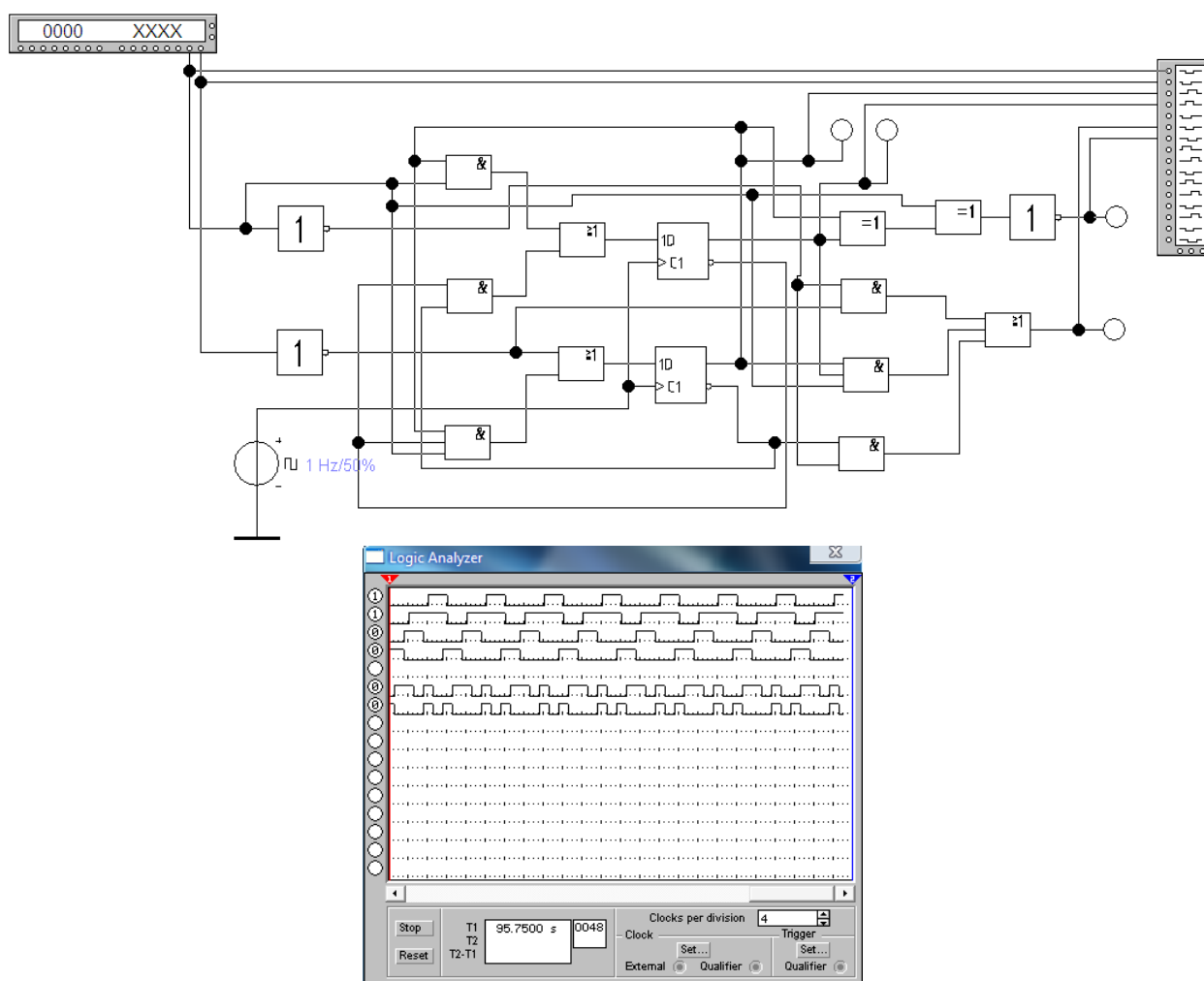


Рисунок 6.9 - Перевірка функціонування цифрового автомата

6.2 Виконання практичної роботи

Завдання 1 Виконати структурний синтез цифрового автомата на базі D-тригера, канонічним методом.

	Q1	Q2	Q3	Q4
X1	Q3	×	×	Q1
X2	Q4	Q3	Q1	Q2
X3	Q2	×	Q4	×

	Q1	Q2	Q3	Q4
X1	Y1	×	×	Y2
X2	Y2	Y1	Y1	Y3
X3	Y3	×	Y4	×

Завдання 2 Виконати структурний синтез цифрового автомата на базі T-тригера, канонічним методом.

	Q1	Q2	Q3	Q4
X1	Q3	Q4	Q1	Q3
X2	×	Q2	×	×
X3	×	Q1	Q4	Q2

	Q1	Q2	Q3	Q4
X1	Y1	Y4	Y3	Y2
X2	×	Y1	×	×
X3	×	Y2	Y4	Y1