

Лекція 3. Організація пам'яті комп'ютерної електроніки

3.1 Загальні положення

Запам'ятовувальні пристрої (пам'ять в значній мірі визначають можливості і якість пристроїв управління і обробки інформації. Запам'ятовувальні пристрої (ЗП), які використовуються в мікропроцесорних пристроях, призначені для зберігання інформації, представлені амплітудно-ковою і амплітудно-ково-імпульсною модуляціями. Інформація в такій формі кодується в певній системі числення, елементи коду якої на входах і виходах ЗП представляються, як правило, рівнями напруги. Для двійкової системи числення використовуються два рівні - високий і низький, яким можуть бути поставлені у відповідність два символи: 0 і 1. Це дає можливість не розглядати фізичний стан сигналів, а оперувати з математичними поняттями - числами, константами, операндами і так далі У ряді випадків для опису кодових (цифрових) комбінацій використовуються поняття, такі як слово, буква і так далі Довжина слова (коди) визначається числом букв (розрядів). Виходячи з вище сказаного, можна говорити, що в ЗП зберігаються багаторозрядні числа (слова), які беруть участь в математичних і логічних операціях, складових алгоритм перетворення вхідних даних у вихідні в мікропроцесорному перетворювачі. У ЗП зберігаються так само коди команд, які визначають програму дій (алгоритм) мікропроцесорних пристроїв.

Слова, які зберігаються в пам'яті, можуть бути кодами операцій, кодами адрес елементів пам'яті і периферійних пристроїв і двійковими числами, які є для процесора операндами або числовими константами.

Однорідність ЗП і масовість їх випуску забезпечують високі надійність, низьку вартість зберігання інформації.

3.2 Класифікація запам'ятовувальних пристроїв

Запам'ятовувальні пристрої діляться на зовнішні і внутрішні по відношенню до мікропроцесорної інтегральної схеми.

По виконуваних функціях і технологічних особливостях розрізняють:

RAM - (Random access memory) пам'ять з довільним доступом, оперативний запам'ятовуючий пристрій, з довільною вибіркою (ОЗП).

ROM - (Read-only memory) пам'ять лише для зчитування, постійний запам'ятовуючий пристрій (ПЗП).

PROM - (Programmable read-only memory) пам'ять, яка програмується лише для зчитування, постійний запам'ятовуючий пристрій, з можливістю однократного програмування (ППЗП). По технологічним особливостям розрізняють масочні ПЗП - mask-ROM (МПЗП), інформація в яких заноситься на заводі-виробнику і OTPROM (One-Time Programmable ROM) однократно програмуємі користувачем кристали.

R PROM - (Rapid programmable read-only memory) швидкодіючий постійний запам'ятовуючий пристрій, з можливістю багатократного програмування.

EPROM - (Erasable programmable read-only memory) стираема перепрограмуєма постійна пам'ять - СППЗП. У технічній літературі такі ЗП звуться також ре-програмуємі постійні ПЗП (РППЗП), електрично перепрограмуємі постійні ПЗП (ЕППЗП) або EEPROM (Electrically Erasable Programmable ROM) - електрично стираємі постійні ПЗП (ЕСППЗП).

Таке ділення ЗП визначається і їх швидкодією (часом звернення). Швидкодія ЗП визначається фізичним ефектом, покладеним в основу функціонування ЗП. Залежно від використовуваного фізичного ефекту і технології виготовлення елементів, які запам'ятовують, існує багато різних ОЗП, ПЗП, ПППЗП. Найбільшого поширення набули магнітні і напівпровідникові ЗП.

У запам'ятовувальних пристроях використовуються елементи з двома стійкими станами, які називають елементами пам'яті. Для напівпровідникових елементів це тригер. Один елемент пам'яті (ЕП) зберігає інформацію в один біт. Для зберігання багаторозрядних кодів використовуються регістри пам'яті, в яких число тригерів дорівнює числу розрядів коду.

Для зберігання невеликих масивів кодових слів можуть використовуватися тригерні регістри пам'яті і мультиплектори, як надшвидкодіючі оперативні і постійні пристрої, які запам'ятовують. Але вже при необхідності зберігати десятки слів використання регістрів наводить до невиправдано великих апаратних витрат. Для зберігання великих масивів слів будують запам'ятовуючі пристрої з використанням спеціальних мікросхем, в кожній з яких може зберігатися інформація об'ємом в тисячі біт.

Оперативні ЗП призначені для використання в умовах, коли необхідно вибирати і оновлювати інформацію, яка зберігається, у високому темпі роботи процесорного пристрою. Внаслідок цього в ОЗП передбачаються три режими роботи: режим зберігання за відсутності звернення до ЗП, режим зчитування слів, які зберігаються в ЗП, і режим запису нових слів. У мікропроцесорних пристроях ОЗП використовуються для зберігання даних (вихідних даних, проміжних і кінцевих результатів обробки даних).

Постійний ЗП призначений для зберігання записаної в нього інформації, яка не порушується і при відключенні джерел живлення. У ПЗП передбачаються два режими роботи: режим зберігання і режим зчитування з високою швидкодією. Режим оперативного запису не передбачається. Використовуються ПЗП для зберігання програм, по яких мікропроцесорні пристрої функціонують тривалий час, багато разів виконуючи дії по одному і тому ж алгоритму при різних вихідних даних.

Перепрограмуємий ПЗП в процесі функціонування мікропроцесорного пристрою використовується, як ПЗП. Він відрізняється від ПЗП тим, що допускає оновлення занесеної інформації. Воно виконується з використанням спеціальних призначених для запису пристроїв (програматорів) і займає тривалий час. Перепрограмуємі ПЗП дорожчі за ПЗП, і їх застосовують в процесі відладки програми, після чого їх можна замінити дешевшим ПЗП.

Запам'ятовувальний пристрій, складається з накопичувача (масиву елементів, які запам'ятовують) і управляючого пристрою. Накопичувач містить елементи пам'яті (елементи з двома стійкими станами), кожен з яких може

приймати і зберігати один біт інформації. У елементі пам'яті зберігається один розряд двійкового коду (слова). Всі n-розрядні коди (n-буквені слова) заносяться в елементи пам'яті, які складають елемент пам'яті.

Напівпровідникові ЗП виготовляються у вигляді великих інтегральних схем (ВІС).

За способом організації обміну інформацією між окремими ЗП і мікропроцесорами розрізняють ЗП: з довільною вибіркою (ЗПДВ); з послідовним зверненням (ЗППЗ) і з послідовно-паралельною організацією обміну.

Переважна частина ЗП мікропроцесорних систем це ЗП з довільною вибіркою (або з довільним доступом). Якщо пам'ять не забезпечує довільного доступу до будь-якої його частини, то це пам'ять з послідовним доступом, вона рідко використовується як основна пам'ять мікропроцесорної системи. При роботі з такою пам'яттю для звернення до потрібної області необхідно заздалегідь звернутися до всіх областей, лежачих між тією, до якої сталося звернення в даний момент, і необхідною областю. У послідовній формі зберігається інформація на магнітних носіях. Послідовний доступ застосовують для запам'ятовування значних об'ємів даних. Для роботи в мультипрограмному режимі використовується спеціальний вигляд доступу в пам'ять - стек. Єство цієї організації пам'яті пояснюється афоризмом «останній прийшов - першим вийшов».

Напівпровідникові ЗП широко використовуються як внутрішні і зовнішні ЗП мікропроцесора.

За способом об'єднання елементів пам'яті в накопичувачі розрізняють словарну (буквену) однорозрядну організацію ОЗП. При однорозрядній організації в мікросхемі ОЗП можна записати один розряд (букву) кожного слова, і для запису багаторозрядного слова використовується стільки мікросхем, скільки розрядів в коді слова. При словарній організації обмін з ОЗП здійснюється відразу всім словом.

За типом елементу пам'яті ОЗП діляться на статичних і динамічних.

Статичним ЕП є тригер, динамічним - ємкість між елементами МОН-транзистора. Заряд цієї ємкості відповідає одному стану ЕП, відсутність заряду - іншому стану. Оскільки ємкість постійно розряджається, то динамічна пам'ять має потребу і систематичній регенерації (відновленні), періодично здійснюваній спеціальним пристроєм - контролером регенерації. Цей недолік динамічної пам'яті компенсується великим досяжним об'ємом пам'яті в кристалі і значно меншим вжитком енергії в порівнянні із статичними ОЗП, але і з меншою швидкістю.

Тригер є самим швидкодіючим елементом пам'яті. Тому статична пам'ять дозволяє досягти найбільшої швидкодії, забезпечуючи час доступу в одиниці і навіть десяті долі наносекунди, що і обумовлює її використання в мікропроцесорних пристроях і ЕОМ.

Одна з характеристик ЗП - здатність зберігати інформацію при відключенні джерел живлення. В цьому випадку розрізняють енергозалежну або незалежну пам'ять. У незалежній пам'яті при порушеннях в роботі системи живлення, записані в ЗП дані, не руйнуються, а в енергозалежній - руйнуються.

Управляючий пристрій містить внутрішній регістр адреси і дешифратор адреси. Для формування рівнів сигналів запису і зчитування використовуються підсилювачі запису і зчитування. Код адреси, яка поступає на входи дешифратора, збуджує сигналами з дешифратора відповідні кола, які здійснюють запис або зчитування кодового слова з певних ЕП.

3.3 Основні параметри запам'ятовувальних пристроїв

Основними параметрами ЗП є ємкість V , розрядність n , число адрес N_a , швидкодія, яка оцінюється часом зчитування $t_{чч}$ і часом запису $t_{чз}$ при зверненні до ЗП за одним словом, вартість зберігання одного біта C_b , надійність, перешкодостійкість, споживана потужність, набір живлячих напруг, тип корпусу (число виводів).

Запам'ятовувальний пристрій, містить деяке число N комірок, в кожній з яких може зберігатися слово з певним числом розрядів n . Комірки послідо-

вно нумеруються двійковими числами. Номер комірки називається адресою. Якщо для представлення адрес використовуються комбінації n_a – розрядного двійкового коду, то число комірок в ЗП може скласти $N = N_a = 2^{n_a}$.

Кількість інформації, яка може зберігатися в ЗП, визначає його ємкість. Ємкість можна виражати числом комірок з вказівкою розрядності n слів, які зберігаються в них, у формі $V = N \times n$ біт. Часто розрядність комірок вибирають кратним байту. Тоді і ємкість зручно представити в байтах. Великі значення ємкості часто виражаються в одиницях $K = 2^{10} = 1024$. Наприклад, $V = 64$ Кбайт означає ємкість, рівну $V = 64 \cdot 1024$ байт $= 64 \cdot 1024 \cdot 8$ біт.

Запам'ятовувальний пристрої будуються з набору однотипних мікросхем ЗП з певним їх з'єднанням. Мікросхеми ППЗП додатково характеризуються часом зберігання записаної в них інформації (після закінчення якого інформація, яка зберігається у комірки, може мимоволі змінитися), допустимою кількістю циклів перезапису (після чого мікросхема вважається непридатною для використання).

Час звернення - визначається з моменту подачі в пристрій сигналу запису або зчитування до того моменту, коли закінчатся всі дії, пов'язані з виконаною операцією, і пристрій буде готовий прийняти і реалізувати наступну операцію звернення до накопичувача інформації. Цей час називається також тривалістю циклу звернення до ЗП, протягом якого можна вибрати інформацію (зчитування), ввести інформацію (запис), відновити або модифікувати стан деякого елемента ЗП.

Швидкість обміну інформацією між ЗП і іншими пристроями - визначається числом біт (байт), які передаються в одиницю часу.

Показник питомої вартості - застосовується для економічної оцінки характеристик ЗП. Він визначається відношенням його вартості до інформаційної ємкості, тобто вартості біта інформації, який зберігається.

2.3.1 Адресний простір мікропроцесора

Мікросхема ЗП має три групи виводів: адресні входи, входи/виходи даних і управляючі входи.

Кількість адресних входів $A_1 \dots A_k$ визначається ємкістю і організацією мікросхеми пам'яті, а також способом подачі адреси. Для звернення до будь-якого з N слів потрібна адреса розрядністю $\log_2 N$. Наприклад, для адресації мікросхеми ємкістю $V = 128$ Мбіт, яка має організацію $16M \times 8$ (адрес множених на біт), достатньо $\log_2 16M = \log_2 (2^4 \times 2^{20}) = 24$ розряди.

Спосіб подачі адреси також робить вплив на кількість адресних входів мікросхеми. Так, поширений в динамічних оперативних ЗП прийом комутації адресних входів, який полягає в почерговій подачі на одні і ті ж адресні входи спочатку старшої частини адреси - адреси рядка (Row Address), а потім - молодшої частині - адреси стовпця (Column Address), дозволяє зменшити удвічі кількість потрібних адресних входів, хоча це збільшує час звернення до пам'яті. У статичних ЗП всі розряди адреси подаються на адресні входи одночасно. ОЗП і ПЗП можуть об'єднуватися в єдину конструкцію, яку називають модулем ЗП. Модуль запам'ятовувального пристрою може містити декілька мікросхем ОЗП і ПЗП. Його гранична ємкість визначається числом адресних ліній (розрядністю адресного коду). На n адресних лініях можна створити 2^n двійкових комбінацій, які складають адресний простір мікропроцесора. Число 2^n показує скільки запам'ятовувальних комірок ЗП може містити модуль пам'яті.

На рисунку 3.1 приведено умовне графічне позначення (УГП) мікросхеми ОЗП. Вибір мікросхеми з ряду інших, здійснюється за наявності логічного 0 на вході "Вибір мікросхеми" CS (Chip Select). Під час вступу сигналу на вхід CS відповідного логічній 1 ($CS=1$) мікросхема блокується і її виводи $D_0 \dots, D_7$ переводяться в третій стан, який характеризується високим вихідним опором (третій стан позначається буквою Z). Завдяки цьому замість заблокованої може бути вибрана (активізована) інша мікросхема, виводи даних якої приєднані до ліній тієї ж шини даних.

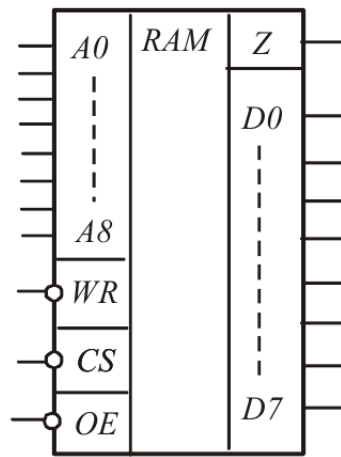


Рисунок 3.1 - . Умовне графічне позначення мікросхеми ОЗП.

Звичайна кількість входів даних (*DI* - Data Input) дорівнює розрядності слів, які зберігаються. Кількість виходів даних (*DO* - Data Output) також дорівнює розрядності слів, які зберігаються. Проте у багатьох випадках входи і виходи даних об'єднуються, що дозволяє зменшити удвічі кількість виводів даних в мікросхем пам'яті, а також спростити їх підключення до шин даних. Мікросхема має 9 адресних входів, на яких можуть бути $512 = 2^9$ двійкових комбінацій (від 000000000 до 111111111). Така мікросхема містить 512 8-розрядних комірок. Через 8 двонаправлених виводів даних *D0...D7* здійснюється запис або зчитування двійкового слова в ОЗП. За наявності на вході “запис/зчитування” (Зп/Зч) *WR* (Write Enable) логічного 0 виконується запис, а під час вступу сигналу логічної 1, виконується зчитування. Лінії від виводів *D0...D7* складають 8-розрядну шину даних.

У ВІС ЗП з об'єднаними входами і виходами зазвичай є спеціальний вихідний каскад, який дозволяє підключати до однієї шини виходи декількох мікросхем без використання додаткових елементів АБО. Є два варіанти організації таких виходів: вихід з трьома стійкими станами (*Z*- вихід) і вихід з відкритим колектором. Тип виходу позначається спеціальним значком у верхній частині правого поля зображення мікросхеми. Для виходу з відкритим колектором використовується значок \diamond . На рисунку 3.1 показаний *Z*-вихід. Вихід даних, реалізований за схемою з відкритим колектором, як правило,

інверсний. Для управління напрямом передачі даних використовується вхід *OE* (Output Enable) - сигнал включення виходів для видачі даних.

Входи, які управляють, можуть розрізнятися як за призначенням, так і по позначеннях для різних типів мікросхем пам'яті.

У всіх випадках присутній вхід управління режимом звернення: зчитування або запис *WR*. Іншим загальним сигналом, наявним майже у всіх мікросхемах, є сигнал вибору мікросхеми - *CS*. Цей вхід також зазвичай є інверсним.

2.4 Статичні ОЗП

ОЗП із словарною організацією. Оперативний апам'ятовувальний пристрій (Random Access Memory - RAM), є ЗП з довільним доступом. Проте, це назва пам'яті не відображає особливості ОЗП, так як постійні ЗП також є ЗП з довільним доступом. Термін Random (довільний) вказує на спосіб доступу (Access) до пам'яті (Memory).

Організація ЗП, при якій однією лінією з виходу внутрішнього дешифратора вибирається група елементів пам'яті (розряди одного слова), називається словарною або однокоординатною.

Масив, який запам'ятовує, є матрицею, в кожному рядку якої розташовуються ЕП, які зберігають розряди одного слова. ОЗП із словарною організацією представлено на рисунку 3.2. Для запису слова, наприклад, у вічко з елементів пам'яті *ЕП5...ЕП8* потрібно подати сигнал вибору адреси на лінію адреси *ЛА2*, яка підключена лише до елементів *ЕП5...ЕП8*. Сигнали, відповідні значенням розрядів (0 або 1) записуваного слова, подаються на входи *DI1...DI4* регістра *RG (DDI)*, а на вхід Зп /Сч (*WR*), загальний для всіх ЕП, подати сигнал, який дозволяє запис. При цьому ЕП (в даному випадку другого рядка матриці) перемикаються в стани, відповідні значенням розрядів.

Зчитування слова відбувається за наявності на вході сигналу, який вирішує зчитування (він є інверсним по відношенню до попереднього), і за наявності сигналу на необхідній лінії адреси.

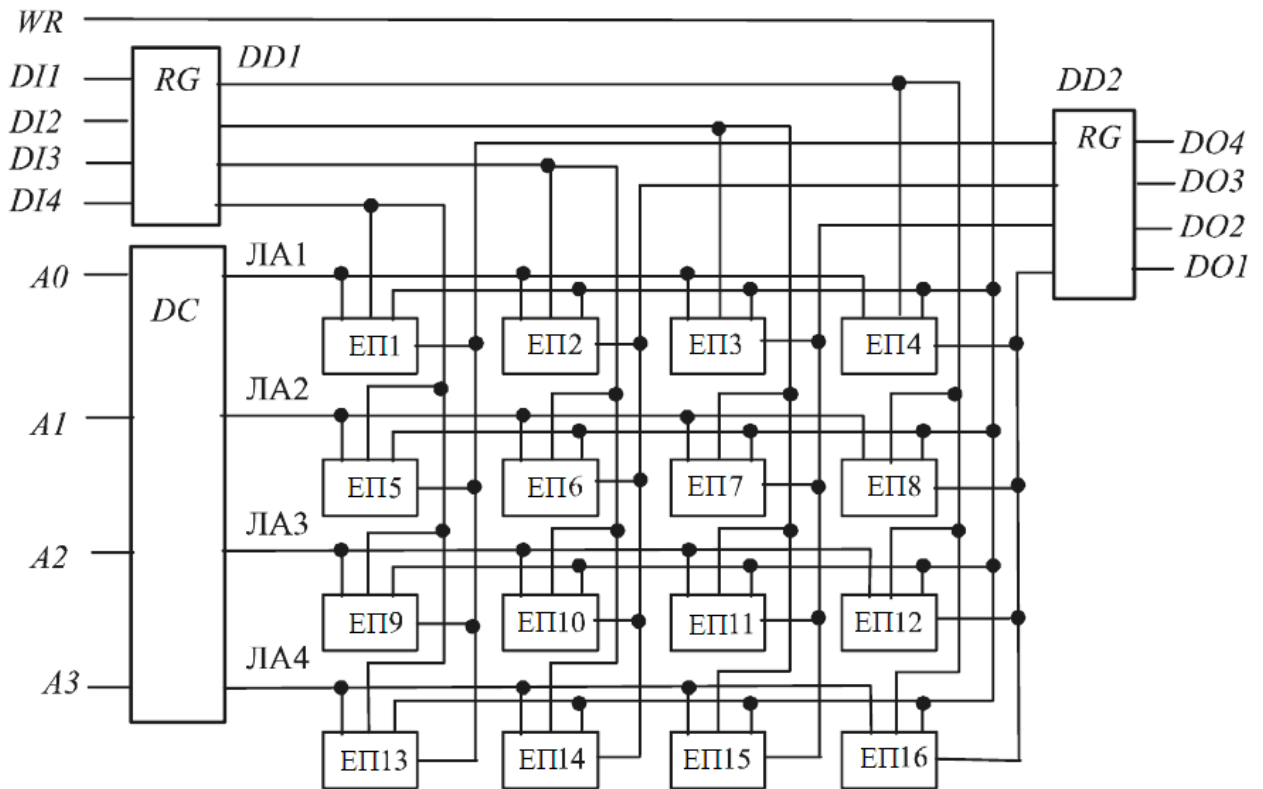


Рисунок 3.2 - ОЗП із словарною організацією

При цьому, сигнали, посилені підсилювачами зчитування до рівнів, відповідних значенням лог.0 або лог.1, з'являються на виходах $DO1...DO4$ регістра RG ($DD2$).

Вибір тієї або іншої лінії адреси ($ЛА$) виконується внутрішнім дешифратором адреси DC . На вхід дешифратора поступає двійковий код номера комірки, в яке повинно бути записано або з якої має бути зчитане слово. Елемент пам'яті має одну адресу. Їм є номер рядка матриці елементів пам'яті.

Число виходів дешифратора і ліній адреси усередині мікросхеми дорівнює кількості комірок в накопичувачі і може бути значним, що технологічно обмежує ємкість пам'яті в межах кристала. Так, при 1К комірок це число дорівнює 1024. Його можна значно зменшити, якщо використовувати однорозрядну організацію накопичувальної матриці (двохкоординатну вибірку запам'ятовувальних елементів).

Якщо ємкість однієї мікросхеми ЗП виявляється недостатньою, то організують модуль, який складається з декількох мікросхем і дешифратора,

з виходу якого кожна мікросхема може вибиратися за призначеною їй адресою.

2.5 ОЗП з однорозрядною організацією

В цьому випадку ЗП має матрицю, кожен елемент пам'яті якої вибирається дешифратором рядка і дешифратором стовпця (рис. 3.3). Вибраним виявляється елемент, який знаходиться на пересіченні збуджених ліній, одна з яких належить дешифратору рядка, а інша - дешифратору стовпця.

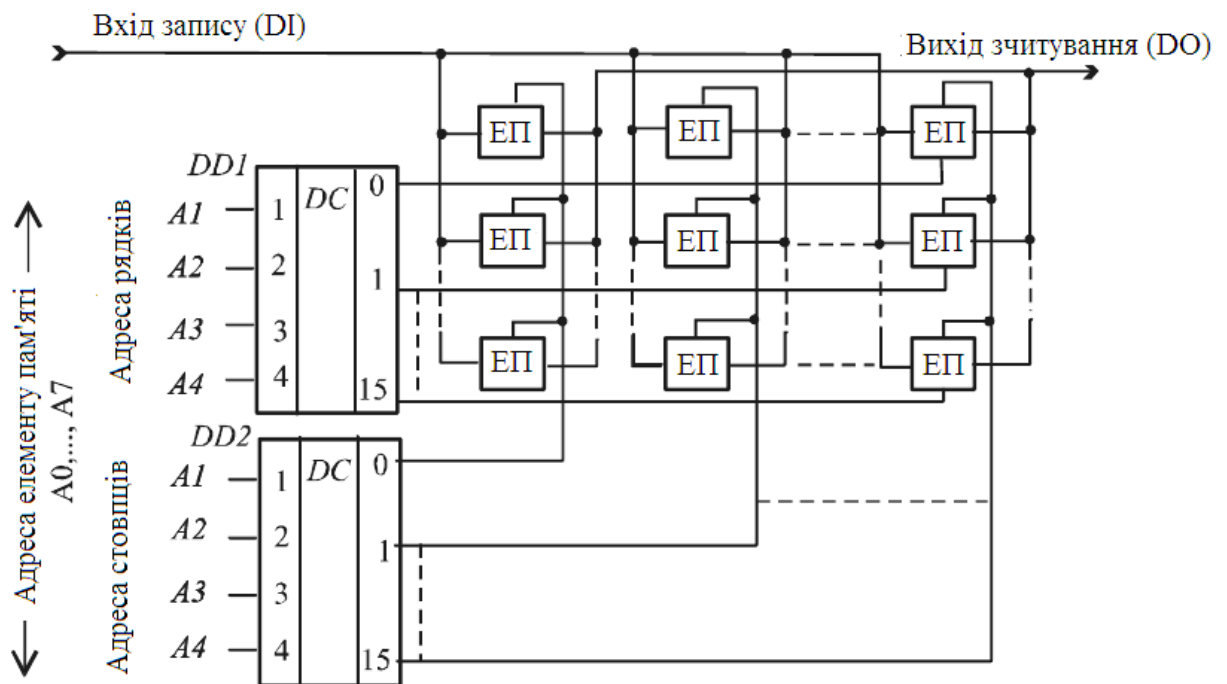


Рисунок 3.3 - ОЗП з однорозрядною організацією

Кожна мікросхема зберігає в своїй матриці однойменні розряди всіх слів, які заносяться (одна матриця - перші розряди, інша - другі і т. д.). При цьому перший розряд слова зберігається в елементі пам'яті (однорозрядному вічку) першої матриці, другий розряд в ідентично розташованому елементі другої матриці і т. д., а усе слово - в n матрицях (у n однорозрядних мікросхемах), кількість яких відповідає розрядності слова. Одна частина розрядів адреси, встановленої на входах $A_0 \dots A_7$ ($2^8 = 256$), поступає на входи дешифратора рядків *DD1*, інша - на входи дешифратора стовпців *DD2*. Ємкість цього ОЗП складає (256×1) біт = $(0,25K \times 1)$ біт. Якщо накопичувальна матриця

квадратна, то розряди повної адреси розподіляються між дешифраторами порівну.

На рисунку 3.3 приведена функціональна схема даного ОЗП з роздільними входами запису і зчитування (відповідно DI і DO). Якщо при записі вихід DO встановлюється в третій стан, то виводи DI і DO можна об'єднати, отримавши двонаправлену лінію даних. Гідністю ОЗП з однорозрядною організацією є значно менше число внутрішніх ліній накопичувача, що істотно спрощує технологію їх виготовлення.

3.6 Нарощування розрядності ОЗП

Аби обмінюватися з пам'яттю багаторозрядними словами (зокрема, при використанні мікросхем з однорозрядною організацією) необхідно нарощування розрядності ЗП. На рисунку 3.4 показаний фрагмент модуля ОЗП, який складається з восьми мікросхем $DD1 \dots DD7$ з однорозрядною структурою. Адресні входи $A0$ всіх мікросхем підключаються паралельно, аналогічно підключаються входи $A1$, входи $A2$ і т. д.

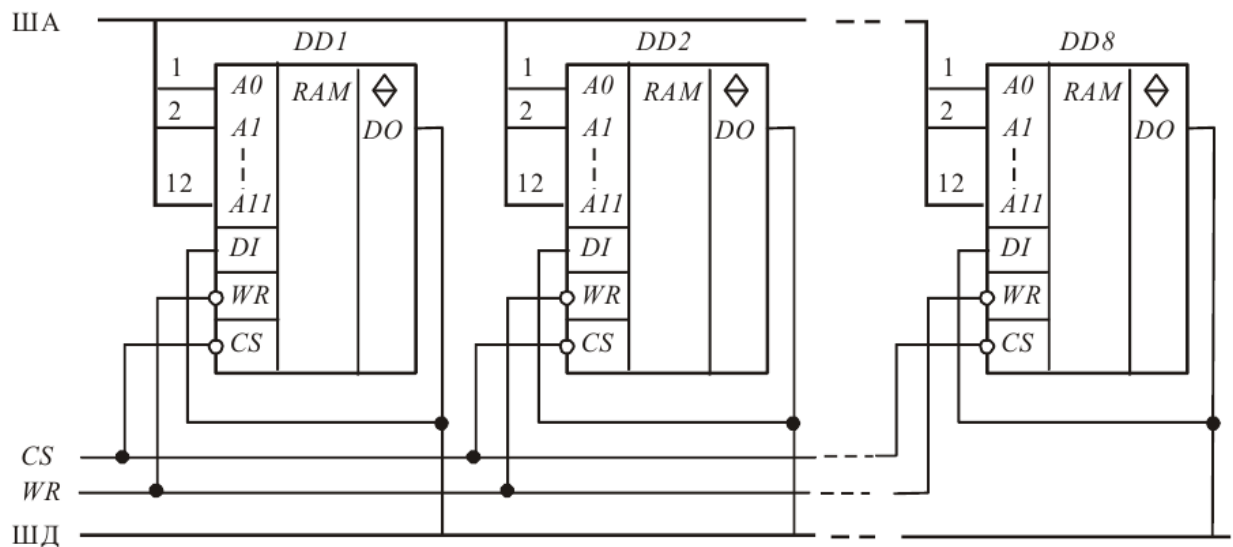


Рисунок 3.4 - Схема запам'ятовувального пристрою з 8-розрядними елементами пам'яті, побудована на мікросхемах з однорозрядною організацією

Тому кожен адресний код одночасно вибирає вісім ЕП, розташованих у восьми накопичувальних матрицях. Вибирається восьмирозрядне слово - один байт. Одинадцять адресних входів $A_0...A_{10}$, підключених до шини адреси ША, дозволяють вибирати одну з 2К (2048) восьмирозрядних елементів пам'яті, в які запис і зчитування здійснюються по об'єднаному входу DIO , який називається шиною даних. Всі входи вибору мікросхем (CS) сполучені, тому звернення до них відбувається як до єдиного блоку. Сполучені і всі входи WR запису/зчитування, тому в кожній з цих операцій одночасно беруть участь всі вісім мікросхем.

Інший варіант нарощування ємкості ЗП шляхом включення декількох мікросхем приведений на рисунку 3.5.

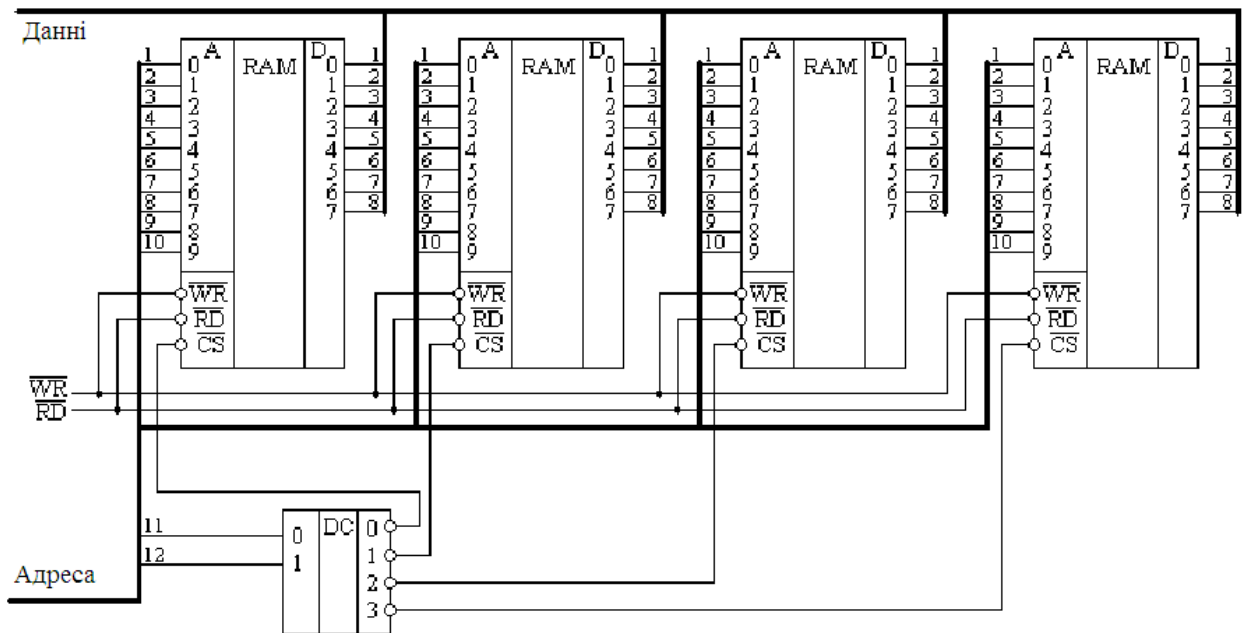


Рисунок 3.5 - Схема ОЗП, побудованого на декількох мікросхемах пам'яті

Вивід вибору кристала CS дозволяє об'єднувати декілька мікросхем для збільшення об'єму пам'яті ОЗП.

Статичні ОЗП вимагають для своєї побудови великій площі кристала, тому їх ємкість відносно невелика. Статичні ОЗП застосовуються для побудови мікроконтролерних схем із-за простоти побудови принципової схеми і

можливості працювати на скільки завгодно низьких частотах, аж до постійного струму. Крім того, статичні ОЗП застосовуються для по будови КЕШ пам'яті в універсальних комп'ютерах із-за високої швидкодії статичного ОЗП.

3.7 Постійні запам'ятовувальні пристрої

Постійні запам'ятовувальні пристрої (ПЗП) або пам'ять лише для зчитування (Read Only Memory - ROM), які також часто називають енергонезалежними (Non Volatile Storage), забезпечують збереження записаної в них інформації і за відсутності напруги живлення. Такі ЗП можуть будуватися на різних фізичних принципах і володіти різними характеристиками не лише по ємкості і часу звернення до них, але і по можливості заміни записаної в них інформації.

Прості запам'ятовувальні пристрої постійної інформації можна побудувати на мультиплексах. Схема такого постійного запам'ятовувального пристрою, на вісім однорозрядних комірок приведена на рисунку 3.6,а.

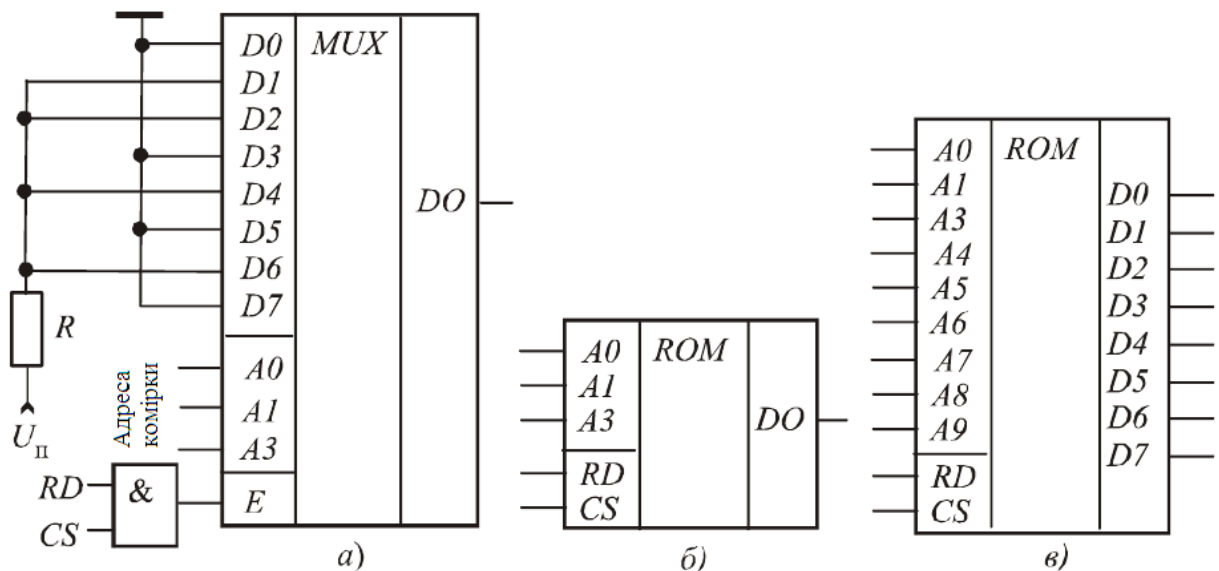


Рисунок 3.6 - Постійні запам'ятовувальні пристрої: а - на мультиплексорі для однорозрядних комірок; б - умовне графічне позначення однорозрядного ПЗП; в - умовне графічне позначення масочного 8-розрядного ПЗП

Запис конкретного біта інформації в однорозрядну комірку виконується за паюванням виводу до шини джерела живлення через резистор R (запис одиниці) або за паюванням виводу до загального дроту (запис нуля). На принципових схемах такий пристрій позначається у вигляді умовного графічного позначення, показаного на рисунку 3.6,б. Для того, щоб збільшити розрядність елемента пам'яті ПЗП ці мікросхеми можна сполучати паралельно.

У реальних ПЗП запис інформації виконується за допомогою останньої операції виробництва інтегральної мікросхеми - металізації. Металізація виконується за допомогою маски, тому такі ПЗП отримали назву масочних ПЗП. Ще одна відмінність реальних мікросхем від спрощеної моделі, приведеної вище, - це використання окрім мультиплексора ще і демультиплексора. Таке рішення дозволяє перетворити одновимірну запам'ятовувальну структуру на багатовимірну і, тим самим, істотно скоротити об'єм схеми дешифратора, необхідного для роботи схеми ПЗП. Схема масочного постійного ЗП з мультиплексором і демультиплексором як дешифратор *DC* приведена на рисунку 3.7.

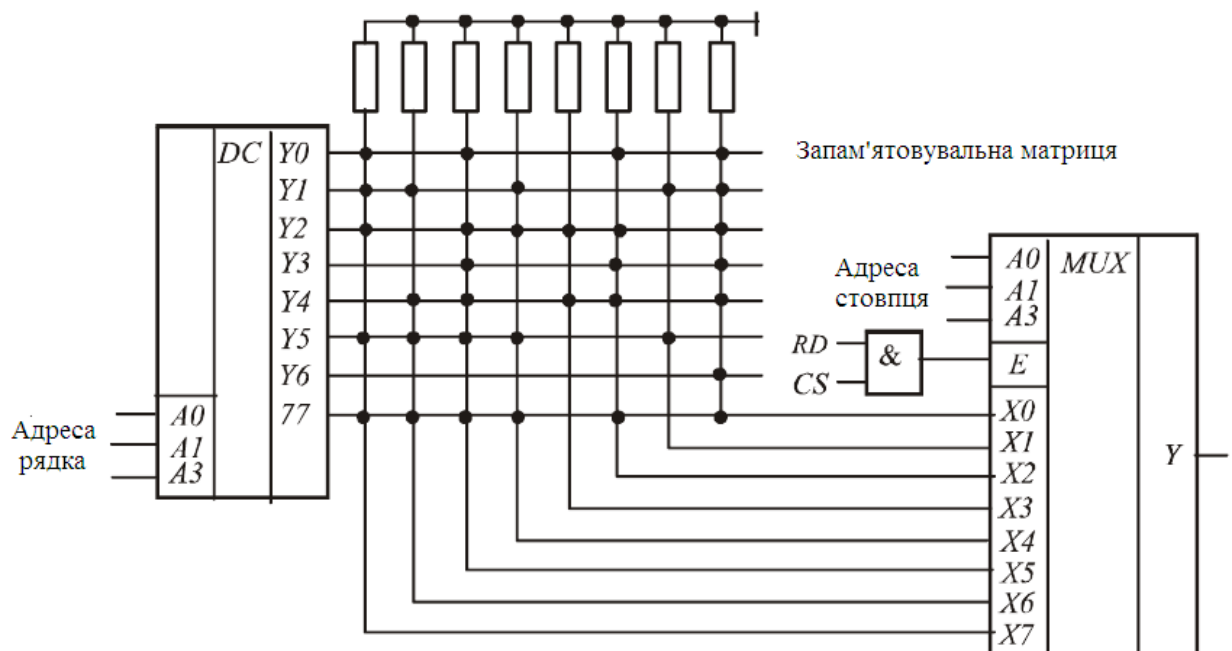


Рисунок 3.7 - Схема масочного постійного запам'ятовувального пристрою

Простими є однократно програмовані ПЗП. У цих ЗП запис якраз і виконується за допомогою руйнування сполучних перемичок між выводами транзисторів і шинами матриці. Перепрограмовані ПЗП дозволяють виконувати в них запис інформації багато разів.

Элементы перепрограммируемых ПЗУ выполняются на основе МОП-транзисторов определенных структур. Одни из них допускают запись информации при воздействии импульса напряжения и ее стирание при ультрафиолетовом облучении, а другие - запись и стирание под воздействием только напряжений (разной полярности и величины).

Умовне графічне позначення масочного ПЗП для багаторозрядних слів зображується на рисунку 3.6,в. Адреси елементів пам'яті в цій мікросхемі подаються на виводи $A0...A9$ сигналом RD - зчитування мікросхеми. За допомогою сигналу CS можна нарощувати об'єм ПЗП.. Він містить 2048 восьмирозрядних комірок, які вибираються 11-розрядною адресою $A0...A10$ ($2^{11} = 2048$). Слово, записане у комірку, з'являється на восьми виходах $D0...D7$ по сигналу RD при сигналі дозволу на вході CS - вибір мікросхеми. При зверненні до постійного запам'ятовувального пристрою спочатку необхідно виставити адресу елементу пам'яті на шині адреси, а потім виробити операцію зчитування з мікросхеми.

Програмуємі ПЗП виявилися дуже зручні при дрібносерійному і середньосерійному виробництві. Проте при розробці контролерів часто доводиться міняти записувану в ПЗП програму. ПЗП при цьому неможливо використувати повторно, тому раз записане ПЗП при помилковій або проміжній програмі доводиться викидати, що природно підвищує вартість розробки апаратури. Для усунення цього недоліку був розроблений ще один вигляд ПЗП, який міг би стиратися і програмуватися заново.

3.8 Однократно програмована пам'ять

У мікропроцесорній техніці при використанні ПЗП для пам'яті програм розрізняють однократно програмовані пристрої PROM (інша назва OTP - One

Time Programmable) і масочні запам'ятовувальні ПЗП. Однократно програмовані запам'ятовувальні пристрої, дозволяють користувачеві програмувати їх один раз.

Інтегральні мікросхеми з масочним ПЗП (ROM) програмуються заводом виготівником в процесі виробництва. Пристрої з масочним ПЗП виготовляються для виробів, які випускаються великими партіями без додаткових операцій програмування, оскільки програма відпрацьована розробником і не вимагає змін.

Програмування масочного ПЗП виконується на заводі - виготівнику, що дуже незручно для дрібних і середніх серій виробництва, не говорячи вже про стадію розробки пристрою. Природно, що для великосерійного виробництва масочні ПЗП є найдешевшим виглядом ПЗП, і тому широко застосовуються в даний час. Для дрібних і середніх серій виробництва радіоапаратури були розроблені мікросхеми, які можна програмувати в спеціальних пристроях - програматорах. У цих мікросхемах постійне з'єднання провідників в запам'ятовувальній матриці замінюється плавкими перемичками, виготовленими з полікристалічного кремнію. При виробництві мікросхеми виготовляються всі перемички, що еквівалентно записи у всі елементи пам'яті логічних одиниць. В процесі програмування на виводи живлення і виходи мікросхеми подається підвищене живлення. При цьому, якщо на вихід мікросхеми подається напруга живлення (логічна одиниця), то через перемичку струм протікати не буде і перемичка залишиться неушкодженою. Якщо ж на вихід мікросхеми подати низький рівень напруги (приєднати до корпусу), то через перемичку протікатиме струм, який зруйнує цю перемичку, і при прочитуванні інформації з цієї комірки прочитуватиметься логічний нуль.

3.9 Перепрограмуємі запам'ятовувальні пристрої

Перепрограмуємі ПЗП володіють всіма достоїнствами ПЗП, зберігаючи записану в них інформацію невизначено довго і при відключеному живленні.

В той же час вони допускають стирання записаної інформації і запис нової інформації.

ВІС ПЗП вимагають значного часу для запису в них інформації, схильні до поступового руйнування фізичної структури при записі, що обмежує кількість циклів програмування, і вимагають витрати енергії для програмування.

Зараз досить широкий поширені мікросхеми з електричним стиранням інформації. Як запам'ятовувальна комірка, в них використовуються такі ж комірки як і в РППЗП, але вони стираються електричним потенціалом, тому кількість циклів запису - стирання для цих мікросхем досягає 1000000 разів. Час стирання елементу пам'яті в таких мікросхемах зменшується до 10 нс.

Схема управління для таких мікросхем вийшла складна, тому намітилися два напрями розвитку цих мікросхем: ЕСППЗП і Flash - пам'ять.

3.10 Flash-пам'ять

Flash-пам'ять є представником класу перепрограмуємих постійних ЗП з електричним стиранням. Проте стирання в ній здійснюється відразу цілої області комірок блоку або всієї мікросхеми. Це забезпечує швидкий запис інформації (програмування ЗП). Для спрощення цієї операції в мікросхемі включаються спеціальні управляючі пристрої, які виконують запис інформації, подібний запису в звичайне ЗП, побудовані на апаратному і програмному принципі управління.

Флеш-пам'ять будується на однострижкових елементах пам'яті, що забезпечує щільність зберігання інформації навіть декілька вище, ніж в динамічній оперативній пам'яті. Найбільш частот використовують два типи флеш-пам'яті, запам'ятовувальні транзистори в яких підключені до розрядних шин, відповідно, паралельно і послідовно.

Перший тип має відносно великі розміри комірок і швидкий довільний доступ, що дозволяє виконувати програми безпосередньо з цієї пам'яті. Другий тип має менші розміри комірок і швидкий послідовний доступ (забезпе-

чуючи швидкість передачі до 16 Мбод), що придатніше для побудови пристроїв блокового типу, наприклад “твердотілих дисків”.

Здатність зберігати інформацію при вимкненому живленні, малі розміри, висока надійність і прийнятна ціна привели до широкого її поширення.

Елементи пам'яті (комірки флеш-пам'яті) організовані в матриці, як і в інших видах напівпровідникової пам'яті. Розрядність даних для мікросхем складає 1, 2 байти.

Операція зчитування з флеш-пам'яті виконується як в звичайних ЗП з довільним доступом (оперативних ЗП). Проте запис зберігає в собі деякі особливості, аналогічні властивостям постійних ЗП.

Перед записом даних комірки ЗП мають бути очищені. Стирання полягає в перекладі елементів пам'яті в стан одиниці і можливо лише відразу для цілого блоку комірок.

Фактично при операції запису виконується дві дії: запис і зчитування, але управління цими операціями виконується внутрішнім управляючим пристроєм.

3.11 EEPROM пам'ять

Цей вигляд електрично перепрограмованій незалежній пам'яті відрізняється від флеш-пам'яті тим, що допускає перезапис одного слова (розміром в байт) без стирання інформації в останніх елементах пам'яті. Комірки EEPROM займають значно більше місця на кристалі, чим комірки флеш-пам'яті, тому вартості EEPROM вищі. Проте кількостей циклів перезапису в EEPROM не менше 100000, що вище, ніж в флеш-пам'яті.

Електрично стираємі ППЗП дорожче і менше за об'ємом, але дозволяють перезаписувати кожен елемент пам'яті окремо. В результаті ці мікросхеми володіють максимальною кількістю циклів запису - стирання. Сфера застосування електрично стираємих ПЗП - зберігання даних, які не повинні стиратися при виключенні живлення.

Останнім часом намітилася тенденція зменшення габаритів ЕСППЗП за рахунок зменшення кількості зовнішніх ніжок мікросхем. Для цього адреса і данні передаються в мікросхему і з мікросхеми через послідовний порт. При цьому використовуються два види послідовних стандартних портів - *SPI* порт і *I2C* порт.

Відрізняються ЕСППЗП від Flash-пам'яті тим, що стирання виконується не кожної комірки окремо, а всієї мікросхеми в цілому або блоку запам'ятовувальної матриці цієї мікросхеми, як це робилося в РППЗП.

3.12 Інші типи запам'ятовувальних пристроїв

В даний час з'явилися сегнетоелектричні ОЗП (FRAM). Ці ОЗП знаходять використання в автомобільних бортових самописцях (чорних ящиках). Сегнетоелектричні ОЗП є енергонезалежною пам'яттю (ЕНП). У них не втрачаються дані при знятті живлення. Ядром сегнетоелектричного ЗП є сегнетоелектричні кристали. FRAM ОЗП працюють подібно до ОЗП, при цьому забезпечується незалежність зберігання даних. Такими властивостями володіють ПЗП, ПППЗП і флеш-пам'ять.