

*Міністерство освіти і науки України
Запорізький національний університет
Інженерний навчально-науковий інститут ім Ю. М. Потєбні
Кафедра: Електроніки, інформаційних систем та програмного
забезпечення*

Практичне заняття 3

з дисципліни Комп'ютерна електроніка

Побудова постійного запам'ятовувального пристрою

Студента (ки) 4 курсу, групи _____

_____ (прізвище та іні-
ціали)

Викладач Верьовкін Л.Л.

_____ (посада, вчене звання, науковий сту-
пінь, прізвище та ініціали)

Національна шкала _____

Кількість балів: _____ Оцінка: ECTS _____

м. Запоріжжя – 202_ рік

Метою вивчення теми є формування повного уявлення про принципи функціонування та побудови постійних запам'ятовувальних пристроїв (ПЗП).

Ключові терміни та поняття: мікропроцесор, шина, архітектура, однокристальні мікроконтролери, адреса, пам'ять.

План самостійного опрацювання теми.

1. Призначення постійних запам'ятовувальних пристроїв.
2. Класифікація сучасних ПЗП.
5. Характеристики сучасних ПЗП.
6. Варіанти побудови ПЗП.
7. Маскові постійні запам'ятовуючі пристрої.
8. Програмовані постійні запам'ятовуючі пристрої.
9. Репрограмовані постійні запам'ятовувальні пристрої.
10. FLASH пам'ять.

Теоретичні відомості про постійні запам'ятовувальні пристрої

Класифікація та характеристики сучасних ПЗП.

Постійні запам'ятовуючі пристрої призначені для зберігання одноразово записаної до них інформації, яка має зберігатися навіть за умов знеструмування комп'ютеру. Такою інформацією є, наприклад, дані і програми, потрібні для завантаження операційної системи та керування роботою зовнішніх пристроїв комп'ютеру (BIOS). Таким чином, постійний запам'ятовуючий пристрій – це пам'ять комп'ютера, призначена для зберігання службових програм і даних, які не можуть бути змінені у процесі його роботи.

Для позначення ПЗП застосовується аббревіатура ROM, яка відображає функціональне призначення ПЗП: (Read-Only Memory) – пам'ять тільки для читання.

Постійні запам'ятовуючі пристрої мають більше варіантів побудови ніж оперативні. Мікросхеми пам'яті розташовуються на системній платі комп'ютера, на платі контролерів зовнішніх пристроїв, відеоадаптера та взагалі у

контролерах усіх пристроїв комп'ютера, що мають власні керуючі процесори (мікроконтролери). Усі ПЗП є енергонезалежними.

За способом організації доступу до пам'яті ПЗП – це пристрої з безпосереднім (довільним) доступом.

За методом пошуку необхідного слова (необхідної ділянки) – це адресні пристрої (тобто інформація відшукується за вказаною адресою).

По типу фізичного середовища, яке здійснює зберігання інформації, ПЗП, як правило є напівпровідниковими пристроями.

За способом зберігання інформації ПЗП мають статичну пам'ять.

За способом запису (перезапису) інформації ПЗП можна класифікувати згідно рисунку 3.1.

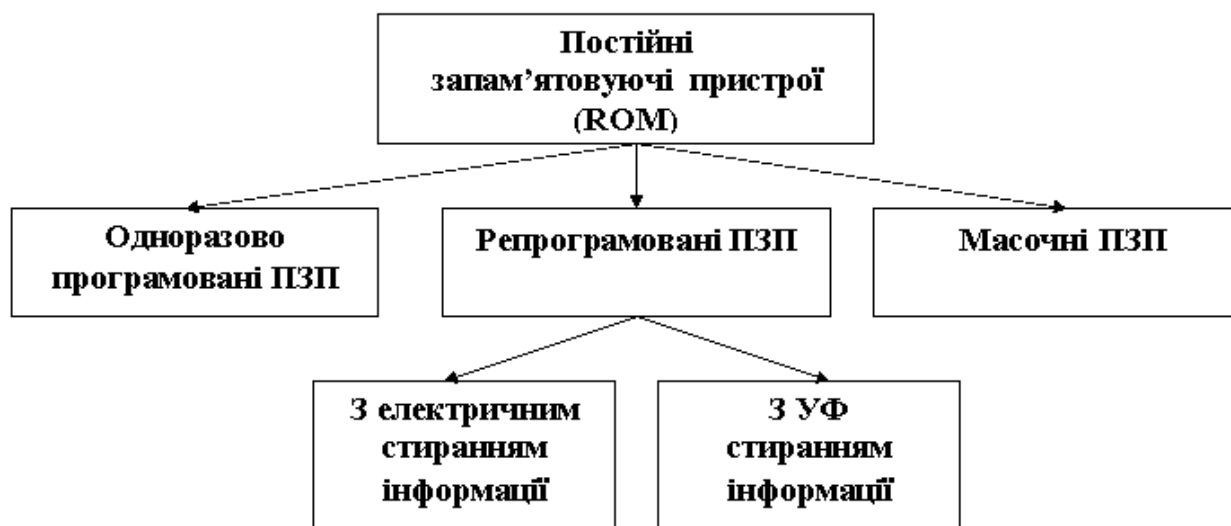


Рисунок 3.1 - Класифікація ПЗП за способом запису (перезапису) інформації

Основними характеристиками мікросхем постійної пам'яті є:

1. Ємність (обсяг пам'яті). Загальна ємність мікросхеми пам'яті це добуток глибини адресного простору (Depth Adress – кількість біт інформації, яке зберігається в комірках кожної матриці) на кількість ліній вводу/виводу (розрядів). Для сучасних ПЗП, в залежності від призначення цей показник може змінюватися в широких межах від декількох Кбайт до декількох Гбайт (FLASH пам'ять).

2. Розрядність. Нагадаємо, що цей показник визначається кількістю бітів розміщених в комірках пам'яті.

3. Швидкодія. Визначається часом доступу для операцій запису або читання інформації. Для сучасних ПЗП він складає одиниці-десятки мкс.

4. Часова діаграма. (або кількість тактів, які необхідні МП для виконання операцій запису або зчитування даних. Читання даних з ПЗП, звичайно, потребує двох тактів.

5. Кількість циклів запису – стирання (для РПЗП). До 106.

6. Час стирання мікросхеми. Менше 10 мс (для EEPROM).

7. Надійність. Інформація може зберігатися десятки років.

Маскові постійні запам'ятовувальні пристрої

Самі прості з ПЗП - маскові. Головною властивістю маскових ПЗП є те, що інформація до них записується ще на етапі виготовлення кристалу мікросхеми пам'яті. Для цього використовують спеціальні маски (шаблони), які визначають порядок з'єднань між елементами пам'яті на напівпровідниковому кристалі. Зрозуміло, що таким чином не варто виготовляти декілька сотень мікросхем – мова йде про дійсно великі партії. Саме так виготовляють пам'ять для застосування у автоматах з жорсткою логікою (на зразок пральних машин або відеоплеєрів), для запису програм управління роботою клавіатури, монітора, для використання у якості таблиці знакогенератора матричного принтера, навіть деякі з перших програм керування роботою системної плати EOM – BIOS, були записані до мікросхем такого типу ПЗП.

Розглянемо більш детально побудову модулів маскових ПЗП. На рисунку 3.2 зображено УГП ПЗП на вісім однорозрядних комірок.

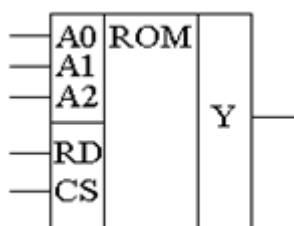


Рисунок 3.2 – УГП мікросхеми ПЗП

Запис конкретного біта в однорозрядну комірку здійснюється підключенням дроту до джерела живлення (запис одиниці) або підключенням дроту до корпусу (запис нуля). Адреси комірок пам'яті в цій мікросхемі подаються на виводи A0 ... A2. Мікросхема вибирається сигналом CS. Читання мікросхеми відбувається сигналом RD.

Для збільшення розрядності комірки пам'яті ПЗП ці мікросхеми з'єднують паралельно. Схема паралельного з'єднання однорозрядних ПЗП приведена на рисунку 3.3.

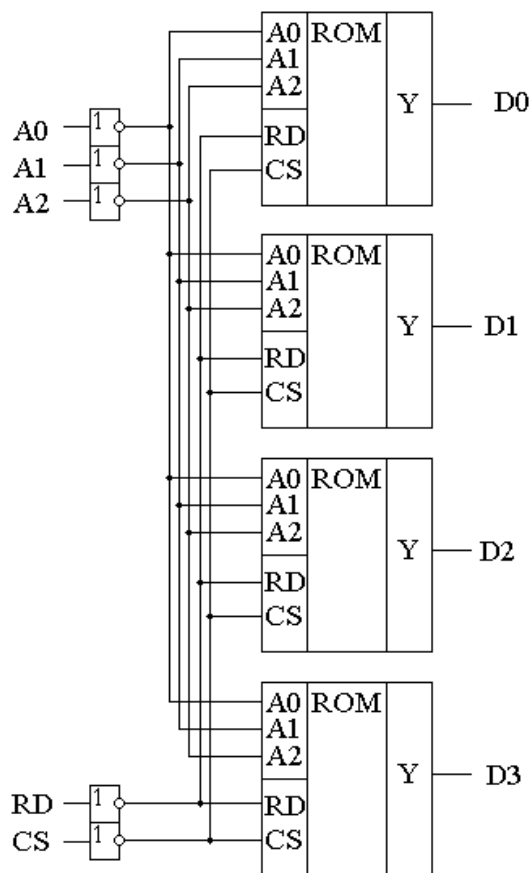


Рисунок 3.3 - Схема багаторозрядного ПЗП

Для зменшення об'єму схеми дешифратора, необхідного для роботи ПЗП, застосовують мультиплексор, що виконує і функцію вибору стовпчика матриці елементів, і забезпечує читання інформації шляхом комутації вибраного стовпчика з виходом схеми. Вибір рядка, як звичайно, виконується дешифратором. Така структура має назву 2DM і зображена на рисунку 3.4.

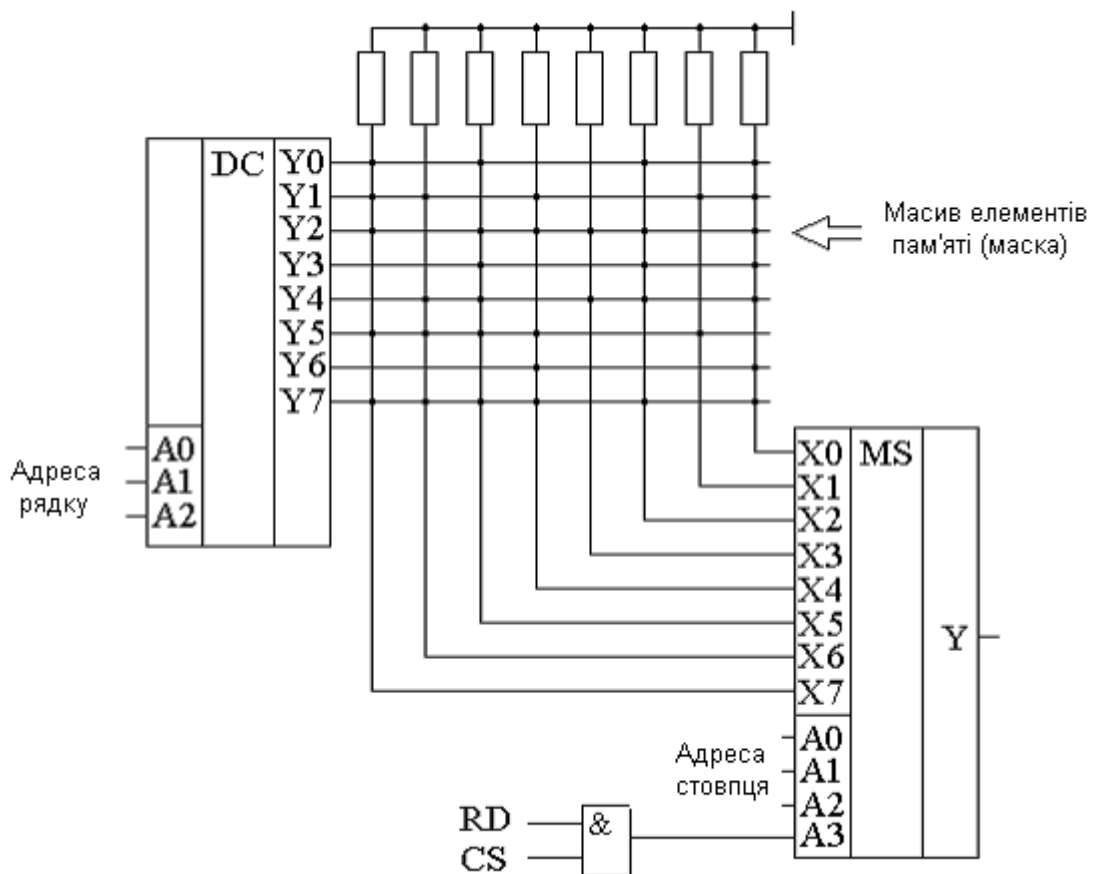


Рисунок 3.4 - Схема маскового постійного запам'ятовувального пристрою (структура 2DM)

Програмовані постійні запам'ятовувальні пристрої

Більш складний варіант – одноразово програмовані ПЗП. Ця мікросхема має практично ту ж саму структуру, що й масочні ПЗП, але у неї є одна дуже суттєва відмінність: вона виготовляється виробниками "порожньою" і розробники різноманітної комп'ютерної техніки можуть записувати інформацію до неї самостійно (звичайно за умов наявності спеціального обладнання).

Програмування таких ПЗП відбувається шляхом електричного перепалення перемичок у мікросхемі або шляхом випалення керуючого переходу у транзисторах. Зрозуміло, що єдиний шлях виправити помилку програмування такого ПЗП – це викинути його у смітник і "пропалити" новий. Такі мікросхеми називаються програмовані ПЗП (ППЗП) і зображуються на принципових схемах як показано на рисунку 3.5.

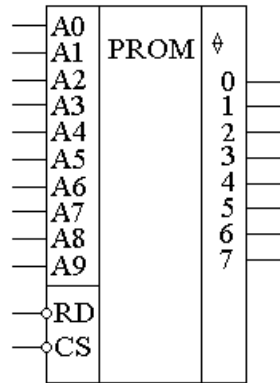


Рисунок 3.5 - УГП ППЗП

Програмовані ПЗП виявилися дуже зручними для малосерійного и середньосерійного виробництва. Але ж при розробці радіоелектронних пристроїв часто приходиться змінювати записану в ПЗП програму. Тому з'явився наступний варіант ПЗП – репрограмовані, які дозволяють багаторазово змінювати записану у ПЗП інформацію за умов попереднього стирання старої.

Репрограмовані постійні запам'ятовувальні пристрої

В залежності від методу стирання старої інформації розрізняють репрограмовані ПЗП з електричним та ультрафіолетовим стиранням (ПЗП типу EPROM та EEPROM).

Мікросхеми з ультрафіолетовим стиранням – EPROM використовують явище зміни структури польового переходу при впливі на нього доволі високою напругою. Ці зміни зберігаються протягом досить тривалого часу. При цьому можливе стирання записаної інформації шляхом опромінення кристалу мікросхеми пам'яті через спеціальний отвір у вигляді скляного віконця. Таки ПЗП застосовували у перших поколіннях різноманітних контролерів заради надання можливості модернізації програм, записаних до них.

Комірка пам'яті репрограмованого ПЗП (рис. 3.6) являє собою МОН - транзистор, в якому затвор виконується із полікристалічного кремнію. Потім в процесі виготовлення мікросхеми цей затвор окислюється і в результаті він буде оточений оксидом кремнію – якісним діелектриком. В такій комірці при

повністю стертому ПЗП заряду в плаваючому затворі немає, і тому транзистор струм не проводить.

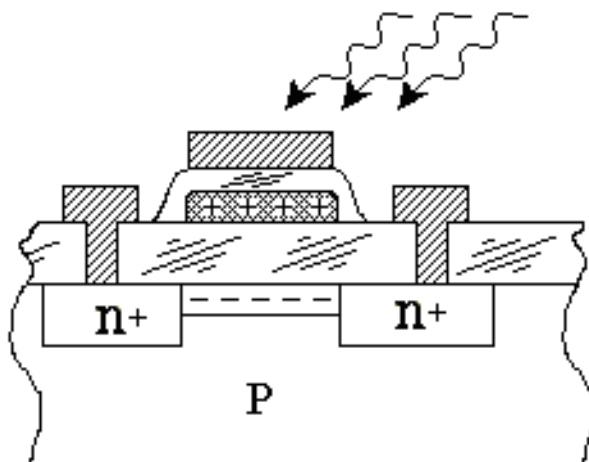


Рисунок 3.6 - Комірка пам'яті ПЗП з ультрафіолетовим та електричним стиранням

При програмуванні мікросхеми на другий затвор, який знаходиться над плаваючим затвором, подається висока напруга і в плаваючий затвор за рахунок тунельного ефекту індукуються заряди. Після зняття програмуючої напруги на плаваючому затворі індукований заряд залишається, тобто транзистор залишається в провідному стані. Заряд на плаваючому затворі може зберігатися десятки років.

Структурна схема даного ПЗП не відрізняється від попереднього масочного ПЗП. Єдине, що замість перемички використовується описана вище комірка. При опромінюванні мікросхеми, ізолюючі властивості оксиду кремнію втрачаються і заряд із плаваючого затвора витікає в об'єм напівпровідника і транзистор запам'ятовуючої комірки переходить в закритий стан. Час стирання мікросхеми коливається в межах 10 – 30 хвилин. Кількість циклів запису - стирання знаходиться в діапазоні від 10 до 100 разів, після чого мікросхема виходить з ладу. Репрограмовані ПЗП зображуються на принципових схемах як показано на рисунку 3.7.

Мікросхеми з електричним стиранням - EEPROM (УГП зображено на рис. 3.8) використовують той самий ефект, що й ПЗП з ультрафіолетовим

стиранням, але стирання відбувається за допомогою імпульсу відносно високої напруги на відповідний вхід мікросхеми.

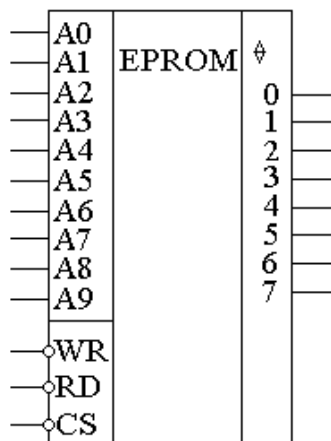


Рисунок 3.7 - УГП РПЗП

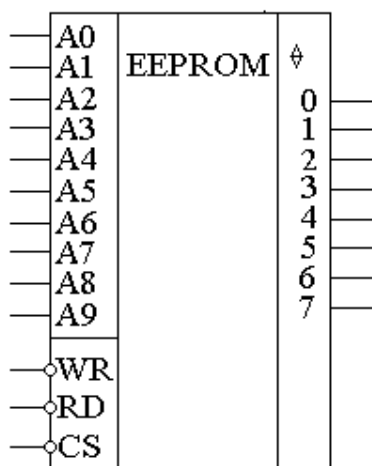


Рисунок 3.8 - УГП ПЗП з електричним стиранням

У багатьох ПЗП цього типу навіть передбачена часткова заміна інформації. Такі мікросхеми знайшли своє застосування там же де й мікросхеми з ультрафіолетовим стиранням. Але треба прийняти до уваги, що вони значно дорожчі ніж останні.

FLASH пам'ять

Зараз набув дуже широкого розповсюдження новий клас ПЗП з електричним стиранням, який отримав назву флеш-пам'яті (від англійського flash – спалах, блискавка). Його в певній мірі можна розглядати як симбіоз ОЗП та

ПЗП, через те, що він має швидкодію, що наближується до показників ОЗП, і в той же час є енергонезалежним ЗП EEPROM (УГП зображено на рисунку 3.9).

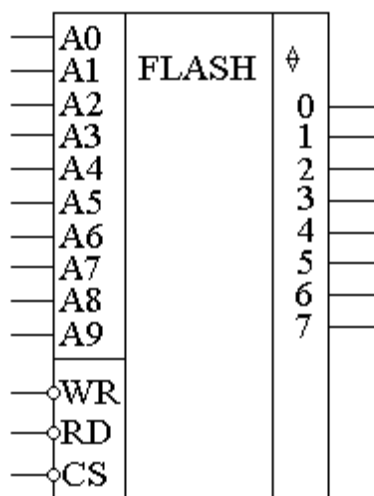


Рисунок 3.9 - УГП FLASH- пам'яті

Комірки пам'яті у ОЗП та ПЗП мають вигляд двомірного масиву, що дозволяє читати і писати кожен біт окремо. На відміну від них, флеш-пам'ять, яка вперше була запропонована компанією TOSHIBA виготовлена у вигляді блоків місткістю від 512 б до 256 Кб. Такі блоки записуються та стираються за один машинний такт, через що вони працюють набагато швидше ніж ПЗП з електричним стиранням. Крім того, для запису даних до флеш-пам'яті не потрібна додаткова напруга, що дає змогу робити це там, де вона встановлена. В той же час для запису ПЗП з електричним стиранням потрібне спеціальне обладнання. Нажаль цей тип пам'яті не придатний для використання у якості ОЗП, якщо передбачається побайтовий запис інформації. Справа в тому, що для зміни одного байту потрібно переписати в буфер увесь блок, де утримається цей байт, потім стерти зміст блоку, змінити зміст байта, після чого провести запис зміненого в буфері блоку. Така схема значно знижує швидкість запису невеликих об'ємів інформації в довільні ділянки пам'яті, але ж значно збільшує швидкодію при послідовному запису даних великими порціями. Її життєвий цикл суттєво менший за цикл мікросхем ОЗП – усього лиш 100-300 тисяч циклів перезапису. Флеш-пам'ять використовують для за-

пису програми BIOS (таким чином спрощується її модернізація – upgrade), там де неможливо використовувати накопичувачі на жорстких дисках. Цей тип пам'яті випускають у вигляді так-званих флеш-карт з обсягом до одиниць Гб, які застосовуються у сучасних кишенькових комп'ютерах, цифрових фотокамерах та диктофонах, електронних органайзерах.

Комірка FLASH- пам'яті складається із МОН транзистора з плаваючим затвором, тобто за технологією виготовлення подібна комірки пам'яті EPROM та EEPROM ПЗП. Але ж за рахунок застосування надтонкого шару діелектрика запис та стирання (інжекція заряду методом CHE (channel hot electrons) або його екстракція методами тунелювання) здійснюється без застосування підвищених напруг. Одна комірка зберігає один біт інформації (в сучасних розробках два, так звані багаторівневі комірки MLC) і, як правило, наявність заряду сприймається як логічний 0, відсутність як логічна 1.

При читанні, в відсутності заряду на плаваючому затворі, під дією додатного поля на керуючому затворі, утворюється n-канал між витокком і стоком, і виникає струм (логічна 1). При наявності заряду канал не з'являється і струм не виникає (логічний 0).

Найбільш розповсюдженими на даний момент є мікросхеми з організацією NOR і NAND.

Архітектура NOR (NOT OR, АБО-НІ).

Кожна комірка підключена до двох перпендикулярних ліній – бітів (bit line) та слів (word line) (рис. 8.10). Усі комірки пам'яті NOR, згідно правилам, підключені до своїх бітових ліній паралельно. Суть логічної операції NOR – в переході лінії бітів у стан 0, якщо хоча б один з транзисторів-комірок, приєднаних до неї, проводить струм. Селекція комірки здійснюється за допомогою лінії слів. Інтерфейс паралельний. Довільне читання та запис. Швидкий довільний доступ, можливість запису побайтно. Відносно повільний запис і стирання.

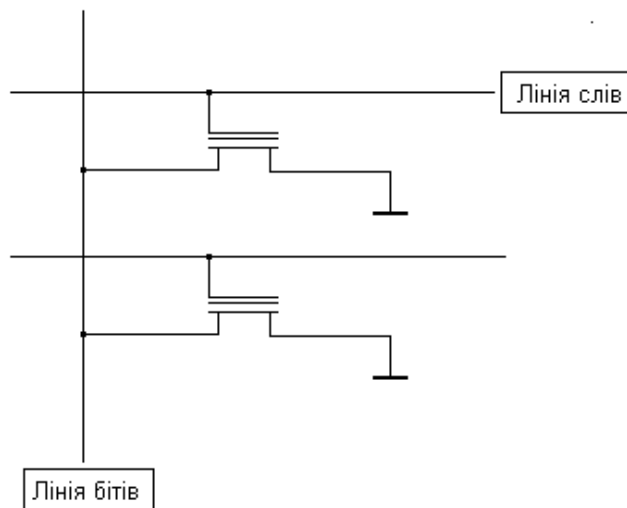


Рисунок – 8.10 - Структура комірки FLASH- пам'яті

Архітектура NAND (NOT AND, I-NI).

В цьому випадку бітова лінія переходить у стан 0, якщо всі транзистори, які підключені до неї проводять струм. Комірки приєднуються до бітової лінії серіями, що знижує швидкість операції читання (зменшується струм кожної комірки), але ж підвищується швидкість стирання та програмування. Для зменшення негативного ефекту низької швидкості читання, чіпи NAND мають внутрішній регістровий кеш. В цій архітектурі більш компактна упаковка ніж в паралельній архітектурі NOR.

Інтерфейс послідовний. Швидкий запис та стирання, невеликий розмір блока. Повільний довільний доступ, але ж невеликими блоками. Немає можливості запису побайтно.

Архітектури AND (I), DINOR (DIVIDED BIT-LINE NOR, АБО-НІ з розділеними розрядними лініями).

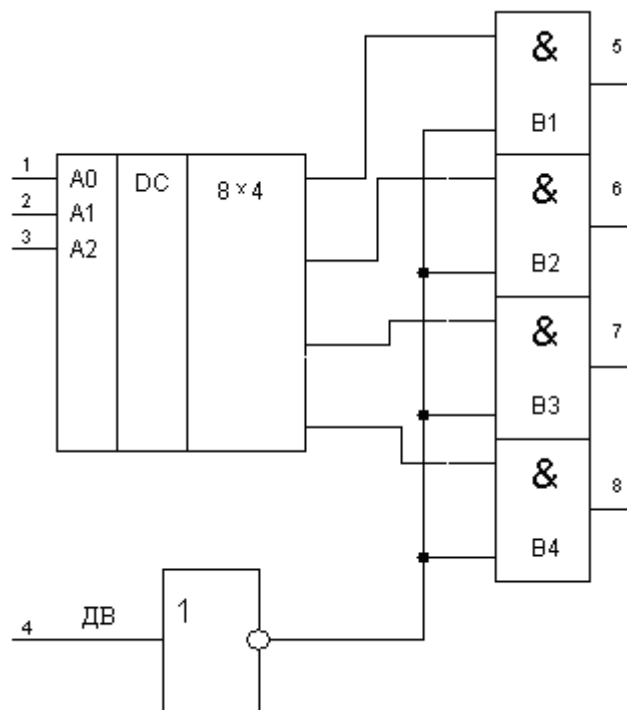
Типи пам'яті, які комбінують найкращі властивості властивостей NOR і NAND. Невеликий розмір блоку, мультиблочне стирання, зберігає комірки від перепалення.

Постійні запам'ятовуючі пристрої (ПЗП) є важливою частиною мікропроцесорних систем (МПС). Вони призначені для зберігання та читання інформації, яка використовується процесором. Постійна пам'ять є енергонезалежною, тобто інформація в ПЗП не зникає після знеструмлення комп'ютера.

Область використання ПЗП – це BIOS, карти пам'яті. ПЗП, постійно вдосконалюються на технологічному, апаратному, архітектурному рівнях.

Методика виконання завдань

Побудувати постійний запам'ятовувальний пристрій, який імітує роботу мікросхеми ПЗП (рис. 3.11), відповідно до функціональної схеми (рис. 3.12).



- | | |
|------------------------------|---------------|
| 1 – Вхід адресний A0; | 5 - Вихід B1 |
| 2 – Вхід адресний A1; | 6 - Вихід B2; |
| 3 – Вхід адресний A2; | 7 - Вихід B3; |
| 4 – Вхід дозволу вибірки ДВ; | 8 – Вихід B4 |

Рисунок 3.11 – Постійний запам'ятовувальний пристрій

Пристрій введення інформації (коду адреси)

Як пристрій введення, для визначення адреси використовувати кнопки перемикачі і Word Generator (з інструментарію програмного застосування EWB), для імітації коду клавіатури.

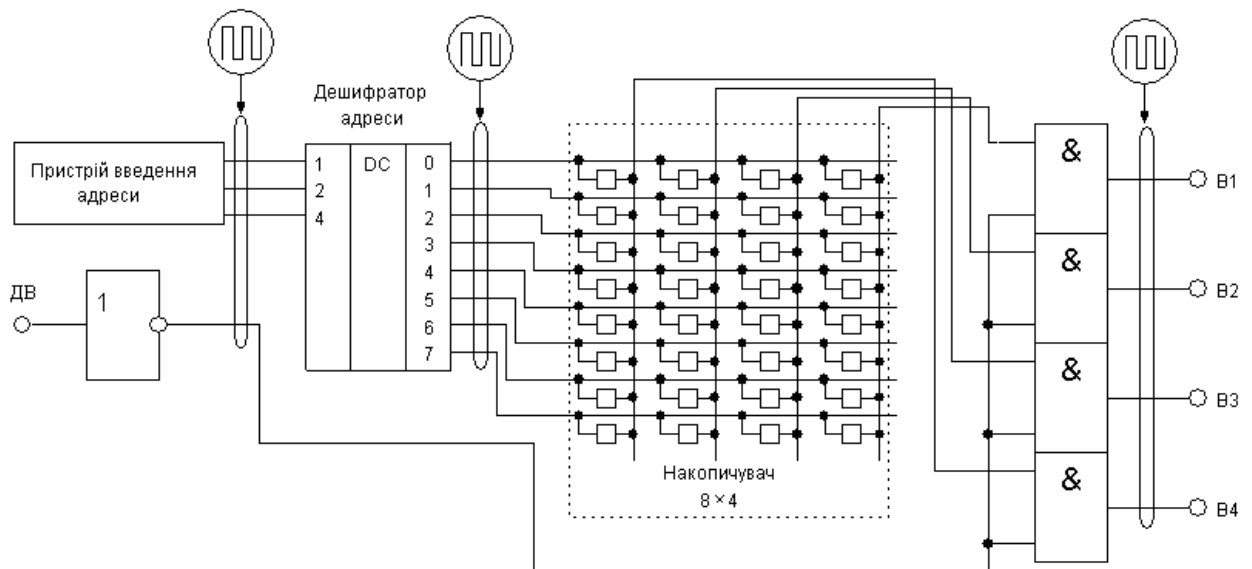


Рисунок 3.12 – Функціональна схема ПЗП

1. Сигнал за допомогою кнопкових перемикачів формується шляхом замикання – розмикання ними електричного кола (рис. 3.13).

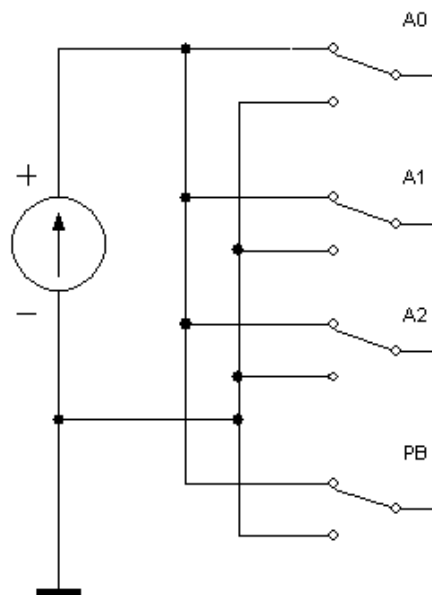


Рисунок 3.13 – Введення адреси за допомогою кнопкових перемикачів

Це дозволяє виконати відладку схеми ПЗП для подальшої автоматизації введення інформації (коду адреси).

2. На подальшому етапі використовується Word Generator (рис. 3.14), що дозволяє побудувати діаграми функціонування елементів ПЗП. Кодування виконати згідно з рисунком 3.15. Частота опиту адрес 1 Гц. Word

Generator дозволяє провести перебір адрес ПЗП в ручному і циклічному режимах.

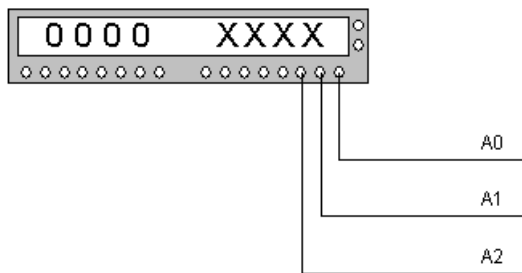


Рисунок 3. 14 - Введення адреси за допомогою Word Generator

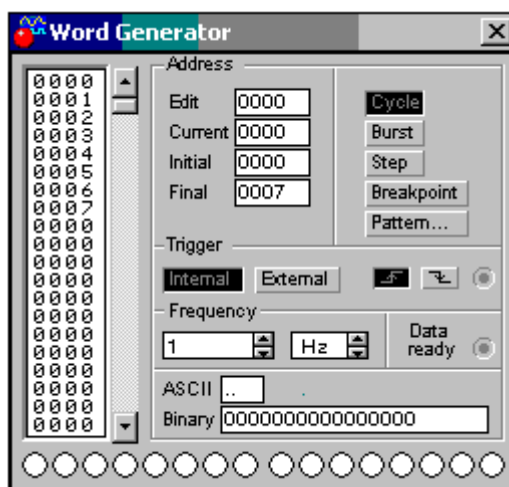


Рисунок 3.15 - Програмування Word Generator

Діаграма функціонування схеми введення адрес ПЗП представлена на рисунку 3.16.

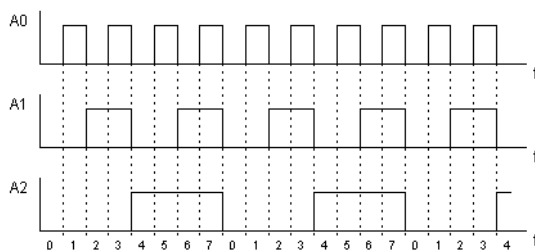


Рисунок 3.16 - Діаграма функціонування схеми введення адрес ПЗП

Діаграми можуть бути отримані за допомогою інструментарію EWB Logic Analyzer або Oscilloscope, для подальшого аналізу функціонування схеми (рис. 3.17).

Відповідно до таблиці істинності лінійна структура дешифратора має вигляд (рис. 3.18).

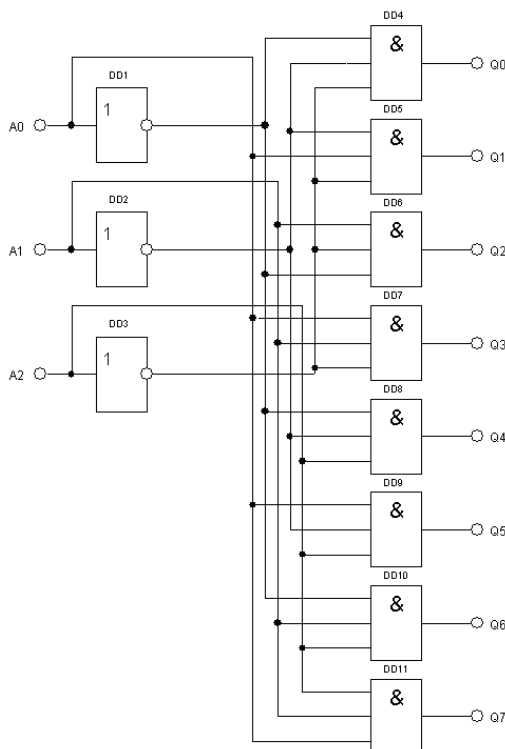


Рисунок 3.18 – Лінійна структура дешифратора

У ТТЛ логіці лінійні дешифратори більш ніж на 4 – 5 виходів побудувати не можна по здатності навантаження, тому використовується схема пірамідального дешифратора (рис. 3.19). Число виходів дешифратора 2^n , число рівнів $n-1$, де n – кількість входів. Діаграма функціонування дешифратора адреси представлена на рис 3.20.

Накопичувач 8×4

Використання ПЗП полягає в прочитуванні інформацію Структура схеми накопичувача матрична (рис. 3.21): рядки утворюються 8-адресними шинами, а стовпці 4-розрядними. Кожна шина зберігає певний код (Наприклад: 0000 0001 0010 0011 0100 0101 0110 0111 або в десятковому еквіваленті 0 1 2 3 4 5 6 7). Запис коду здійснюється за допомогою діодів, які приєднані між адресними шинами і тими розрядними шинами, на яких (при прочитуванні) має бути логічна 1

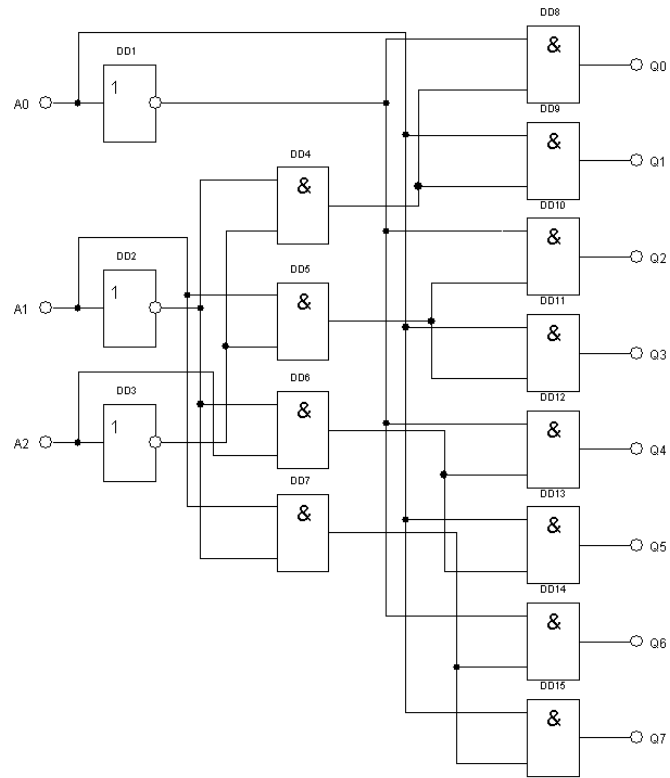


Рисунок 3.19 – Пірамідальний дешифратор адреси ПЗП

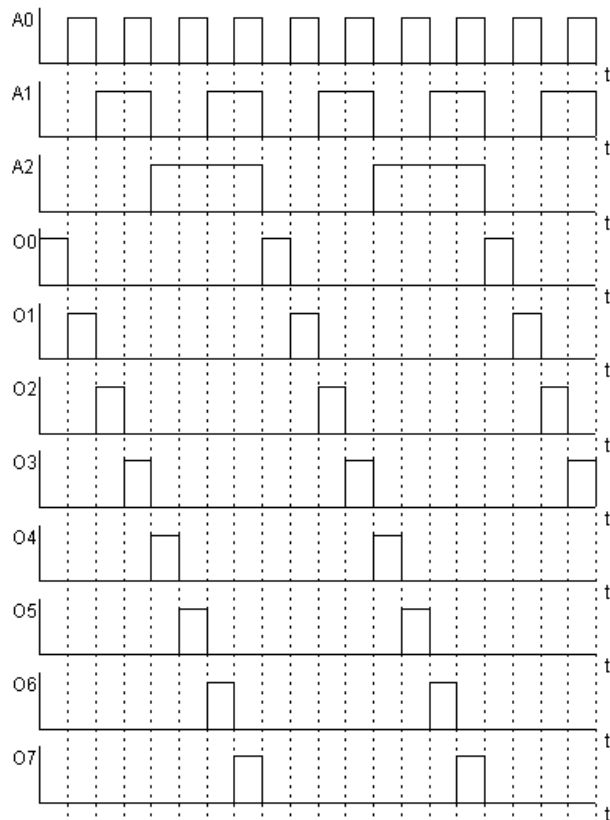


Рисунок 3.20 - Діаграма функціонування дешифратора адреси

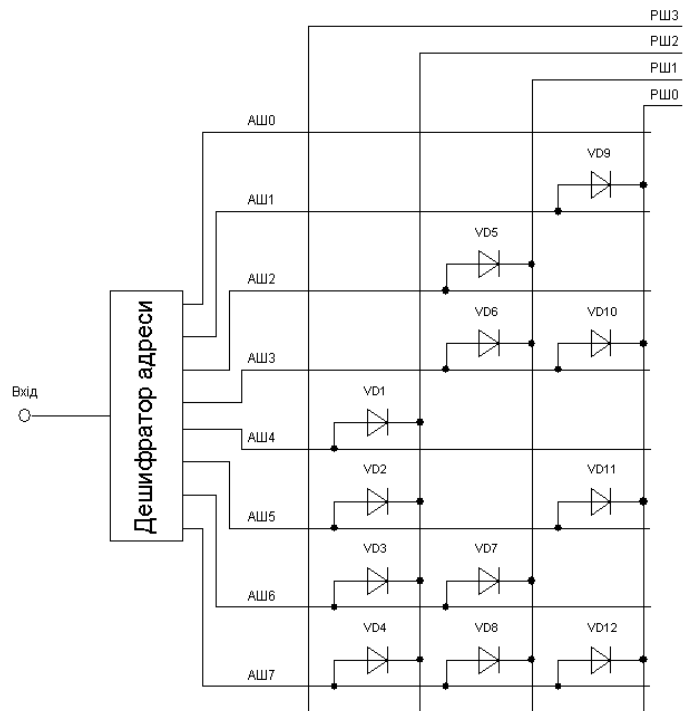


Рисунок 3.21 - Функціональна схема накопичувача 8×4

Розрядні шини підключаються до буферного пристрою для здійснення операції дозвіл вибірки ДВ (рис. 3.22 – 3.23).

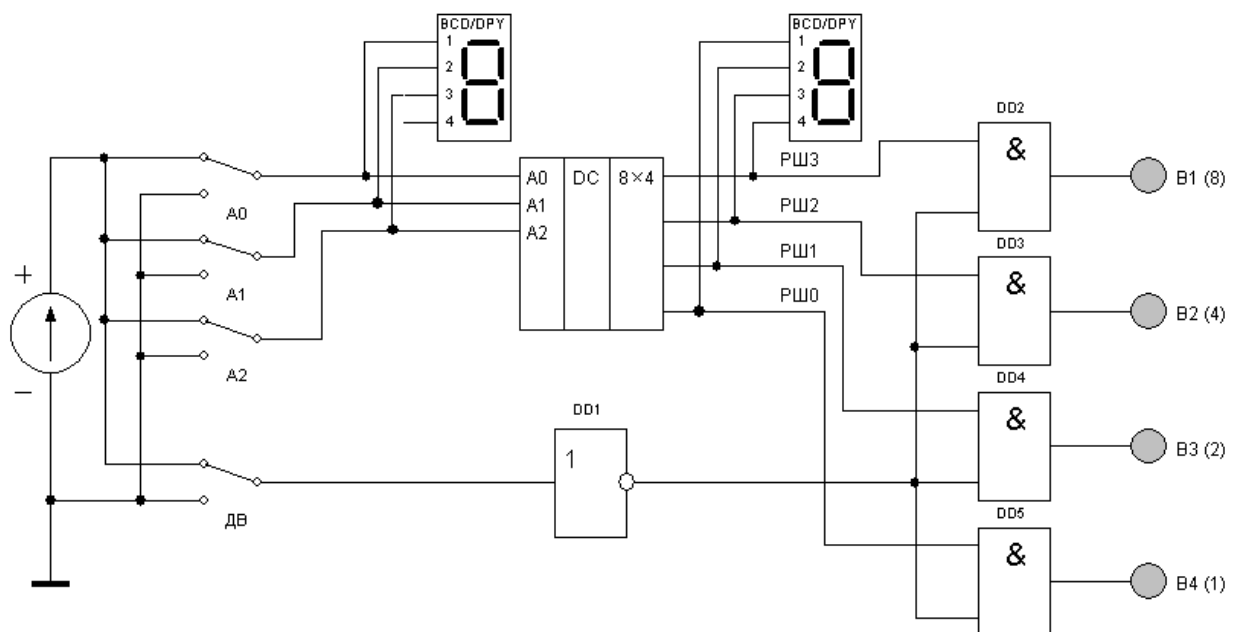


Рисунок 8.22 – Схеми виводу інформації з контрольними індикаторами (схема з кнопковими перемикачами)

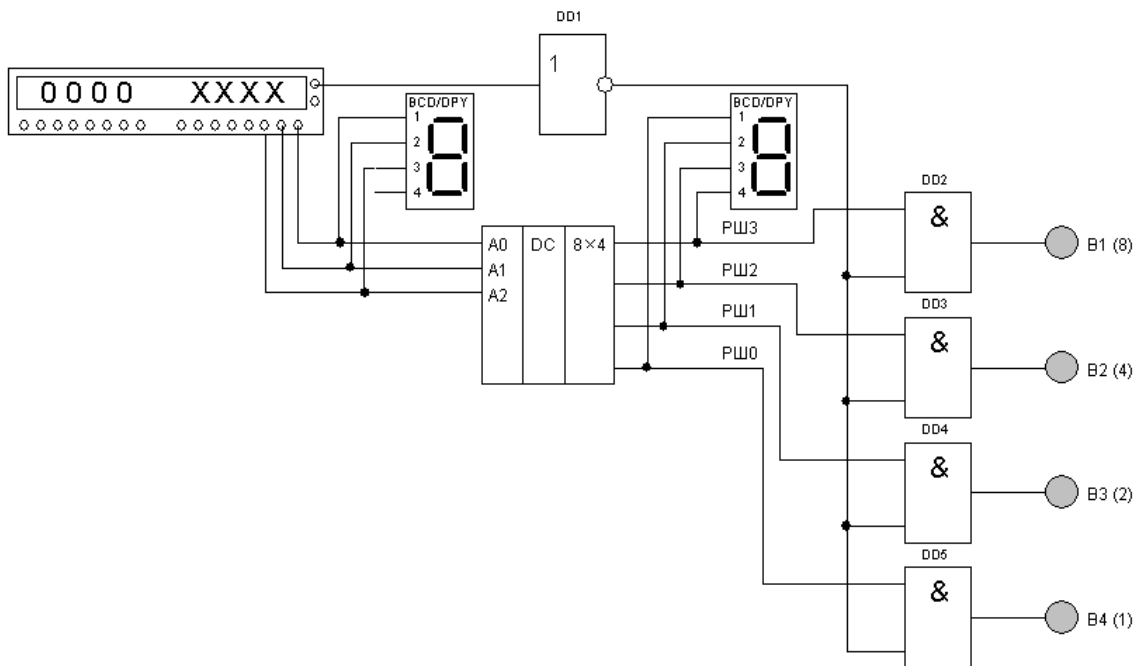


Рисунок 8.22 – Схеми виводу інформації з контрольними індикаторами (схема з використанням Word Generator)

Побудова розрахованої схеми ПЗП на реальних мікросхемах

Вибрати з справочних даних мікросхеми дешифратора та пристрою дозволу вибірки інформації. Зібрати схему ПЗП згідно з рисунком 3.23, використовуючи накопичувач свого варіанту.

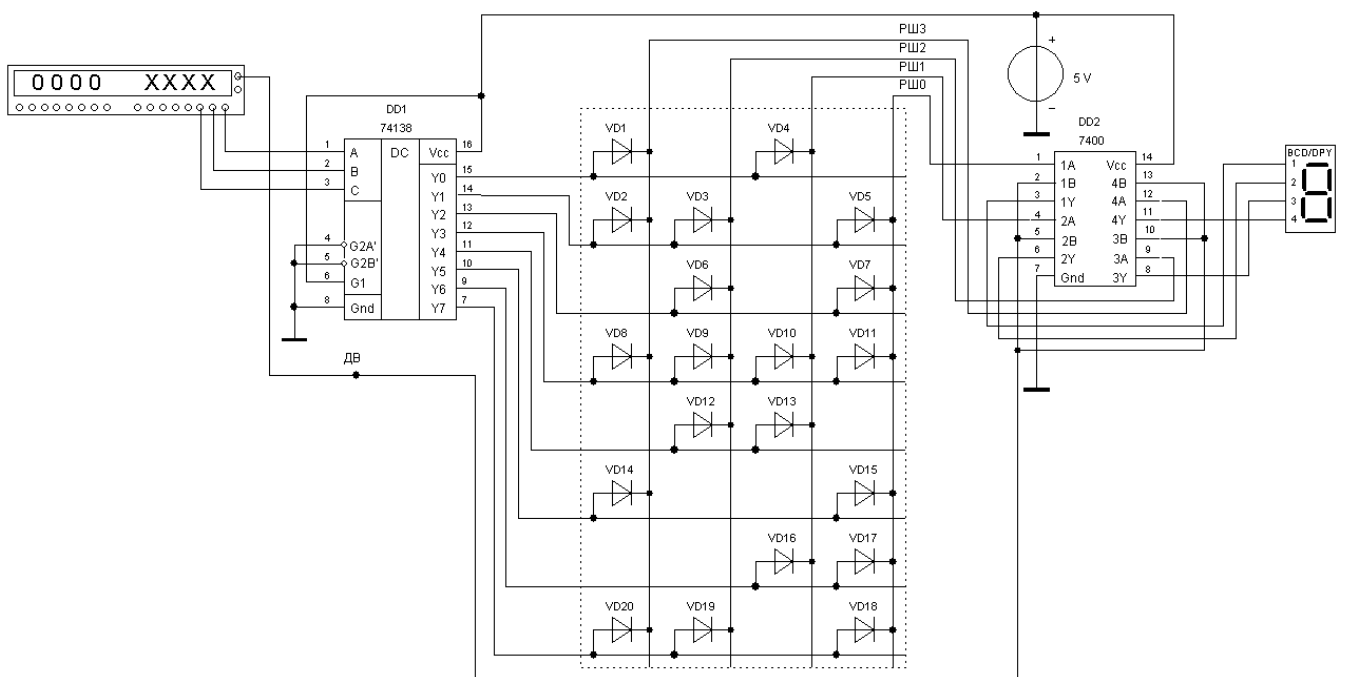


Рисунок 3.23 – Імітаційна схема роботи ПЗП на мікросхемах

За допомогою інструментарію програмного додатку EWB переконатись в правильності функціонування схеми. Зробити висновки про можливість модернізації схеми по входу дозволу вибірки (ДВ).

Завдання до виконання практичного завдання

1. Побудувати схему ПЗП з введенням інформації з кнопоквих перемикачів.

2. При побудові дешифратора адреси використовувати схему пірамідального дешифратора. Привести його таблицю станів, рівняння функціонування.

2. Записати інформацію в накопичувач відповідно до варіантів, які приведені в десятковому еквіваленті:

1) 4 6 3 5 3 2 4 7

2) 7 4 5 3 2 4 1 3

3) 6 7 5 4 7 2 7 1

4) 4 5 2 3 7 1 3 2

5) 7 5 7 3 6 2 1 4

6) 5 7 3 6 2 4 1 7

3. Привести схему до єдиного елементного базису

4. Перевірити правильність функціонування схеми.

5. Побудувати схему ПЗП з введенням інформації з використанням Word Generator.

6. Побудувати діаграми функціонування схеми в точках вказаних на рисунку 3.12.

7. Побудувати схему ПЗП з використанням реальних мікросхем.

8. Зробити розгорнутий висновок про виконану роботу.

Література

1. Верьовкін Л.Л., Світанько М.В., Кісельов Є.М., Хрипко С.Л. Цифрова схемотехніка: підручник. Запоріжжя : ЗДІА, 2016. 214 с.

2. Бойко В.І., Гуржій А.М., Жуйков В.Я. Основи схемотехніки електронних систем: підручник. Київ : Вища шк., 2004. 527 с.