

Тема 3. Архитектура 8-разрядного микропроцессора.

Типичным представителем 8-битных однокристальных микропроцессоров является i8080, разработанный фирмой Intel в 1974 г. А также его советский аналог К580ИК80. Кристалл процессора производится по технологическим нормам 6 мкм, вмещает 6000 транзисторов и имеет тактовую частоту 2 МГц, а более поздний его вариант i8080A (КР580ВМ80А) – 2,5 МГц. Процессор снабжен 8-разрядной шиной данных, 16-разрядной шиной адреса, с помощью которой адресует $2^{16} = 64$ Кбайт памяти, 256 устройств ввода и 256 устройств вывода. МП работает от трех источников питания – +5, +12 и –5 В и рассеивает мощность 1,25 Вт. Длительность такта при частоте 2 МГц составляет 0,5 мкс, при этом быстродействие – 500 000 коротких операций (регистр-регистр) в секунду.

Зная конструкцию и особенности работы этих устройств, можно изучить любой, даже самый сложный современный процессор.

В структурной схеме МП КР580, рис.3.1, можно выделить три основных составляющих: арифметическо-логический блок, блок регистров и устройство управления.

Арифметическо-логический блок, рис.3.2, представляет собой:

- арифметическо- логическое устройство (АЛУ);
- регистр временного хранения;
- аккумулятор.

АЛУ - осуществляет операции по арифметической и

логической обработке данных, операции сдвига. АЛУ состоит из сумматора, регистра сдвига, регистра состояния.

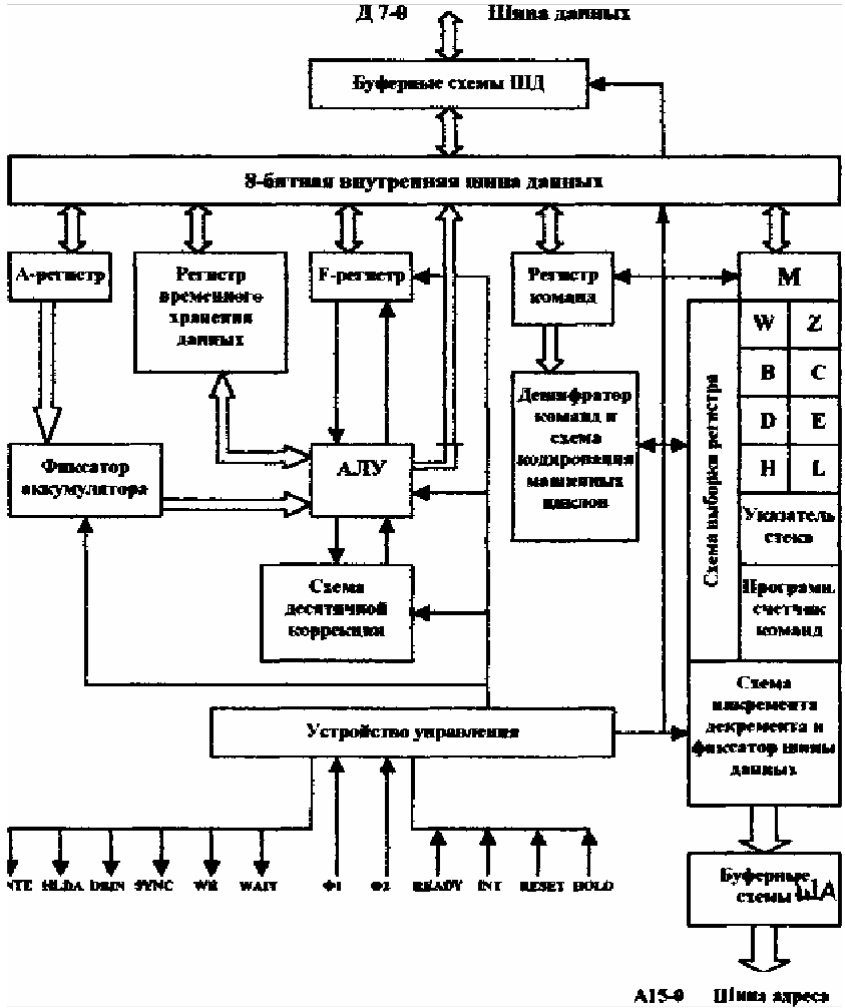


Рисунок 3.1 – Структурная схема МП

Арифметическими операциями являются:

сложение, вычитание, сравнение, преобразование, увеличение, уменьшение числа на 1. Логические операции - их 16. Основные - И, ИЛИ, НЕ и их комбинации.

Более сложные операции (умножение, деление, вычисление элементарных функций и др.) выполняются по подпрограммам.

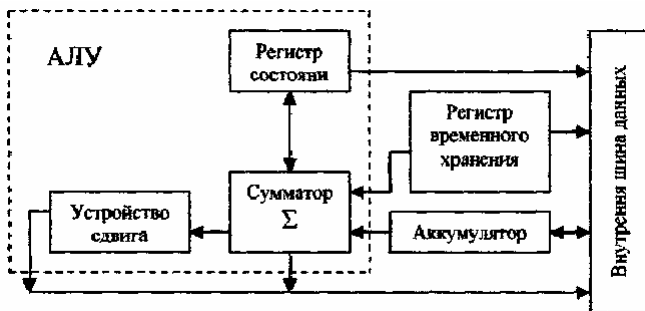


Рисунок 3.2- Арифметический логический

блок

При сложении двух чисел одно из них должно находиться в аккумуляторе, который является регистром. Другое слагаемое находится в регистре временного хранения. Результат вычисления заносится в аккумулятор поверх одного из слагаемых. Например, рассмотрим сложение двух чисел $00001010 + 00000101$. После операции сложения получим число 00001111 , которое запишется в аккумулятор поверх числа 00001010 (рис.3.3).

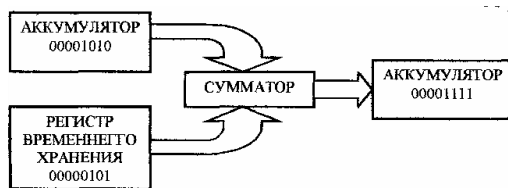


Рис. 3.3- Сложение чисел в АЛУ

Аккумулятор (А) используется в качестве источника одного из операндов и места, где фиксируется результат операции, В команде аккумулятор А в явном виде не адресуется. На использование А в операции указывает код операции команды. Можно сказать, в отношении А применяется подразумеваемая адресация, что позволяет применять одноадресные команды, имеющие короткий формат. Чтобы А мог выполнять функции регистра операнда и регистра результата операции, он строится на основе двухступенчатого триггера. Использование аккумулятора А и регистров общего назначения РОН позволяет при выполнении команд уменьшить количество обращений к памяти и тем самым повысить быстродействие МП.

Блок регистров можно разбить на следующие группы по их функциональному назначению:

- регистры общего назначения (РОН);
- регистр признаков F(флагов);
- регистры временного хранения W, Z, T;
- счетчик команд;
- указатель стека;
- регистр команд.

Регистры В, С, D, E, H, L образуют группу регистров общего назначения (РОН) (рис.3.4).

Особенностью РОН является их доступность для

пользователя. С помощью определённой команды можно поместить данные в любой регистр РОН или извлечь их из регистров, кроме того, переслать из одного регистра в другой.

Регистры РОН - 8-разрядные, но они допускают попарную работу, поэтому позволяют вводить и запоминать 16- разрядные числа (BC, DE, HL). При этом из пары регистров выделяют старший и младший разряды. РОН выполняют следующие функции:

- временно хранят данные, подлежащие обработке;
- осуществляют промежуточные вычисления;
- осуществляют счет числа циклов работы МП;
- хранят указатели адресов ячеек памяти двоичных чисел.

B	C
D	E
H	L
Старший разряд	Младший разряд

Рисунок 3.4- Регистры общего назначения

Процесс выполнения программы можно поставить в зависимость от значения результата выполнения предыдущей операции. Для обращения к информации о результатах вычислений в состав МП введен регистр признаков с набором триггеров,

которые устанавливаются в «1» или сбрасываются в «0» в зависимости от результата произведенных вычислений.

Каждый из триггеров хранит какой-то один бит условия, а в совокупности эти биты образуют регистр бит условий (рис.3.5). Программа может проверить значения четырех бит условий: переноса (CY), знака (S), нуля (Z), четности (P), используя одну из команд условного перехода, условного вызова подпрограммы или условного возврата из подпрограммы. Пятый бит - бит вспомогательного переноса (AC).

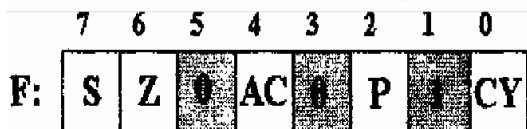


Рисунок 3.5- Регистр признаков (флагов)

Бит переноса обычно используется для индикации переполнения при сложении или заема при вычитании, возникающих в седьмом разряде аккумулятора. Кроме того, команды, сдвигающие содержимое аккумулятора влево или вправо на один разряд, используют бит переноса как девятый бит аккумулятора. Например, при сложении двух однобайтных чисел AE_{16} и 74_{16} , возникает перенос «1» из седьмого разряда аккумулятора в бит переноса:

$$\begin{array}{r}
 10101110 = AE \\
 + 01110100 = 74 \\
 \hline
 CY = 1\ 00100010
 \end{array}$$

Если при выполнении операции сложения осуществляется перенос из седьмого разряда

аккумулятора, то бит переноса устанавливается в «1», если переноса нет, то бит переноса устанавливается в «0».

Бит знака. Седьмой разряд результата выполнения операции в аккумуляторе может быть интерпретирован как знак результата. Команды, использующие бит знака, устанавливают его эквивалентным значению седьмого разряда аккумулятора. Ноль в седьмом разряде говорит о положительном значении результата, а единица — об отрицательном. Это значение дублируется в бит знака регистра бит условий и используется в командах условных переходов для реализации ветвления в зависимости от знака полученного результата.

Бит нуля. Ряд команд МП устанавливают бит нуля в «1», что соответствует равенству нулю всех бит аккумулятора. Если результат в аккумуляторе отличен от нуля, бит нуля будет сброшен в «0». Например, в результате сложения двух чисел $A7_{16}$ и 59_{16} будут установлены в «1» биты переноса и нуля:

$$\begin{array}{r}
 10100111=A7 \\
 + 01011001=59 \\
 \hline
 CY=1\ 00000000=0 \\
 Z=1
 \end{array}$$

Бит четности. Четность результата выполнения команды определяется подсчетом количества единиц в аккумуляторе после выполнения команды. Бит четности устанавливается в «1» для четного количества единиц и сбрасывается в «0» для нечетного их количества. Например, если результат вычислений в аккумуляторе представляет собой значение 01001110, то происходит

установка в «1» бита четности в регистре бит условий. Обычно признак четности используют для контроля на четность данных в процессе их передачи.

Бит вспомогательного переноса указывает на наличие переноса из третьего разряда результата в аккумуляторе. Этот бит нельзя опросить в программе непосредственно и он используется лишь в команде ДАА (десятичная настройка аккумулятора) для преобразования чисел из двоичной системы счисления в двоично-десятичную. Покажем, например, как бит дополнительного переноса и команда ДАА позволяют выполнить сложение кодов 19_{10} и 8_{10} с получением двоично-десятичного результата. Значение 00011001_2 будет эквивалентно 19_{10} . Сложение 19_{10} с 8_{10} даст шестнадцатеричное число 21_{16} , и будет установлен бит вспомогательного переноса:

$$\begin{array}{r} 00011001 = 19_{10} \\ + 00001000 = 8_{10} \\ \hline \text{AC}=1 00100001 = 21_{16} \end{array}$$

8-разрядные регистры временного хранения данных T, W, Z недоступны программисту. Используются для запоминания двухбайтовых и трёхбайтовых команд перехода, передаваемых с внутренней ШД в счётчик команд.

Программный счётчик команд - это программно-доступный регистр и состоит из 16 двоичных разрядов и позволяет адресовать память объемом $2^{16} = 65536$ бит. Это средство, с помощью которого МП переходит от одной команды к другой при хранении их в памяти.

Счетчик команд содержит адрес байта команды,

которая будет следующей считана из памяти (ПЗУ или ОЗУ) для выполнения. После считывания очередной команды счетчик команд увеличивает свое значение на 1, 2 или 3 в зависимости от длины команды. Этот процесс длится до тех пор, пока выполнение команд происходит по последовательной ветви команд.

Если текущая команда (перехода или вызова подпрограммы) изменит последовательность выполнения программы, МП занесет в счетчик команд не адрес следующей команды, а адрес команды, выполняемой в настоящий момент. Счетчик команд доступен программно и всегда содержит 16-разрядный адрес. Он может быть сброшен устройством управления, инкрементирован, изменен командой перехода.

Указатель стека представляет собой 16-разрядный регистр и служит для адресации стековой памяти.

Стек—это группа последовательно пронумерованных регистров или ячеек памяти, снабжённых указателем стека, в котором автоматически при записи и считывании устраняется адрес последней занятой ячейки стека (вершина стека).

При записи в стек слово помещается в следующую по порядку свободную ячейку стека, а при считывании из стека извлекается последнее из него слово.

Стековая память является производственной зоной в ОЗУ и осуществляет режим обработки прерываний.

Действия МП при выполнении прерываний

следующие:

- обслуживание подпрограммы прерывания;
- запоминание результата незавершённых операций;
- восстановление своего состояния;
- доведение до конца прерванной операции.

Регистр команд — это 8-разрядный регистр, содержащий первый байт команды, принимает и хранит код очередной команды, адрес которой был установлен в программном счетчике команд.

Устройство управления и синхронизации (УУС) выполняет следующие функции:

- получает сигналы с ШД и определяет природу выполняемой команды;
- передает сигналы во все устройства системы для координации выполнения команд;
- вырабатывает серию управляющих сигналов, которые передаются на узлы, блоки и элементы МП для координации их работы и согласования действий с внешними устройствами, например, с памятью.

Всё что происходит в МП, подчинено УУС.

На рис.3.1 показаны 10 управляющих выводов. К ним подключается шина управления, по которой сигналы передаются из МП и в МП для согласования совместных действий с внешними устройствами и изменения режима их работы.

Двухнаправленная шина данных предназначена для организации связи между отдельными блоками микропроцессора, для связи с другими микросхемами и микроЭВМ. Она включает в себя внутреннюю шину данных и буфер данных (БД), соединенный с внешней

шиной данных Д7– Д0. Двухнаправленный с тремя состояниями БД состоит из буферного регистра, формирователей и предназначен для развязки внутренней и внешней шин данных (в процессе ввода или выполнения операций, не связанных с пересылкой данных, БД отключается).

Выбор регистра, участвующего в операции, осуществляется схемой выбора регистра (СВР).

Адресная логика обеспечивает выдачу на адресную шину адресов, команд и реализуется в виде буферных схем, которые включает в себя адресный буфер (АБ), буферный регистр адреса (БРА) и схему инкрементации и декрементации (СИД).

Адресный буфер представляет собой 16 выходных формирователей с тремя состояниями и предназначен для выдачи адреса на выходы адресной шины А15–А0. Третье (отключающее) состояние позволяет подключать микропроцессор непосредственно к общей системной адресной шине микроЭВМ.

Буферный регистр адреса принимает и хранит адрес с любого 16-разрядного регистра. Его выход связан со входами адресного буфера и со входами схемы СИД.

Схема СИД - схема быстрого переноса/заема. С ее помощью содержимое БРА может быть передано с изменением на единицу или без изменения через 16-разрядный мультиплексор на вход любого 16-битового регистра (пары) ВС, DE, HL, SP или PC.

Схема десятичной коррекции (СДК) предназначена для преобразования двоичного кода в

двоично-десятичный при обработке двоично-десятичных чисел.

Сравнивая структурную схему МП Intel 8080 (рис.3.6) со схемой на рис 3.1, можно сказать, что она аналогична структуре МП K580.

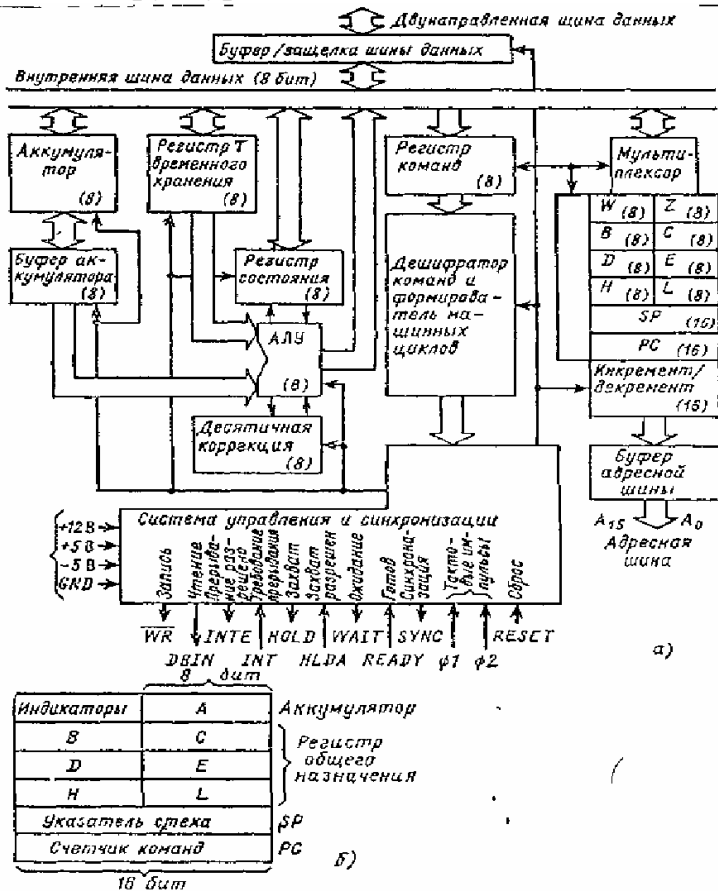


Рисунок 3.6-Структурная схема МП Intel 8080 (а), регистры, доступные программисту (б)

Таким образом, основными особенностями организации МП K580 являются:

-трёхшинная структура с шинами данных, адреса и управления;

-магистральный принцип связей, реализованный в виде связывающей основные узлы МП двунаправленной шины данных;

-наличие регистровой памяти, организованной регистрами общего назначения и специальными регистрами (программный счётчик команд, указатель стека, указатель данных), а также регистрами временного хранения;

-наличие 16-разрядной шины адреса, обеспечивающей возможность прямой адресации любого байта в памяти ёмкостью 64 Кбайт;

-наличие операций над двухбайтными словами;

-использование трёх форматов команд (однобайтного, двухбайтного и трёхбайтного) и разнообразных способов адресации;

-реализация векторного многоуровневого приоритетного прерывания путём использования контроллера прерываний;

-реализация в МП режима прямого доступа к памяти путём подключения контроллера прямого доступа;

-наличие эффективных средств работы с подпрограммами и обработки запросов прерываний (стековая память, специальные команды вызова подпрограмм и возврата из подпрограмм).

